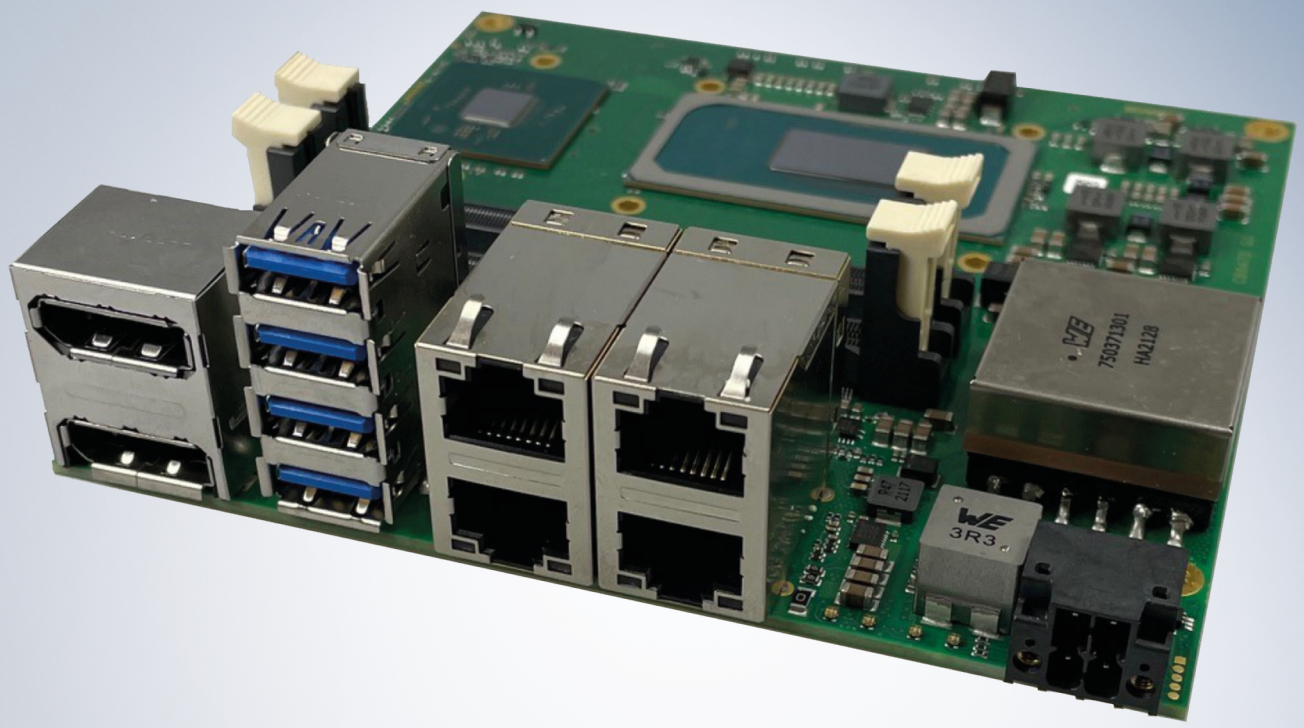
BECKHOFF New Automation Technology

Original-Handbuch für | DE

# CB6472

## Computerboard



13.08.2024 | Version: 1.0

# Inhaltsverzeichnis

# 1 Ausgabestände der Dokumentation

| Version | Änderungen |
|---|---|
| 0.1 | Vorläufige Version nur mechanisch |
| 0.2 | Vorläufige Version, BIOS 0.15 hinzugefügt |
| 0.3 | BIOS Version 0.28 hinzugefügt |
| 0.4 | Support und Service Seite aktualisiert |
| 1.0 | Release-Version mit BIOS Version 0.56 |

# 2 Hinweise zur Dokumentation

Diese Beschreibung wendet sich ausschließlich an ausgebildetes Fachpersonal der Steuerungs- und Automatisierungstechnik, das mit den geltenden nationalen Normen vertraut ist.
Zur Installation und Inbetriebnahme der Komponenten ist die Beachtung der Dokumentation und der nachfolgenden Hinweise und Erklärungen unbedingt notwendig.
Das Fachpersonal ist verpflichtet, für jede Installation und Inbetriebnahme die zu dem betreffenden Zeitpunkt veröffentliche Dokumentation zu verwenden.

Das Fachpersonal hat sicherzustellen, dass die Anwendung bzw. der Einsatz der beschriebenen Produkte alle Sicherheitsanforderungen, einschließlich sämtlicher anwendbaren Gesetze, Vorschriften, Bestimmungen und Normen erfüllt.

### Dokumentenursprung

Diese Dokumentation ist in deutscher Sprache verfasst. Alle weiteren Sprachen werden vom deutschen Original abgeleitet.

### Disclaimer

Diese Dokumentation wurde sorgfältig erstellt. Die beschriebenen Produkte werden jedoch ständig weiter entwickelt.
Wir behalten uns das Recht vor, die Dokumentation jederzeit und ohne Ankündigung zu überarbeiten und zu ändern.
Aus den Angaben, Abbildungen und Beschreibungen in dieser Dokumentation können keine Ansprüche auf Änderung bereits gelieferter Produkte geltend gemacht werden.

### Marken

Beckhoff®, TwinCAT®, EtherCAT®, EtherCAT G®, EtherCAT G10®, EtherCAT P®, Safety over EtherCAT®, TwinSAFE®, XFC®, und XTS® und XPlanar®, sind eingetragene und lizenzierte Marken der Beckhoff Automation GmbH.
Die Verwendung anderer in dieser Dokumentation enthaltenen Marken oder Kennzeichen durch Dritte kann zu einer Verletzung von Rechten der Inhaber der entsprechenden Bezeichnungen führen.

### Patente

Die EtherCAT-Technologie ist patentrechtlich geschützt, insbesondere durch folgende Anmeldungen und Patente:
EP1590927, EP1789857, EP1456722, EP2137893, DE102015105702
mit den entsprechenden Anmeldungen und Eintragungen in verschiedenen anderen Ländern.

EtherCAT®

EtherCAT® ist eine eingetragene Marke und patentierte Technologie lizenziert durch die Beckhoff Automation GmbH, Deutschland

### Copyright

# 3 Sicherheitshinweise

### Sicherheitsbestimmungen

Beachten Sie die folgenden Sicherheitshinweise und Erklärungen!
Produktspezifische Sicherheitshinweise finden Sie auf den folgenden Seiten oder in den Bereichen Montage, Verdrahtung, Inbetriebnahme usw.

### Haftungsausschluss

Die gesamten Komponenten werden je nach Anwendungsbestimmungen in bestimmten Hard- und Software-Konfigurationen ausgeliefert. Änderungen der Hard- oder Software-Konfiguration, die über die dokumentierten Möglichkeiten hinausgehen, sind unzulässig und bewirken den Haftungsausschluss der Beckhoff Automation GmbH & Co. KG.

### Qualifikation des Personals

Diese Beschreibung wendet sich ausschließlich an ausgebildetes Fachpersonal der Steuerungs-, Automatisierungs- und Antriebstechnik, das mit den geltenden Normen vertraut ist.

### Erklärung der Symbole

In der vorliegenden Dokumentation werden die folgenden Symbole mit einem nebenstehenden Sicherheitshinweis oder Hinweistext verwendet. Die Sicherheitshinweise sind aufmerksam zu lesen und unbedingt zu befolgen!

**⚠ GEFAHR**

**Akute Verletzungsgefahr!**

Wenn der Sicherheitshinweis neben diesem Symbol nicht beachtet wird, besteht unmittelbare Gefahr für Leben und Gesundheit von Personen!

**⚠ WARNUNG**

**Verletzungsgefahr!**

Wenn der Sicherheitshinweis neben diesem Symbol nicht beachtet wird, besteht Gefahr für Leben und Gesundheit von Personen!

**⚠ VORSICHT**

**Schädigung von Personen!**

Wenn der Sicherheitshinweis neben diesem Symbol nicht beachtet wird, können Personen geschädigt werden!

***HINWEIS***

**Schädigung von Umwelt oder Geräten**

Wenn der Hinweis neben diesem Symbol nicht beachtet wird, können Umwelt oder Geräte geschädigt werden.

**Tipp oder Fingerzeig**

Dieses Symbol kennzeichnet Informationen, die zum besseren Verständnis beitragen.

Dieses Symbol kennzeichnet wichtige Informationen bezüglich der UL-Zulassung.

### Bestimmungsgemäße Verwendung

Das Computerboard CB6472 wurde ausschließlich für die Konfiguration in Automatisierungsprozessen konstruiert und entwickelt. Dazu ist das Board mit externen Schnittstellen ausgestattet, um digitale oder analoge Signale aufzunehmen oder auszugeben oder an übergeordnete Komponenten weiterzuleiten.

Jegliche davon abweichende Verwendung gilt als nicht bestimmungsgemäß.

Die angegebenen Grenzwerte für elektrische- und technische Daten müssen eingehalten werden.

# 4 Hinweise zur Informationssicherheit

Die Produkte der Beckhoff Automation GmbH & Co. KG (Beckhoff) sind, sofern sie online zu erreichen sind, mit Security-Funktionen ausgestattet, die den sicheren Betrieb von Anlagen, Systemen, Maschinen und Netzwerken unterstützen. Trotz der Security-Funktionen sind die Erstellung, Implementierung und ständige Aktualisierung eines ganzheitlichen Security-Konzepts für den Betrieb notwendig, um die jeweilige Anlage, das System, die Maschine und die Netzwerke gegen Cyber-Bedrohungen zu schützen. Die von Beckhoff verkauften Produkte bilden dabei nur einen Teil des gesamtheitlichen Security-Konzepts. Der Kunde ist dafür verantwortlich, dass unbefugte Zugriffe durch Dritte auf seine Anlagen, Systeme, Maschinen und Netzwerke verhindert werden. Letztere sollten nur mit dem Unternehmensnetzwerk oder dem Internet verbunden werden, wenn entsprechende Schutzmaßnahmen eingerichtet wurden.

Zusätzlich sollten die Empfehlungen von Beckhoff zu entsprechenden Schutzmaßnahmen beachtet werden. Weiterführende Informationen über Informationssicherheit und Industrial Security finden Sie in unserem https://www.beckhoff.de/secguide.

Die Produkte und Lösungen von Beckhoff werden ständig weiterentwickelt. Dies betrifft auch die Security-Funktionen. Aufgrund der stetigen Weiterentwicklung empfiehlt Beckhoff ausdrücklich, die Produkte ständig auf dem aktuellen Stand zu halten und nach Bereitstellung von Updates diese auf die Produkte aufzuspielen. Die Verwendung veralteter oder nicht mehr unterstützter Produktversionen kann das Risiko von Cyber-Bedrohungen erhöhen.

Um stets über Hinweise zur Informationssicherheit zu Produkten von Beckhoff informiert zu sein, abonnieren Sie den RSS Feed unter https://www.beckhoff.de/secinfo.

# 5 Übersicht

## 5.1 Eigenschaften

Das CB6472 ist als leistungsstarkes Kompaktboard konzipiert, das auf Intel®'s Tigerlake-H-Prozessoren basiert. Als Chipsatz ist ein Q580 verbaut. Modernste energiesparende DDR4-Technologie ermöglicht einen Speicherausbau von bis zu 64 GB über SO-DIMM260.

Als Standardschnittstellen stehen im Frontpanel zwei DisplayPort-Anschlüsse, 4 Gigabit-LAN-Anschlüsse und 4 USB3.2-Schnittstellen zur Verfügung. *Die zwei DisplayPorts++ ermöglichen den Anschluss eines HDMI-Adapters für ein HDMI-Signal. Der Anschluss eines HDMI-Displays mit Adapter ist möglich.*

Intern verfügt das CB6472 über zwei M.2 (M) Sockel (2280), einer davon über Multiplexer für PCIe- oder SATA-Signale und einen BeaCon140-Stecker. Über die internen Steckverbinder werden in Abhängigkeit vom verwendeten Chipsatz verschiedene Signale herausgeführt, die im jeweiligen Kapitel aufgelistet sind.

Die Stromversorgung ist über einen 4-poligen isolierten Stecker im Frontpanel realisiert.

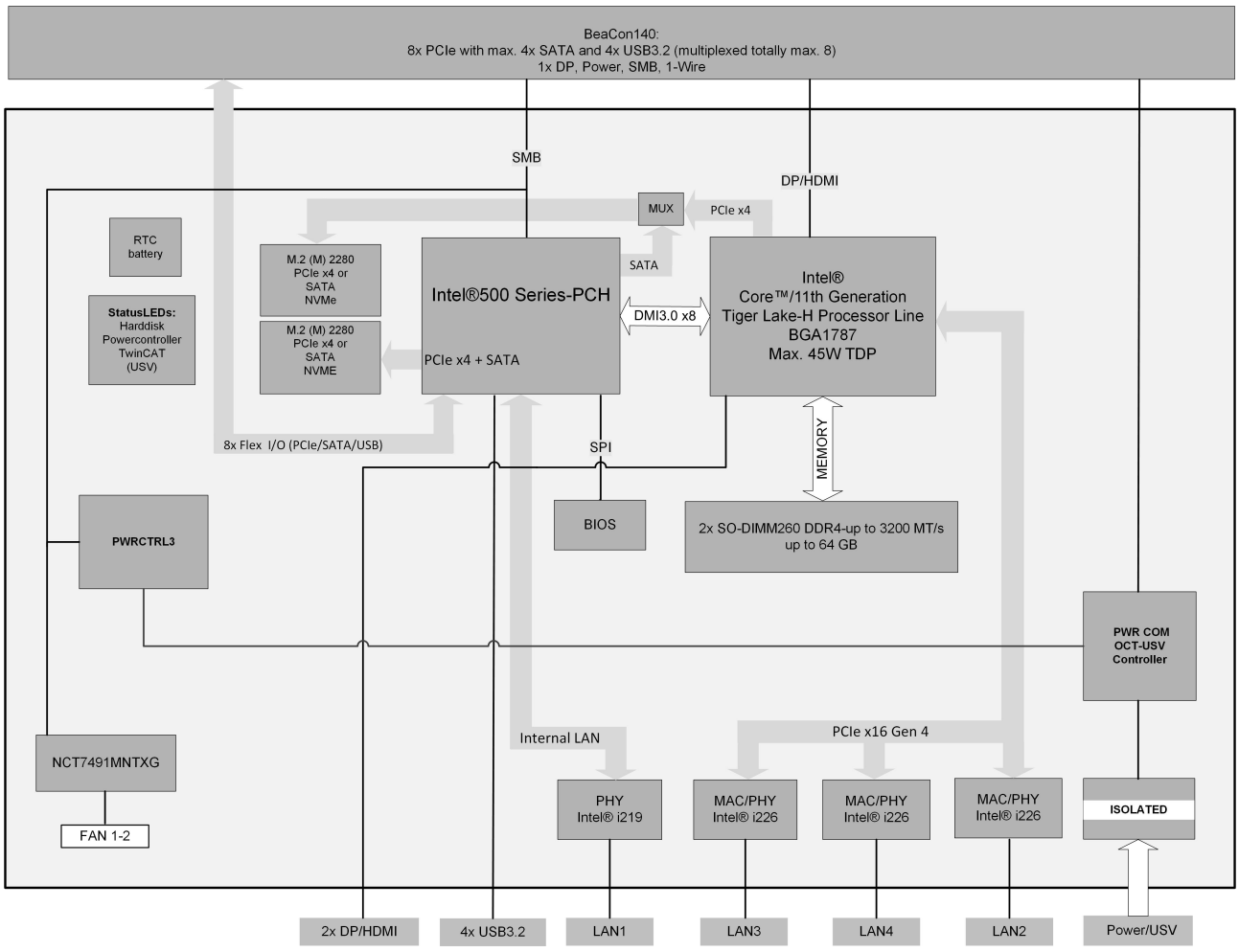



Abb. 1: Blockschaltbild CB6472-TGL-H

## 5.2 Featureliste

| Featureliste | |
|---|---|
| **CB6472** | |
| CPU Intel® | Celeron® 6600HE (2C/8M/2,6 GHz), TDP 35 W)<br>Core™ i3-11100HE (4C/8M/2,4 GHz), TDP 45 W<br>Core™ i5-11500HE (6C/12M/2,6 GHz), TDP 45 W<br>Core™ i7-11850HE (8C/24M/2,6 GHz), TDP 45 W |
| Sockel | FCBGA1787 |
| Speicher | 2x SO-DIMM260 1.2 V DDR4-3200<br>Maximaler Speicherausbau 64 GB |
| I/O Frontpanel | 1x Power<br>2x DisplayPort (Anschluß eines HDMI Adapters für ein HDMI-Signal möglich.)<br>4x LAN 10/100/1000/2500<br>4x USB 3.2 GEN2 |
| I/O intern | 2x M.2 (M) Sockel, Signale chipsatzabhängig (siehe: Intern: M.2 Key-M (P1201 und P1202) [▶ 26])<br>1x BeaCon140, Signale (siehe: Intern: BeaCon140 (P1200) [▶ 29]) |
| Grafikauflösung | Max. Auflösung 4096x2304@60Hz (HDMI 2.0b, 4K)<br>Max. Auflösung 7068x4320@60Hz (DP1.4)<br>Max. Auflösung 4096x2304@60Hz (eDP1.4b – integrierter Flachbildschirm) |
| RTC | Wechselbare, liegende onBoard-Batterie<br>Optional: liegende Batterie auf Erweiterungskarte |
| BIOS | AMI® Aptio V |
| Stromversorgung | 24 $V_{DC}$ Netzteil (+20 % / - 15 %)<br>Überspannungs- und Unterspannungsschutz<br>Verpolungsschutz, UPS-OCT möglich |
| Format | 120 x 120 mm, galvanisch isoliert |

**Verfügbarkeit der Prozessoren**

Die Featureliste führt alle bestellbaren Prozessoren auf. Ihre tatsächliche Verfügbarkeit ist herstellerabhängig.

## 5.3 Spezifikationen und Dokumente

Für die Erstellung dieses Handbuchs bzw. als weiterführende technische Dokumentation wurden die folgenden Dokumente, Spezifikationen oder Internetseiten in der verwendet.

- **PCI-Spezifikation**
- Version 2.3 bzw. 3.0
- www.pcisig.com
- **PCI Express® Base Specification**
- Version 5.0
- www.pcisig.com
- **ACPI-Spezifikation**
- Version 5.0
- www.acpi.info
- **ATA/ATAPI-Spezifikation**
- Version 7 Rev. 1
- www.t13.org
- **USB-Spezifikationen**
- www.usb.org
- **SM-Bus-Spezifikation**
- Version 2.0
- www.smbus.org
- **Intel®-Chipbeschreibungen**
- Intel® Core™ Processor Product Family datasheet
- www.intel.com
- **Intel®-Chipbeschreibung**
- I219 Datasheet
- I226 Datasheet
- www.intel.com
- **SMSC®-Chipbeschreibung**
- SCH3114 Datasheet (NDA erforderlich)
- www.smsc.com
- **American Megatrends®**
- Aptio™ Text Setup Environment (TSE) User Manual
- www.ami.com
- **American Megatrends®**
- Aptio™ 5.x Status Codes
- www.ami.com

# 6 Detaillierte Beschreibung

## 6.1 Stromversorgung

Das Board wird mit einer isolierten Eingangsspannung versorgt, die nominell bei 24 V liegt. Mit dieser Spannung wird im Normalbetrieb die DC/DC-Power-Schiene versorgt. Über ein OCT-Signal (OCT = One Cable Technology) kann auch eine USV realisiert werden.

**UPS-OCT**

Die UPS-OCT kann nur mit der Beckhoff-USV CU81XX-xxxx realisiert werden.

## 6.2 CPU

Bei den eingesetzten Prozessoren handelt es sich um Intel®-Celeron und Core Prozessoren der 11 Generation (Tigerlake-H). Die Prozessoren der 11. Generation zeichnen sich durch eine sehr niedrige Leistungsaufnahme aus und bieten dabei eine zeitgemäße Performance mit Taktraten von derzeit bis zu 4,4 GHz (max. Turbo-Taktfrequenz).

## 6.3 Speicher

Auf dem CB6472-Board kommen SO-DIMM260-Speichermodule (DDR4-3200), wie sie in Notebooks üblich sind, zum Einsatz. Aus technischen und mechanischen Gründen ist es möglich, dass bestimmte Speichermodule nicht eingesetzt werden können. Informieren Sie sich bei Ihrem Distributor über die empfohlenen Speichermodule.

Mit den derzeit erhältlichen SO-DIMM260-Modulen ist je nach Produktvariante ein Speicherausbau bis 64GB möglich.

***HINWEIS***

**Gleiche Speichermodule**

Achten Sie bei der Bestückung beider Speichersockel darauf, dass Sie gleiche Speichermodule einsetzen.

## 6.4 M.2 Key M

Erweiterungskarten, die die M.2-Spezifikation erfüllen, zeichnen sich durch ein enorm kleines Format und - je nach Kartentyp - flexible Abmessungen aus.

M.2-Karten können einfach und unkompliziert eingesetzt werden, indem sie in den Slot gesteckt und mit einer Befestigungsschraube fixiert werden.

Diese M.2-Sockel (2280) des CB6472 unterstützen Key M. Mit einem Multiplexer können Sie bei einem Sockel entweder PCIe- oder SATA-Signale herausführen.

Je nach verwendetem Chipsatz werden unterschiedliche Signale unterstützt. Die Tabelle im Kapitel M.2 führt alle unterstützten Schnittstellen in Abhängigkeit vom verwendeten Chipsatz auf.

**Treiberkompatibilität**

Für eine optimale Treiberkompatibilität empfehlen wir die Verwendung eines Microsoft®-Windows 10 Betriebssystems.

# 7 Schnittstellen

## 7.1 Hinweis Kabelverwendung

**Anforderung an die Verkabelung!**

Die verwendeten Kabel müssen für die meisten Schnittstellen bestimmten Anforderungen genügen. Für eine zuverlässige USB-2.0-Verbindung sind beispielsweise verdrillte und geschirmte Kabel notwendig. Einschränkungen bei der maximalen Kabellänge sind auch nicht selten. Sämtliche dieser schnittstellenspezifischen Erfordernisse sind den jeweiligen Spezifikationen zu entnehmen und entsprechend zu beachten.

## 7.2 Schnittstellenübersicht

Die folgende Abbildung zeigt die Schnittstellen des CB6472-Boards. Aus der Tabelle darunter können Sie die Funktion der jeweiligen Schnittstelle entnehmen, sowie die Handbuchseite, auf der Sie weitergehende Informationen zu diesem Anschluss nachlesen können.

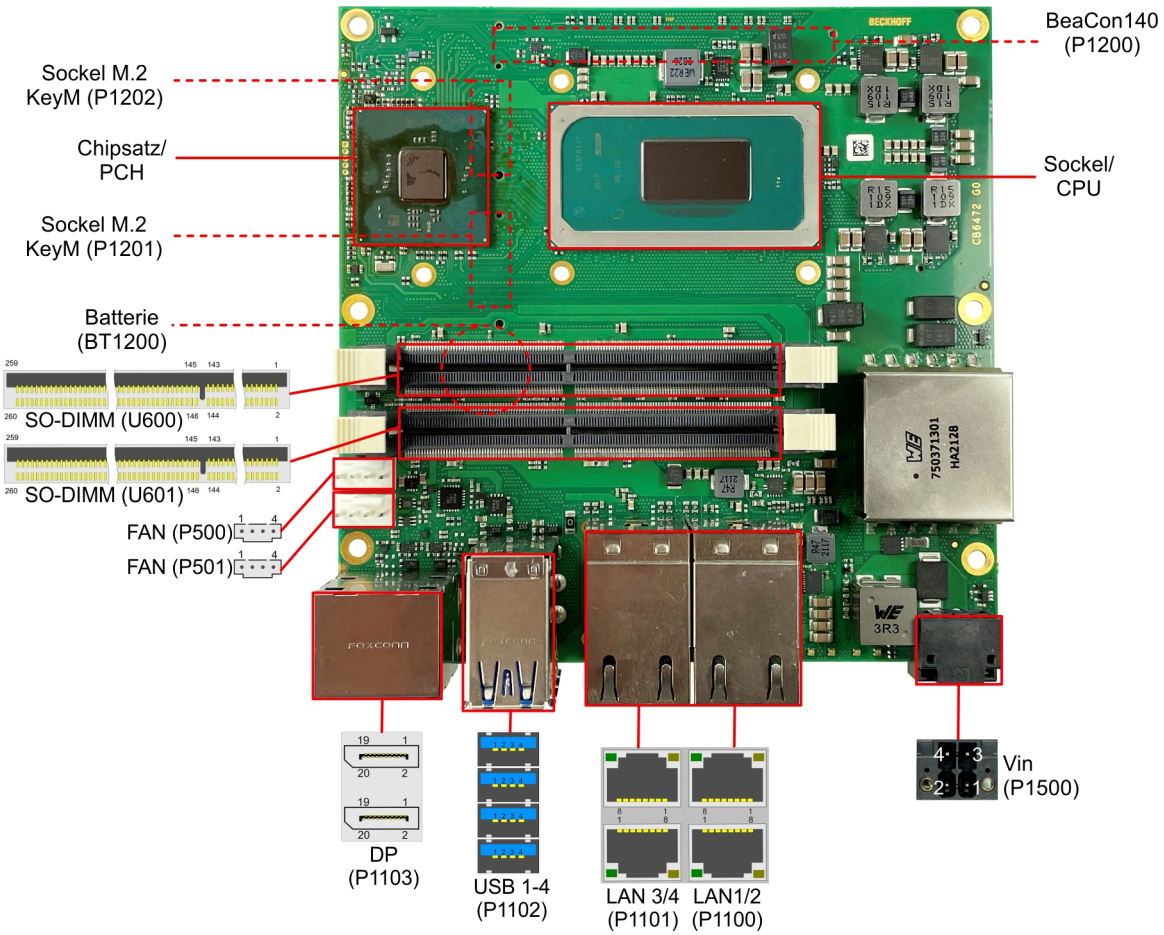



Abb. 2: CB6472 Schnittstellenübersicht

## 7.3 Schnittstellenliste

Die Auflistung erfolgt im Uhrzeigersinn, angefangen bei der Stromversorgung (P1500).

| Nummer | Funktion (Bezeichnung) | Seite |
|---|---|---|
| P1500 | Vin | Frontpanel: Stromversorgung P1500 [▶ 16] |
| P1100/1101 | LAN 1 - 4 | Frontpanel: LAN 1 – 4 (P1100, P1101) [▶ 17] |
| P1102 | USB3.2 A - D | Frontpanel: USB3.2 Gen2 A - D (P1102) [▶ 18] |
| P1103 | DisplayPorts | Frontpanel: DisplayPort A und B (P1103) [▶ 19] |
| P500/501 | FAN | Intern: FAN (P500, P501) [▶ 20] |
| U601/600 | SODIMM | Intern: Speicher (U600, U601) [▶ 21] |
| BT1200* | Batterie | Intern: Batterie (BT1200) [▶ 26] |
| P1201* | M.2 (Key M) 2280 | Intern: M.2 Key-M (P1201 und P1202) [▶ 26] |
| P1200* | BeaCon140 | Intern: BeaCon140 (P1200) [▶ 29] |

*nicht abgebildet (siehe Unterseite des Boards)

# 8 Externe Schnittstellen

## 8.1 Frontpanel: Stromversorgung P1500

P1500

Abb. 3: CB6472 Power

Der Anschluss für die Stromversorgung ist als 2x2-poliger Gehäusestecker (P20THR-1818504) realisiert. An Pin 3 liegt die Hauptspannungsversorgung (24 V) der Baugruppe an. Diese kann auch als UPS-OCT (One Cable Technology) realisiert werden, d.h. dass über dieses Kabel auch das Signal für die USV an das Board übertragen wird.

| **Pinbelegung Stromstecker:** | | | | | |
|---|---|---|---|---|---|
| **Beschreibung** | **Signal** | **Pin** | | **Signal** | **Beschreibung** |
| PC_On: Eingang zum Starten und Herunterfahren des PCs.<br>Low (0 V oder offener Kontakt): PC startet.<br>High (>3 V): PC fährt herunter. | PC_On | 1 | 3 | Vin | Versorgungsspannung 24 V<br>UPS-OCT wird unterstützt. |
| Power Status: Ausgang des Power Status. Die Spannung entspricht der positiven Versorgungsspannung und kann mit 500 mA belastet werden.<br>Low (0 V): PC ist aus.<br>High (Vin): PC ist an. | PowerStatus | 2 | 4 | GND | Masse |

**Funktionseinschränkungen PC_Start-Schalter**

Bitte beachten Sie, dass es Systemzustände gibt, in denen das Betätigen eines angeschlossenen PC_Start-Schalters vom System ignoriert wird, z.B. während das Windows-Betriebssystems bootet. Wiederholen Sie in diesem Fall die Betätigung des Schalters nach einigen Sekunden. Gleiches gilt für angeschlossene PC_Start-Taster.

## 8.2 Frontpanel: LAN 1 – 4 (P1100, P1101)

Das Board verfügt über vier Gigabit-LAN-Anschlüsse. An diese können Sie 10BaseT-, 100BaseT-. 1000BaseT und 2500BaseT - kompatible Netzwerkkomponenten anschliessen. Die erforderliche Geschwindigkeit wird automatisch gewählt. Auto-Cross und Auto-Negotiate stehen ebenso zur Verfügung wie PXE- und RPL-Funktionalität. Controller ist Intel®'s i219 für LAN1 und i226 für LAN2, 3 und LAN4.

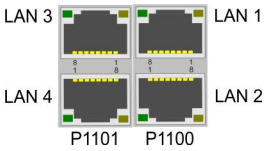



Abb. 4: CB6472 LAN (P1100-1101)

| Pinbelegung LAN-Stecker | | |
|---|---|---|
| **Pin** | **Name** | **Beschreibung** |
| 1 | LAN-3# | LAN Leitung 3 - |
| 2 | LAN-3 | LAN Leitung 3 + |
| 3 | LAN-2# | LAN Leitung 2 # |
| 4 | LAN-2 | LAN Leitung 2 + |
| 5 | LAN-1# | LAN Leitung 1 - |
| 6 | LAN-1 | LAN Leitung 1 + |
| 7 | LAN-0# | LAN Leitung 0 - |
| 8 | LAN-0 | LAN Leitung 0 + |

Die LEDs der LAN-Schnittstellen zeigen die Aktivität und die Geschwindigkeit der Datenübertragung (Mbit/s) an. Die linke LED leuchtet bei Verbindung und Aktivität, die rechte LED bei Datenübertragung:

| **Linke LED**<br>**Dauerhaft bei Verbindung,**<br>**Blinkend bei Datenübertragung** | **Rechte LED**<br>**Dauerhaft bei Datenübertragung** | **Mbit/s** |
|---|---|---|
| Grün | Grün | 2500 |
| Grün | Orange | 1000 |
| Grün | Nichts | 100/10 |

**Echtzeitanwendungen**

Der über PCIe angebundene Ethernet-Port ist in der Regel für Zyklus-Zeiten <= 1ms und für Distributed-Clock-Anwendungen bei EtherCAT geeignet.
Der im Chipsatz integrierte Ethernet-Port ist in der Regel für Real-Time-Ethernet-Anwendungen mit Zyklus-Zeiten > 1 ms (ohne Distributed-Clocks) geeignet.

## 8.3 Frontpanel: USB3.2 Gen2 A - D (P1102)

Das CB6472 stellt vier USB3.2-Anschlüsse in einem Kombistecker zur Verfügung.

Die USB-Kanäle unterstützen die USB-Spezifikation 3.2. Durch das BIOS können alle notwendigen Einstellungen für USB durchgeführt werden.

Beachten Sie, dass die Funktionalität „USB-Maus und Tastatur“ des BIOS-Setup nur benötigt wird, wenn das Betriebssystem keine USB-Unterstützung bietet.

Für Einstellungen im Setup und zum Booten von Windows mit einer angeschlossenen USB-Maus und Tastatur sollten Sie diese Funktion nicht wählen, weil dies zu erheblichen Leistungseinschränkungen führen würde.

Die einzelnen USB-Schnittstellen können bis zu 900mA Strom liefern und sind elektronisch abgesichert.

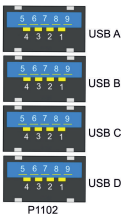



Abb. 5: CB6472 USB (P1102)

| Pinbelegung USB3.2-Gen2-Stecker: | | |
|---|---|---|
| **Pin** | **Signal** | **Beschreibung** |
| 1 | VCC | Versorgungsspannung 5 V |
| 2 | D- | Daten - (USB 2.0) |
| 3 | D+ | Daten + (USB 2.0) |
| 4 | GND | Masse |
| 5 | RX- | Receive Leitung - (USB 3.2) |
| 6 | RX+ | Receive Leitung + (USB 3.2) |
| 7 | GND | Masse |
| 8 | TX- | Transmit Leitung - (USB 3.2) |
| 9 | TX+ | Transmit Leitung + (USB 3.2) |

**Abschaltung der USB-Ports durch Überstromschutz**

Die USB-Ports A und B und die USB-Ports C und D sind jeweils durch einen gemeinsamen Überstromschutz (Overcurrent-Detection) abgesichert. Im Fall, dass ein Überstrom an einem der Ports auftritt, werden also beide gemeinsam gesicherte USB-Ports abgeschaltet.

## 8.4 Frontpanel: DisplayPort A und B (P1103)

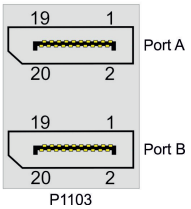



Abb. 6: CB6472 Display Port (P1103)

Für Geräte mit DisplayPort-Anschluss steht ein entsprechender Standard-Stecker (Foxconn 3VD11203-DPA1-4H) mit zwei DisplayPort-Anschlüssen zur Verfügung.

Die Schnittstelle stellt zusätzlich HDMI/DVI-Signale zur Verfügung, die mit Hilfe eines Adapters genutzt werden können. Bitte wenden Sie sich an Ihren Distributor bezüglich passender Adapter.

| **Pinbelegung DisplayPort A und B:** | | | | | |
|---|---|---|---|---|---|
| **Beschreibung** | **Signal** | **Pin** | | **Signal** | **Beschreibung** |
| Display Port Lane 0 + | L0 | 1 | 2 | GND | Masse |
| Display Port Lane 0 - | L#0 | 3 | 4 | L1 | Display Port Lane 1 + |
| Masse | GND | 5 | 6 | L#1 | Display Port Lane 1 - |
| Display Port Lane 2 + | L2 | 7 | 8 | GND | Masse |
| Display Port Lane 2 - | L#2 | 9 | 10 | L3 | Display Port Lane 3 + |
| Masse | GND | 11 | 12 | L#3 | Display Port Lane 3 - |
| DP / HDMI | HDMI# | 13 | 14 | GND | Masse |
| Auxiliary plus | AUX | 15 | 16 | GND | Masse |
| Auxiliary minus | AUX# | 17 | 18 | HPD | Hot Plug Detect |
| Masse | GND | 19 | 20 | 3.3 V | Versorgungsspannung 3.3 V |

**Umschaltung auf HDMI**

Standardmäßig werden über die Schnittstelle DisplayPort-Signale herausgeführt. Unter Verwendung eines Level-Shifter-Kabels schaltet das Board entsprechend der DisplayPort-Spezifikation 1.1 automatisch auf HDMI-Signale um.

# 9 Interne Schnittstellen

## 9.1 Intern: FAN (P500, P501)

Das Computerboard verfügt über zwei 4-polige Lüfteranschlüsse. Hier können Sie Lüfter mit einer Versorgungsspannung von 12 Volt direkt an das Computerboard anschließen. Ein Signal für die Überwachung der Lüfterdrehzahl ist ebenfalls vorhanden.

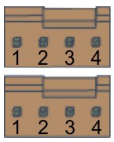



Abb. 7: CB6472 FAN P500-501

| Pinbelegung Lüfterstecker: | | |
|---|---|---|
| **Pin** | **Signal** | **Beschreibung** |
| 1 | GND | Masse |
| 2 | 12 V | Versorgungsspannung 12 V geregelt |
| 3 | TACH | Drehzahlüberwachung |
| 4 | PWM | Drehzahlsteuerung |

## 9.2 Intern: Speicher (U600, U601)

Auf dem CB6472-Board befinden sich zwei SO-DIMM260-Speichersteckplätze für DDR4-3200-RAM. Aus technischen und mechanischen Gründen ist es möglich, dass bestimmte Speichermodule nicht eingesetzt werden können. Informieren Sie sich bei Ihrem Distributor über die empfohlenen Speichermodule.

Bei zwei Steckplätzen ist mit derzeit erhältlichen Modulen ein Speicherausbau bis 64GB möglich. Bei der Bestückung beider Speichersockel sollten identische Speichermodule eingesetzt werden.

Alle Timingparameter für die unterschiedlichen Fabrikate und Ausbaustufen werden durch das BIOS automatisch eingestellt.

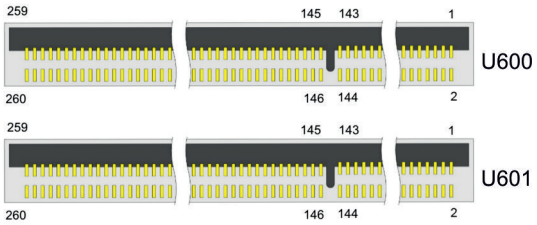



Abb. 8: CB6472 SODIMM

| Pinbelegung Speichersockel: | | | | | |
|---|---|---|---|---|---|
| **Beschreibung** | **Signal** | **Pin1** | | **Signal** | **Beschreibung** |
| Masse | GND | 1 | 2 | GND | Masse |
| Datenleitung 5 | DQ5 | 3 | 4 | DQ4 | Datenleitung 4 |
| Masse | GND | 5 | 6 | GND | Masse |
| Datenleitung 1 | DQ1 | 7 | 8 | DQ0 | Datenleitung 0 |
| Masse | GND | 9 | 10 | GND | Masse |
| Data Strobe 0 - | DQS0_c | 11 | 12 | NC | Reserviert |
| Data Strobe 0 + | DQS0_t | 13 | 14 | GND | Masse |
| Masse | GND | 15 | 16 | DQ6 | Datenleitung 6 |
| Datenleitung 7 | DQ7 | 17 | 18 | GND | Masse |
| Masse | GND | 19 | 20 | DQ2 | Datenleitung 2 |
| Datenleitung 3 | DQ3 | 21 | 22 | GND | Masse |
| Masse | GND | 23 | 24 | DQ12 | Datenleitung 12 |
| Datenleitung 13 | DQ13 | 25 | 26 | GND | Masse |
| Masse | GND | 27 | 28 | DQ8 | Datenleitung 8 |
| Datenleitung 9 | DQ9 | 29 | 30 | GND | Masse |
| Masse | GND | 31 | 32 | DQS1_c | Data Strobe 1 - |
| Reserviert | NC | 33 | 34 | DQS1_t | Data Strobe 1 + |
| Masse | GND | 35 | 36 | GND | Masse |
| Datenleitung 15 | DQ15 | 37 | 38 | DQ14 | Datenleitung 14 |
| Masse | GND | 39 | 40 | GND | Masse |
| Datenleitung 10 | DQ10 | 41 | 42 | DQ11 | Datenleitung 11 |
| Masse | GND | 43 | 44 | GND | Masse |
| Datenleitung 21 | DQ21 | 45 | 46 | DQ20 | Datenleitung 20 |
| Masse | GND | 47 | 48 | GND | Masse |
| Datenleitung 17 | DQ17 | 49 | 50 | DQ16 | Datenleitung 16 |
| Masse | GND | 51 | 52 | GND | Masse |
| Data Strobe 2 - | DQS2_c | 53 | 54 | NC | Reserviert |
| Data Strobe 2 + | DQS2_t | 55 | 56 | GND | Masse |
| Masse | GND | 57 | 58 | DQ22 | Datenleitung 22 |
| Datenleitung 23 | DQ23 | 59 | 60 | GND | Masse |
| Masse | GND | 61 | 62 | DQ18 | Datenleitung 18 |
| Datenleitung 19 | DQ19 | 63 | 64 | GND | Masse |
| Masse | GND | 65 | 66 | DQ28 | Datenleitung 28 |
| Datenleitung 29 | DQ29 | 67 | 68 | GND | Masse |
| Masse | GND | 69 | 70 | DQ24 | Datenleitung 24 |
| Datenleitung 25 | DQ25 | 71 | 72 | GND | Masse |
| Masse | GND | 73 | 74 | DQS3_c | Data Strobe 3 - |
| Reserviert | NC | 75 | 76 | DQS3_t | Data Strobe 3 + |
| Masse | GND | 77 | 78 | GND | Masse |
| Datenleitung 30 | DQ30 | 79 | 80 | DQ31 | Datenleitung 31 |
| Masse | GND | 81 | 82 | GND | Masse |
| Datenleitung 26 | DQ26 | 83 | 84 | DQ27 | Datenleitung 27 |
| Masse | GND | 85 | 86 | GND | Masse |
| Reserviert | NC | 87 | 88 | NC | Reserviert |
| Masse | GND | 89 | 90 | GND | Masse |
| Reserviert | NC | 91 | 92 | NC | Reserviert |
| Masse | GND | 93 | 94 | GND | Masse |

| Pinbelegung Speichersockel: | | | | | |
|---|---|---|---|---|---|
| **Beschreibung** | **Signal** | **Pin1** | | **Signal** | **Beschreibung** |
| Data Strobe 8 - | DQS8_c | 95 | 96 | NC | Reserviert |
| Data Strobe 8 + | DQS8_t | 97 | 98 | GND | Masse |
| Masse | GND | 99 | 100 | NC | Reserviert |
| Reserviert | NC | 101 | 102 | GND | Masse |
| Masse | GND | 103 | 104 | N C | Reserviert |
| Reserviert | NC | 105 | 106 | GND | Masse |
| Masse | GND | 107 | 108 | RESET_n | Reset |
| Clock Enable 0 | CKE0 | 109 | 110 | CKE1 | Clock Enable 1 |
| Versorgungs-spannung 1,2 V | VCC | 111 | 112 | VCC | Versorgungs-spannung 1,2 V |
| Bank Group Input 1 | BG1 | 113 | 114 | ACT_n | Activation Command Input |
| Bank Group Input 0 | BG0 | 115 | 116 | ALERT_n | Alert |
| Versorgungs-spannung 1,2 V | VCC | 117 | 118 | VCC | Versorgungs-spannung 1,2 V |
| Adressleitung 12 | A12 | 119 | 120 | A11 | Adressleitung 11 |
| Adressleitung 9 | A9 | 121 | 122 | A7 | Adressleitung 7 |
| Versorgungs-spannung 1,2 V | VCC | 123 | 124 | VCC | Versorgungs-spannung 1,2 V |
| Adressleitung 8 | A8 | 125 | 126 | A5 | Adressleitung 5 |
| Adressleitung 6 | A6 | 127 | 128 | A4 | Adressleitung 4 |
| Versorgungs-spannung 1,2 V | VCC | 129 | 130 | VCC | Versorgungs-spannung 1,2 V |
| Adressleitung 3 | A3 | 131 | 132 | A2 | Adressleitung 2 |
| Adressleitung 1 | A1 | 133 | 134 | EVENT_n | Event |
| Versorgungs-spannung 1,2 V | VCC | 135 | 136 | VCC | Versorgungs-spannung 1,2 V |
| Clock-Signal 0 + | CK0_t | 137 | 138 | CK1_t | Clock 1 + |
| Clock-Signal 0 - | CK0_c | 139 | 140 | CK1_c | Clock 1 - |
| Versorgungs-spannung 1,2 V | VCC | 141 | 142 | VCC | Versorgungs-spannung 1,2 V |
| Even parity check | Parity | 143 | 144 | A0 | Adressleitung 0 |
| SDRAM Bank 2 | BA1 | 145 | 146 | A10/AP | Adressleitung 10/Autoprecharge |
| Versorgungs-spannung 1,2 V | VCC | 147 | 148 | VCC | Versorgungs-spannung 1,2 V |
| Chip Select 0 | CS0_n | 149 | 150 | BA0 | Bank Adress 0 |
| Adressleitung 14/Write Enable | A14/WE_n | 151 | 152 | A16/RAS_n | Adressleitung 16/ Row Adress Strobe |
| Versorgungs-spannung 1,2 V | VCC | 153 | 154 | VCC | Versorgungs-spannung 1,2 V |
| On Die Termination 0 | ODT0 | 155 | 156 | A15/CAS_n | Adressleitung 15/ Column Adress Strobe |
| Chip Select 1 | CS1_n | 157 | 158 | A13 | Adressleitung 13 |
| 1,2 V | VCC | 159 | 160 | VCC | Versorgungs-spannung 1,2 V |
| On Die Termination 1 | ODT1 | 161 | 162 | NC | Reserviert |
| Versorgungs-spannung 1,2 V | VCC | 163 | 164 | VREFCA | Referenzspannung |
| Reserviert | NC | 165 | 166 | SA2 | SPD-Adresse 2 |

| Pinbelegung Speichersockel: | | | | | |
|---|---|---|---|---|---|
| **Beschreibung** | **Signal** | **Pin1** | | **Signal** | **Beschreibung** |
| Masse | GND | 167 | 168 | GND | Masse |
| Datenleitung 37 | DQ37 | 169 | 170 | DQ36 | Datenleitung 36 |
| Masse | GND | 171 | 172 | GND | Masse |
| Datenleitung 33 | DQ33 | 173 | 174 | DQ32 | Datenleitung 32 |
| Masse | GND | 175 | 176 | GND | Masse |
| Data Strobe 4 - | DQS4_c | 177 | 178 | NC | Reserviert |
| Data Strobe 4 + | DQS4_t | 179 | 180 | GND | Masse |
| Masse | GND | 181 | 182 | DQ39 | Datenleitung 39 |
| Datenleitung 38 | DQ38 | 183 | 184 | GND | Masse |
| Masse | GND | 185 | 186 | DQ35 | Datenleitung 35 |
| Datenleitung 34 | DQ34 | 187 | 188 | GND | Masse |
| Masse | GND | 189 | 190 | DQ45 | Datenleitung 45 |
| Datenleitung 44 | DQ44 | 191 | 192 | GND | Masse |
| Masse | GND | 193 | 194 | DQ41 | Datenleitung 41 |
| Datenleitung 40 | DQ40 | 195 | 196 | GND | Masse |
| Masse | GND | 197 | 198 | DQS5_c | Data Strobe 5 - |
| Reserviert | NC | 199 | 200 | DQS5_t | Data Strobe 5 + |
| Masse | GND | 201 | 202 | GND | Masse |
| Datenleitung 46 | DQ46 | 203 | 204 | DQ47 | Datenleitung 47 |
| Masse | GND | 205 | 206 | GND | Masse |
| Datenleitung 42 | DQ42 | 207 | 208 | DQ43 | Datenleitung 43 |
| Masse | GND | 209 | 210 | GND | Masse |
| Datenleitung 52 | DQ52 | 211 | 212 | DQ53 | Datenleitung 53 |
| Masse | GND | 213 | 214 | GND | Masse |
| Datenleitung 49 | DQ49 | 215 | 216 | DQ48 | Datenleitung 48 |
| Masse | GND | 217 | 218 | GND | Masse |
| Data Strobe 6 - | DQS6_c | 219 | 220 | NC | Reserviert |
| Data Strobe 6 + | DQS6_t | 221 | 222 | GND | Masse |
| Masse | GND | 223 | 224 | DQ54 | Datenleitung 54 |
| Datenleitung 55 | DQ55 | 225 | 226 | GND | Masse |
| Masse | GND | 227 | 228 | DQ50 | Datenleitung 50 |
| Datenleitung 51 | DQ51 | 229 | 230 | GND | Masse |
| Masse | GND | 231 | 232 | DQ60 | Datenleitung 60 |
| Datenleitung 61 | DQ61 | 233 | 234 | GND | Masse |
| Masse | GND | 235 | 236 | DQ57 | Datenleitung 57 |
| Datenleitung 56 | DQ56 | 237 | 238 | GND | Masse |
| Masse | GND | 239 | 240 | DQS7_c | Data Strobe 7 - |
| Reserviert | NC | 241 | 242 | DQS7_t | Data Strobe 7 + |
| Masse | GND | 243 | 244 | GND | Masse |
| Datenleitung 62 | DQ62 | 245 | 246 | DQ63 | Datenleitung 63 |
| Masse | GND | 247 | 248 | GND | Masse |
| Datenleitung 58 | DQ58 | 249 | 250 | DQ59 | Datenleitung 59 |
| Masse | GND | 251 | 252 | GND | Masse |
| SMBus Clock | SCL | 253 | 254 | SDA | SMBus Data |
| I²C Power für SPD EEProm | VCCSPD | 255 | 256 | SA0 | SPD-Adresse 0 |

| Pinbelegung Speichersockel: | | | | | |
|---|---|---|---|---|---|
| **Beschreibung** | **Signal** | **Pin1** | | **Signal** | **Beschreibung** |
| DRAM Activating Power | VPP | 257 | 258 | VTT | Terminierungs-spannung |
| DRAM Activating Power | VPP | 259 | 260 | SA1 | SPD-Adresse 1 |

## 9.3 Intern: Batterie (BT1200)

Das Board wird mit einem CR2032-Batteriehalter (Renata VBH2032-1) samt 3V-Batterie ausgeliefert.

**UL-Konformität**

Alle technischen Maßnahmen für UL-Konformität sind bereits auf dem Board integriert.

Für den Anschluss einer RTC-Batterie sind dementsprechend keine zusätzlichen Maßnahmen erforderlich, die Batterie muss direkt angeschlossen werden.

BT1200

Abb. 9: CB6472 BAT

**Gleichlauf der RTC**

Der Quarz der RTC reagiert auf Temperaturschwankungen. Darum ist ein korrekter Gleichlauf der RTC nur mit geeigneter und ausreichender Kühlung möglich!

## 9.4 Intern: M.2 Key-M (P1201 und P1202)

Das CB6472 ist mit zwei M.2 Key-M-Sockeln ausgestattet, einer davon mit Multiplexer zum Herausführen von SATA- oder PCIe-Signalen. Auf diese können Sie eine M.2-2280-Karte (Key M, P1201 und P1202) stecken. Adapterkarten mit Standard-Steckverbindern sind als Zubehör erhältlich. Bitte kontaktieren Sie hierfür Ihren Distributor.


P1201/ 1202

Abb. 10: CB6472 M.2M P1201-1202

| Pinbelegung M.2 (Key M) P1201: | | | | | |
|---|---|---|---|---|---|
| **Beschreibung** | **Signal** | **Pin** | | **Signal** | **Beschreibung** |
| Masse | GND | 1 | 2 | 3.3 V1 | Standby Versorgungs-spannung S3,3 V |
| Masse | GND | 3 | 4 | 3.3 V2 | Standby Versorgungs-spannung S3,3 V |
| PCIe Lane 3 Receive - | PER3# | 5 | 6 | N/C | (nicht herausgeführt) |
| PCIe Lane 3 Receive + | PER3 | 7 | 8 | N/C | (nicht herausgeführt) |
| Masse | GND | 9 | 10 | GPIO9<br>DAS<br>DDS<br>LED1 | NVMELED# |
| PCIe Lane 3 Transmit - | PET3# | 11 | 12 | 3.3 V3 | Standby Versorgungs-spannung S3,3 V |
| Pcie Lane 3 Transmit + | PET3 | 13 | 14 | 3.3 V4 | Standby Versorgungs-spannung S3,3 V |
| Masse | GND | 15 | 16 | 3.3 V5 | Standby Versorgungs-spannung S3,3 V |
| PCIe Lane 2 Receive - | PER2# | 17 | 18 | 3.3 V6 | Standby Versorgungs-spannung S3,3 V |
| PCIe Lane 2 Receive + | PER2 | 19 | 20 | N/C | (nicht herausgeführt) |
| Masse | GND | 21 | 22 | N/C | (nicht herausgeführt) |
| PCIe Lane 2 Transmit - | PET2# | 23 | 24 | N/C | (nicht herausgeführt) |
| PCIe Lane 2 Transmit + | PET2 | 25 | 26 | N/C | (nicht herausgeführt) |
| Masse | GND | 27 | 28 | N/C | (nicht herausgeführt) |
| PCIe Lane 1 Receive - | PER1# | 29 | 30 | N/C | (nicht herausgeführt) |
| PCIe Lane 1 Receive + | PER1 | 31 | 32 | N/C | (nicht herausgeführt) |
| Masse | GND | 33 | 34 | N/C | (nicht herausgeführt) |
| PCIe Lane 1 Transmit - | PET1# | 35 | 36 | N/C | (nicht herausgeführt) |
| PCIe Lane 1 Transmit + | PET1 | 37 | 38 | DEVSLP | DeviceSleep |
| Masse | GND | 39 | 40 | N/C | (nicht herausgeführt) |
| PCIe Lane 0 Receive + | PER0#<br>SATAB | 41 | 42 | N/C | (nicht herausgeführt) |
| PCIe Lane 0 Receive - | PER0<br>SATAB# | 43 | 44 | N/C | (nicht herausgeführt) |
| Masse | GND | 45 | 46 | N/C | (nicht herausgeführt) |
| PCIe Lane 0 Transmit - | PET0#<br>SATAA# | 47 | 48 | N/C | (nicht herausgeführt) |
| PCIe Lane 0 Transmit + | PET0<br>SATAA | 49 | 50 | PRST# | PCIe Reset<br>active low |
| Masse | GND | 51 | 52 | CLKREQ# | PCIe Clock Enable<br>active low |
| PCIe Lane 1 Reference Clock - | REFCLK# | 53 | 54 | PEWAKE# | Link Reactivation<br>active low |
| PCIe Lane 1 Reference Clock + | REFCLK | 55 | 56 | N/C | (nicht herausgeführt) |

| Pinbelegung M.2 (Key M) P1201: | | | | | |
|---|---|---|---|---|---|
| **Beschreibung** | **Signal** | **Pin** | | **Signal** | **Beschreibung** |
| Masse | GND | 57 | 58 | N/C | (nicht herausgeführt) |
| (nicht herausgeführt) | N/C | 59 | 60 | N/C | (nicht herausgeführt) |
| (nicht herausgeführt) | N/C | 61 | 62 | N/C | (nicht herausgeführt) |
| (nicht herausgeführt) | N/C | 63 | 64 | N/C | (nicht herausgeführt) |
| (nicht herausgeführt) | N/C | 65 | 66 | N/C | (nicht herausgeführt) |
| (nicht herausgeführt) | N/C | 67 | 68 | SUSCLK | Systemclock |
| Konfigurationspin | CFG_PCIe/ SATA | 69 | 70 | 3.3 V | Standby Versorgungs-spannung S3,3 V |
| Masse | GND | 71 | 72 | 3.3 V | Standby Versorgungs-spannung S3,3 V |
| Masse | GND | 73 | 74 | 3.3 V | Standby Versorgungs-spannung S3,3 V |
| Masse | GND | 75 | | | |

## 9.5 Intern: BeaCon140 (P1200)

In Verbindung mit dem Chipsatz ermöglicht der BeaCon140-Stecker die flexible Erweiterung der I/O-Funktionen des CB6472. Er stellt bis zu 8 PCIe-Lanes zur Verfügung, von denen maximal 4 mit SATA3.0 (6G) und maximal 4 mit PCIe-Leitungen, sowie maximal 3 PCIe-Leitungen mit maximal 3 USB3.1-GEN2-Leitungen gemultiplext sein können (siehe Tabelle). Über den BeaCon140-Stecker werden zudem DisplayPort-, SSIC-, SMBus- und 1Wire-Signale herausgeführt. Die Konfiguration der I/O-Funktionen übernimmt das Erweiterungsboard. Ein PIC auf der Erweiterungskarte enthält die Konfigurationsdaten, die beim Anschluss an das Board kommuniziert werden und so eine unkomplizierte und selbstkonfigurierende Erweiterung der I/O-Optionen ermöglichen.

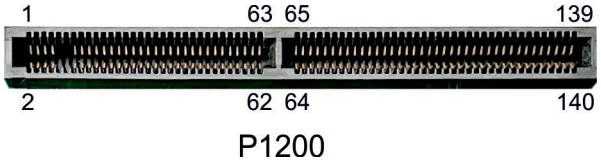



Abb. 11: CB6472 BeaCon140 P1200

| Pinbelegung BeaCon140-Stecker: | | | | | |
|---|---|---|---|---|---|
| **Beschreibung** | **Signal** | **Pin** | | **Signal** | **Beschreibung** |
| P_VLoad 24 V SUSV Ausgang | VOLOAD/ P_VOLOAD1 | 2 | 1 | P_VIN1/VIN1 | P_Vin SUSV Eingang |
| P_VLoad 24 V SUSV Ausgang | VOLOAD/ P_VOLOAD2 | 4 | 3 | P_VIN2/VIN2 | P_Vin SUSV Eingang |
| (nicht herausgeführt) | 5V/NC | 6 | 5 | P_GND/GND | Masse |
| (nicht herausgeführt) | 5V/NC | 8 | 7 | P_GND/GND | Masse |
| | | **ISOLIERUNG** | | | |
| Standby 5 Volt | S5V | 14 | 13 | S3,3 V | Standby 3,3 V |
| Masse | GND | 16 | 15 | GND | Masse |
| PCIe Lane 1 Transmit + | PE1/SATA4-TX | 18 | 17 | RX-SATA4/ PE1 | PCIe Lane 1 Receive + |
| PCIe Lane 1 Transmit - | PE1/SATA4-TX# | 20 | 19 | RX-SATA4/ PE1# | PCIe Lane 1 Receive - |
| Masse | GND | 22 | 21 | GND | Masse |
| PCIe Clock Lane 1 + | PECLK1 | 24 | 23 | PECLK2 | PCIe Clock Lane 2 + |
| PCIe Clock Lane 1 - | PECLK1# | 26 | 25 | PECLK2# | PCIe Clock Lane 2 - |
| Masse | GND | 28 | 27 | GND | Masse |
| PCI Lane 2 Transmit + | PE2/SATA3-TX | 30 | 29 | RX-SATA3/ PE2 | PCIe Lane 2 Receive + |
| PCI Lane 2 Transmit - | PE2/SATA3-TX# | 32 | 31 | RX-SATA3/ PE2# | PCIe Lane 2 Receive - |
| Masse | GND | 34 | 33 | GND | Masse |
| PCIe Lane 3 Transmit + | PE3/SATA2-TX | 36 | 35 | RX-SATA2/ PE3 | PCIe Lane 3 Receive + |
| PCIe Lane 3 Transmit - | PE3/SATA2-TX# | 38 | 37 | RX-SATA2/ PE3# | PCIe Lane 3 Receive - |
| Masse | GND | 40 | 39 | GND | Masse |
| PCIe Clock Lane 3 + | PECLK3 | 42 | 41 | PECLK4 | PCIe Clock Lane 4 + |
| PCIe Clock Lane 3 - | PECLK3# | 44 | 43 | PECLK4# | PCIe Clock Lane 4 - |
| Masse | GND | 46 | 45 | GND | Masse |
| PCIe Lane 4 Transmit + | PE4/SATA1-TX | 48 | 47 | RX-SATA1/ PE4 | PCIe Lane 4 Receive + |
| PCIe Lane 4 Transmit - | PE4/SATA1-TX# | 50 | 49 | RX-SATA1/ PE4# | PCIe Lane 4 Receive - |
| Masse | GND | 52 | 51 | GND | Masse |
| PCIe Clock Lane 1 Enable active low | PCKE1/ DEVSLP4# | 54 | 53 | DVSLP3/ PCKE2# | PCIe Clock Lane 2 Enable active low |
| PCIe Clock Lane 3 Enable - | PCKE3/ DEVSLP2# | 56 | 55 | DEVSLP1/ PCKE4# | PCIe Clock Lane 4 Enable - |
| PCIe Reset active low | PERST# | 58 | 57 | PEWAKE# | PCIe Wake active low |
| SMBus Clock | SMBCLK | 60 | 59 | SMBDAT | SMBus Daten |
| | | **KEY** | | | |
| SMBus Alert active low | SMB-Alert# | 62 | 61 | 1Wire | 1Wire |

| Pinbelegung BeaCon140-Stecker: | | | | | |
|---|---|---|---|---|---|
| **Beschreibung** | **Signal** | **Pin** | | **Signal** | **Beschreibung** |
| PCIe Clock Lane 5 Enable | PCKE5/ OC4# | 64 | 63 | OC3/PCKE6# | PCIe Clock Lane 6 Enable - |
| **KEY** | | | | | |
| PCIe Clock Lane 7 Enable - | PCKE7/ OC2# | 66 | 65 | OC1/PCKE8# | PCIe Clock Lane 8 Enable - |
| Masse | GND | 68 | 67 | GND | Masse |
| PCIe Lane 5 Transmit + | PE5/USB3-4/ USBC1-TX | 70 | 69 | RX-USBC1/ USB3-4/PE5 | PCIe Lane 5 Receive + |
| PCIe Lane 5 Transmit - | PE5/USB3-4/ USBC1-TX# | 72 | 71 | RX-USBC1/ USB3-4/PE5# | PCIe Lane 5 Receive - |
| USB 4.D + | USB2-4#/ (GND) | 74 | 73 | USB2-3/ (GND) | USB 3.D + |
| PCIe Clock Lane 5 + | PECLK5/ (GND) | 76 | 75 | PECLK6/ (GND) | PCIe Clock Lane 6 + |
| PCIe Clock Lane 5 - | PECLK5/ (GND) | 78 | 77 | PECLK6#/ (GND) | PCIe Clock Lane 6 - |
| USB 4.D - | USB2-4#/(GND) | 80 | 79 | USB2-3 D#/(GND) | USB 3.D - |
| PCIe Lane 6 Transmit + | PE6/USB3-3/ USBC2-TX | 82 | 81 | RX-USBC2/ USB3-3/PE6 | PCIe Lane 6 Receive + |
| PCIe Lane 6 Transmit - | PE6/USB3-3-TX/ USBC2-TX# | 84 | 83 | RX-USBC2/ USB3-3/PE6# | PCIe Lane 6 Receive - |
| Masse | GND | 86 | 85 | GND | Masse |
| PCIe Lane 7 Transmit + | PE7/USB3-2-TX/TCPTX1 | 88 | 87 | TCPTXRX1/ RX- USB3-2/ PE7 | PCIe Lane 7 Receive + |
| PCIe Lane 7 Transmit - | PE7/USB3-2-TX/TCPTX1# | 90 | 89 | TCPTXRX/ RX-USB3-2/ PE7# | PCIe Lane 7 Receive - |
| USB 2.D + | USB2-2 (GND) | 92 | 91 | USB2-1/ (GND) | USB 1.D + |
| PCIe Clock Lane 7 + | PECLK7/ (GND) | 94 | 93 | PECLK8/ (GND) | PCIe Clock Lane 8 + |
| PCIe Clock Lane 7 - | PECLK7#/ (GND) | 96 | 95 | PECLK8#/ (GND) | PCIe Clock Lane 8- |
| USB 2.D - | USB2-2#/ (GND) | 98 | 97 | USB2-1#/ (GND) | USB 1.D - |
| PCIe Lane 8 Transmit + | PE8/ USB3-1-TX/ TCPTX0 | 100 | 99 | TCPTXRX0/ RX- USB3-1/ PE8 | PCIe Lane 8 Receive + |
| PCIe Lane 8 Transmit - | PE8/ USB3-1-TX/ TCPTX0# | 102 | 101 | TCPTXRX/ RX-USB3-1/ PE8# | PCIe Lane 8 Receive - |
| Masse | GND | 104 | 103 | GND | Masse |
| **KEY** | | | | | |
| SATA GP 1 | SATAGP1 | 106 | 105 | SATAGP2 | SATA GP 2 |
| SATA GP 3 | SATAGP3 | 108 | 107 | SATAGP4 | SATA GP 4 |
| TwinCAT LED Rot | TCLEDR | 110 | 109 | TCLEDG | TwinCAT LED Grün |
| TwinCAT LED Blau | TCLEDB | 112 | 111 | RES2 | LAN-Sync |
| HDLED active low | SATALED | 114 | 113 | USBPWREN | USB Power Enable |
| BATTe | BATT | 116 | 115 | PWRFAIL | SUSV |
| (nicht herausgeführt) | RES1 | 118 | 117 | PWRGOOD | Powergood |

| Pinbelegung BeaCon140-Stecker: | | | | | |
|---|---|---|---|---|---|
| **Beschreibung** | **Signal** | **Pin** | | **Signal** | **Beschreibung** |
| Powerbutton active low | PWRBTN# | 120 | 119 | MRST# | Resetbutton active low |
| PSON | PSON | 122 | 121 | ATXPWRGD | ATX Powergood |
| Masse | GND | 124 | 123 | GND | Masse |
| DisplayPort -/ HDMID | DP/DVI | 126 | 125 | DDCC/ DPAUX | DDC Clock/ DisplayPort Aux + |
| DisplayPort Hot Plug Detect | DPHPD | 128 | 127 | DDCD/ DPAUX# | DDC Daten/ DisplayPort Aux - |
| Masse | GND | 130 | 129 | GND | Masse |
| DisplayPort Lane 0 + | DPL0/ TMDSD2 | 132 | 131 | TMDSD1/DPL1 | DisplayPort Lane 1+ |
| DisplayPort Lane 0 - | DPL0/ TMDSD2# | 134 | 133 | TMDSD1/ DPL1# | DisplayPort Lane 1 - |
| Masse | GND | 136 | 135 | GND | Masse |
| DisplayPort Lane 2+ | DPL2/ TMDS0 | 138 | 137 | TMDSD3/ DPL3 | DisplayPort Lane 3 + |
| DisplayPort Lane 2 - | DPL2/ FMDS0# | 140 | 139 | TMDSD3/ DPL3# | DisplayPort Lane 3 - |

### Stromgrenzen beachten!

Um Beschädigungen des Geräts zu vermeiden, müssen folgende Stromgrenzen unbedingt beachtet werden:

Eine Maximalbelastung von 2,8 A pro Pin darf nicht überschritten werden. Bedingt durch die unterschiedlichen Stromaufnahmen der einsetzbaren Prozessoren kann die tatsächliche Stromaufnahme auch darunter liegen. Die jeweiligen Maximalwerte erhalten Sie auf Nachfrage bei Ihrem Distributor.

Unabhängig von der eingesetzten CPU darf eine Maximalbelastung von 100 W in Summe nicht überschritten werden.

**HINWEIS**

### Signalspiegelung beim BeaCon-Stecker Stack Up

Bei der Stack Up-Variante des BeaCon-Steckers (Stecker auf der Top-Seite des Boards) werden die Signale mit einem Stack auf den Gegenstecker übertragen. Auf diesem Gegenstecker (Stack Down) sind die Signale gespiegelt. Auf dem Stack findet keine Spiegelung statt.

# 10 BIOS

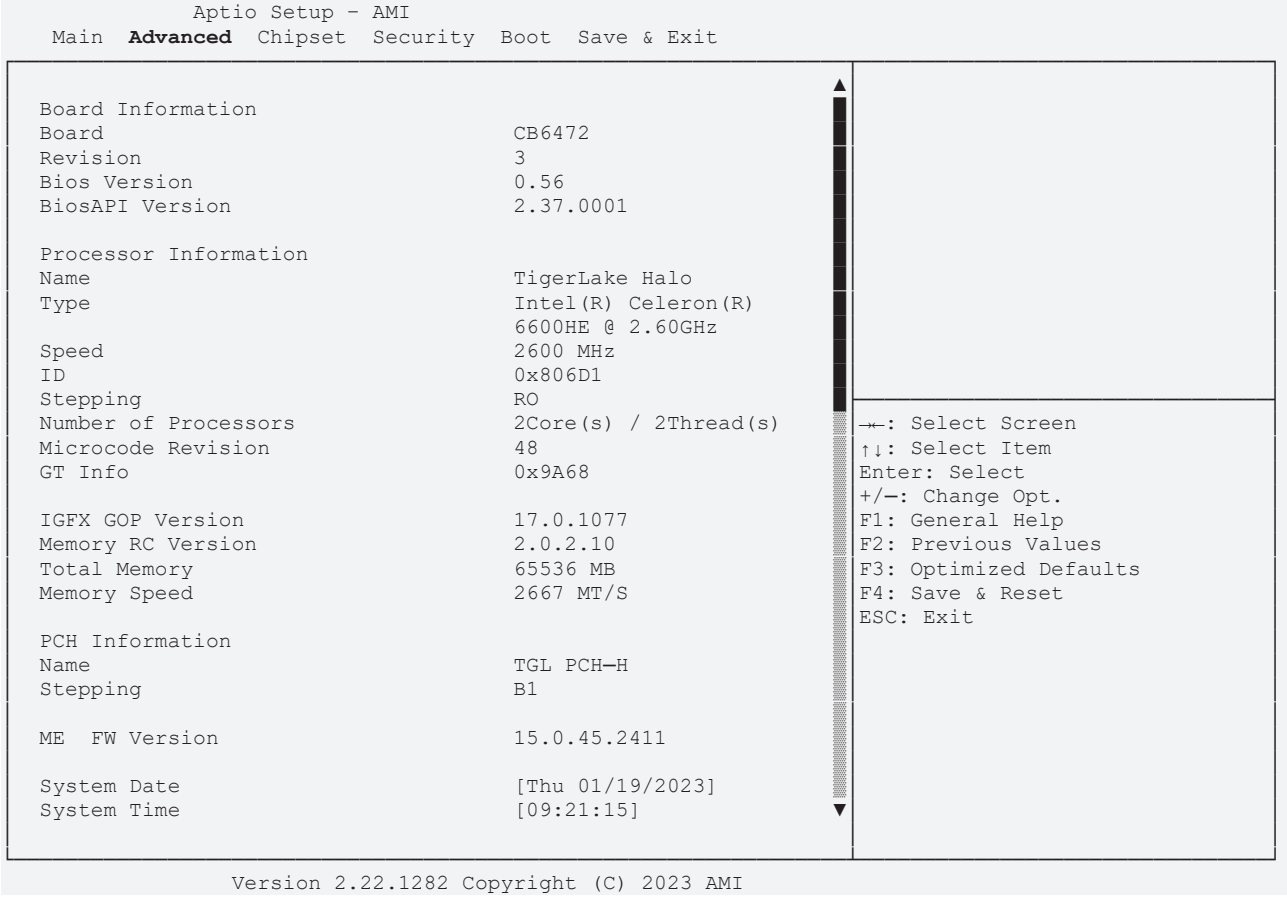
## 10.1 Benutzung des Setups

Innerhalb der einzelnen Setup-Seiten können jederzeit mit F2 („Previous Values“) die zuletzt abgespeicherten Einstellungen wieder hergestellt werden. Mit F3 („Optimized Defaults“) werden werkseitig festgelegte Standardwerte geladen. F2/F3 und auch F4 ("Save & Reset") laden bzw. sichern immer den kompletten Satz an Einstellungen.

Ein „►“-Zeichen vor dem Menüpunkt bedeutet, dass ein Untermenü vorhanden ist. Die Navigation von einem Menüpunkt zum anderen erfolgt mit Hilfe der Pfeiltasten, wobei mit der Enter-Taste der entsprechende Menüpunkt ausgewählt wird, was dann z. B. den Aufruf eines Untermenüs oder eines Auswahldialogs bewirkt.

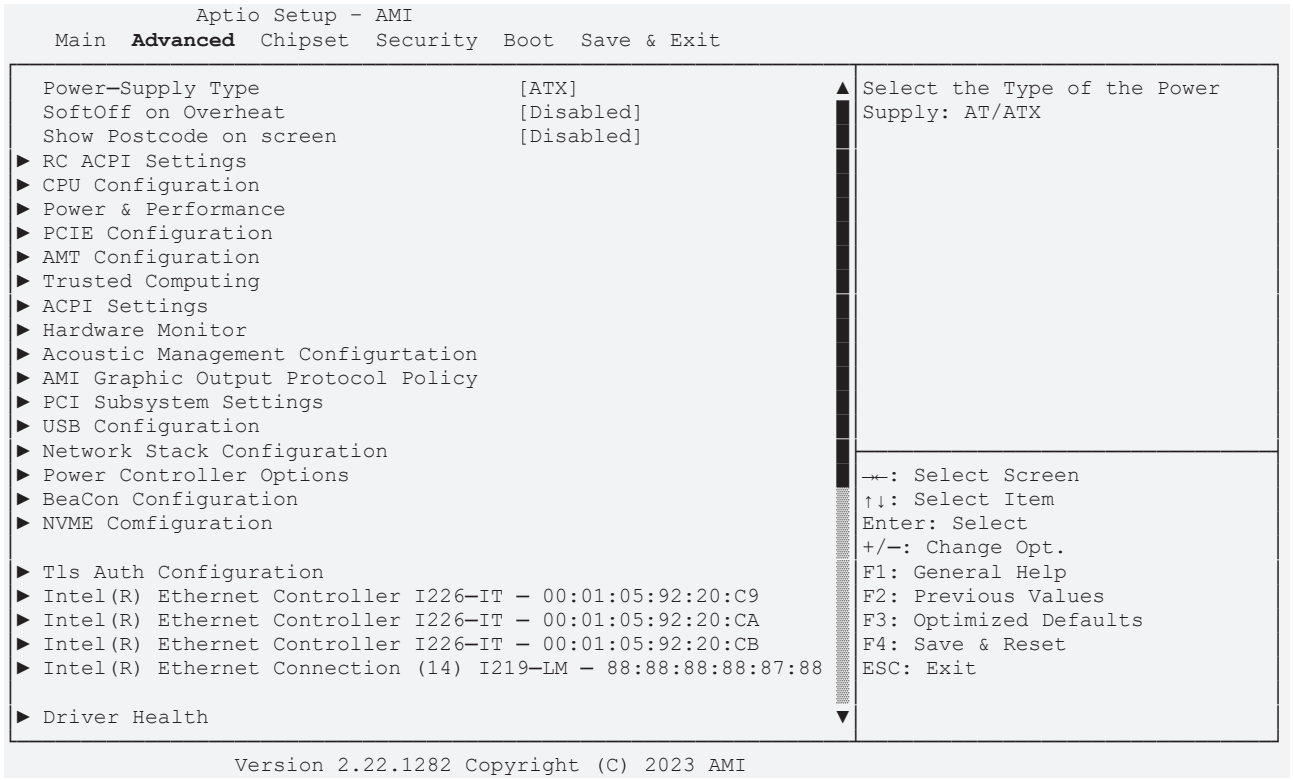
Zu jeder einzelnen Setup-Option wird oben rechts ein Hilfetext angezeigt, der in vielen Fällen nützliche Informationen zur Bedeutung der Option, zu erlaubten Werten usw., enthält.

## 10.2 Main CB6472



| BIOS-Eintrag | Optionen |
|---|---|
| Board | Keine |
| Revision | Keine |
| Bios Version | Keine |
| | |
| Platform Information | |
| TigerLake Halo, Intel® Celeron®T 6600HE @ 2.60GHz | |
| Speed | Keine |
| ID | Keine |
| Stepping | Keine |
| Number of Processors | Keine |
| Microcode Revision | Keine |
| GT Info | Keine |
| | |
| IGFX GOP Version | Keine |
| Memory RC Version | Keine |
| Total Memory | Keine |
| Memory Speed | Keine |
| | |
| PCH Information | Keine |
| Name | Keine |
| Stepping | Keine |
| | |
| ME FW Version | Keine |
| | |
| System Date | Stellen Sie hier das Systemdatum ein. |
| System Time | Stellen Sie hier die Systemzeit ein. |

# 10.3 Advanced CB6472

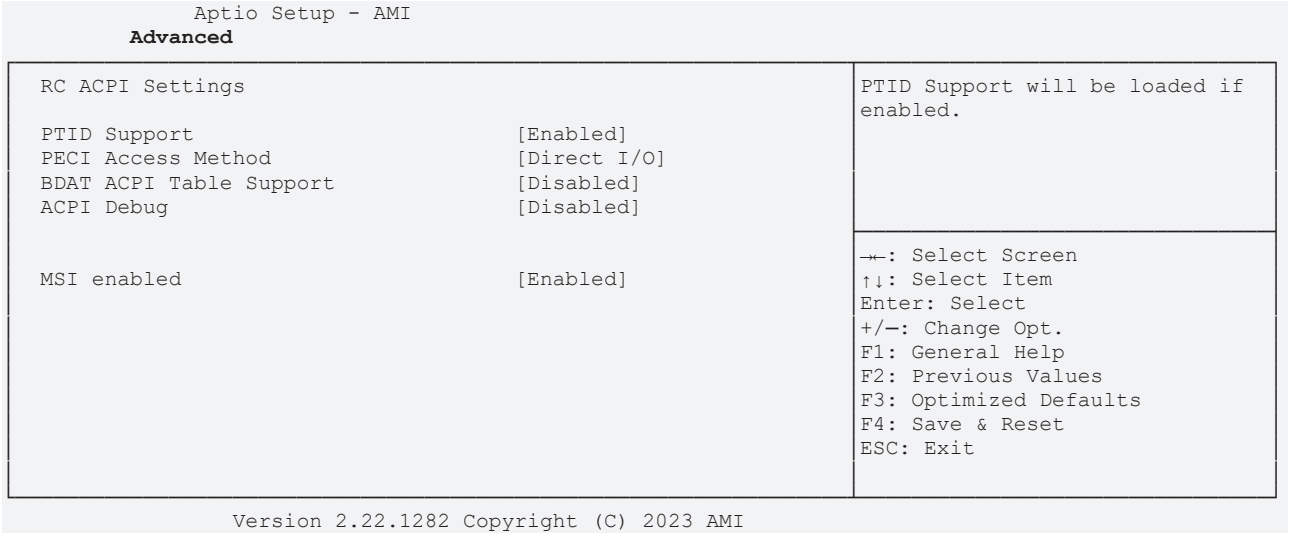


| BIOS-Eintrag | Optionen |
|---|---|
| Power - Supply Type [ATX] | ATX / AT |
| SoftOff on Overheat | Disabled / Enabled |
| Show postcode on screen | Disabled / Enabled |
| ▶RC ACPI Settings | Untermenü siehe: RC ACPI Settings [▶ 38] |
| ▶CPU Configuration | Untermenü siehe: CPU Configuration [▶ 39] |
| ▶PCIE Configuration | Untermenü siehe: PCIE Configuration [▶ 43] |
| ▶AMT Configuration | Untermenü siehe: AMT Configuration [▶ 44] |
| ▶Trusted Computing | Untermenü siehe: Trusted Computing [▶ 48] |
| ▶ACPI Settings | Untermenü siehe: ACPI Settings [▶ 49] |
| ▶Hardware Monitor | Untermenü siehe: Hardware Monitor [▶ 49] |
| ▶Acoustic Management Configuration | Untermenü siehe: Acoustic Management Configuration [▶ 50] |
| ▶AMI Graphic Output Protocol Policy | Untermenü siehe: AMI Graphic Output Protocol Policy [▶ 50] |
| ▶PCI Subsystem Settings | Untermenü siehe: PCI Subsystem Settings [▶ 51] |
| ▶USB Configuration | Untermenü siehe: USB Configuration [▶ 52] |
| ▶Network Stack Configuration | Disabled / Enabled |
| ▶Power Controller Options | Untermenü siehe: Power Controller Options [▶ 54] |
| ▶BeaCon Configuration | Untermenü siehe: BeaCon Configuration [▶ 55] |
| ▶NVMe Configuration | Untermenü siehe: NVMe Configuration [▶ 55] |
| ▶Tls Auth Configuration | Untermenü siehe: TLs Auth Configuration [▶ 56] |
| ▶Intel® Ethernet Controller I226-IT - 00:01:05:92:20:C9 | Untermenü siehe: Intel Ethernet Controller I226-IT [▶ 58] |
| ▶Intel® Ethernet Controller I226-IT - 00:01:05:92:20:CA | Untermenü siehe: Intel Ethernet Controller I226-IT [▶ 59] |
| ▶Intel® Ethernet Controller I226-IT - 00:01:05:92:20:CB | Untermenü siehe: Intel Ethernet Controller I226-IT [▶ 60] |
| ▶Intel® Ethernet Connection (14) I219-LM - 88:88:88:88:87:88 | Untermenü siehe: Intel Ethernet Connection I219-LM [▶ 61] |
| ▶Driver Health | Untermenü siehe: Driver Health [▶ 62] |

**MAC Adresse**

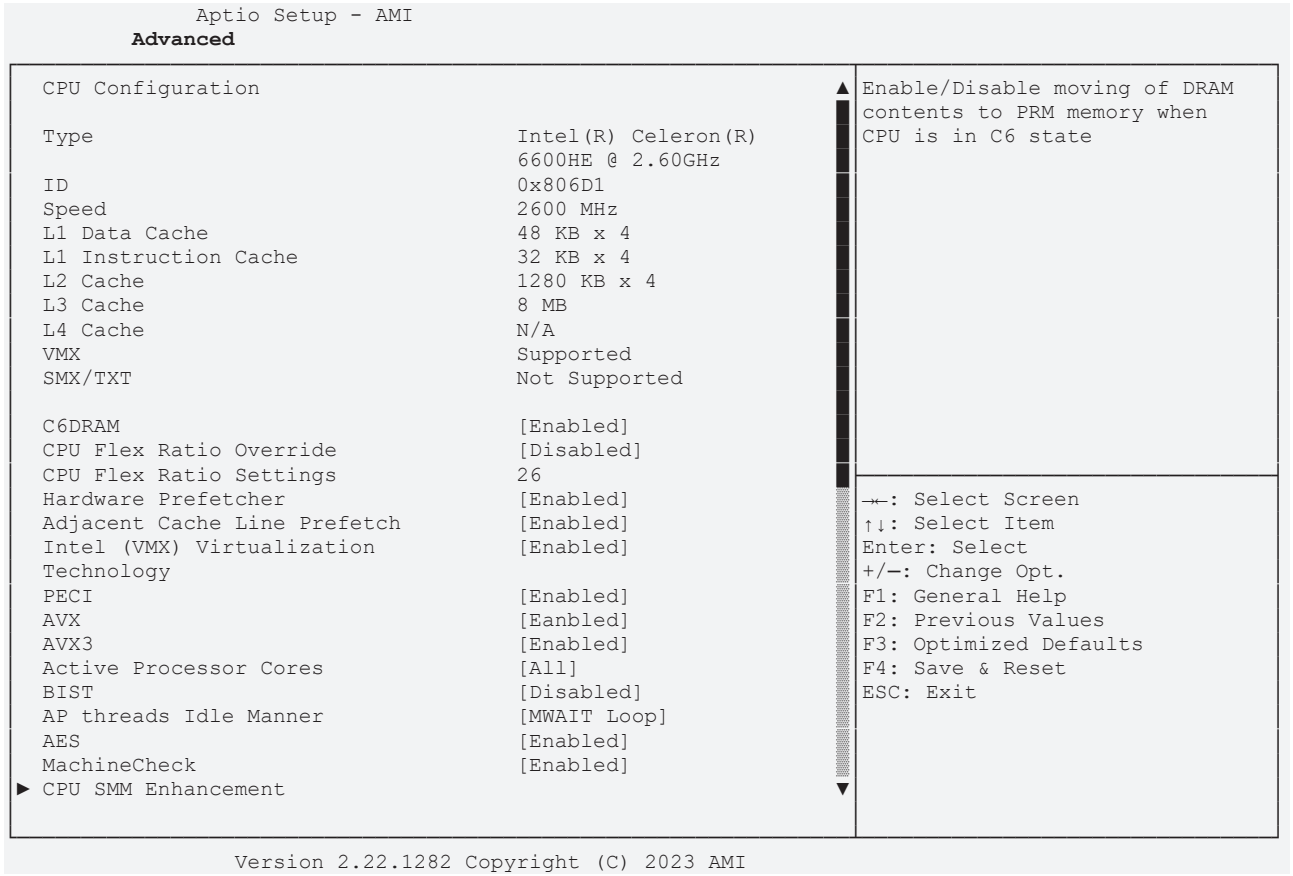
Die MAC-Adresse setzt sich aus dem fixen Beckhoffteil 00:01:05 und dem boardspezifischen Teil XX:XX:XX zusammen.

## 10.3.1 RC ACPI Settings



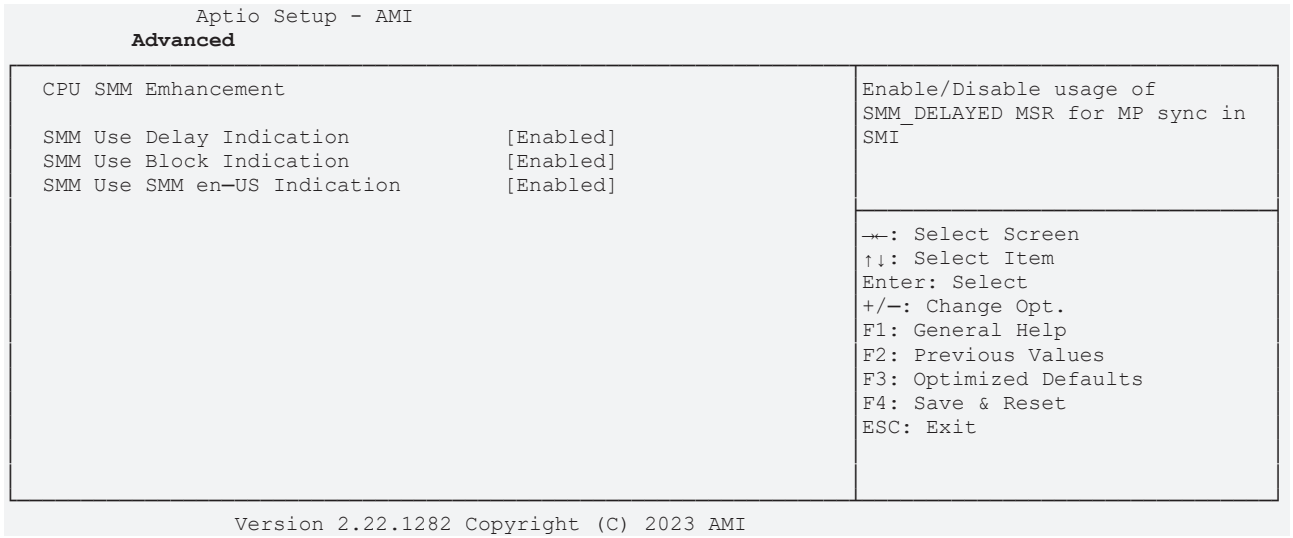

| BIOS-Eintrag | Optionen |
|---|---|
| RC ACPI Settings | |
| | |
| PTID Support | Enabled / Disabled |
| PECI Access Method | Direct I/O / ACPI |
| BDAT ACPI Table Support | Disabled / Enabled |
| ACPI Debug | Disabled / Enabled |
| | |
| MSI enabled | Enabled / Disabled |

## 10.3.2 CPU Configuration



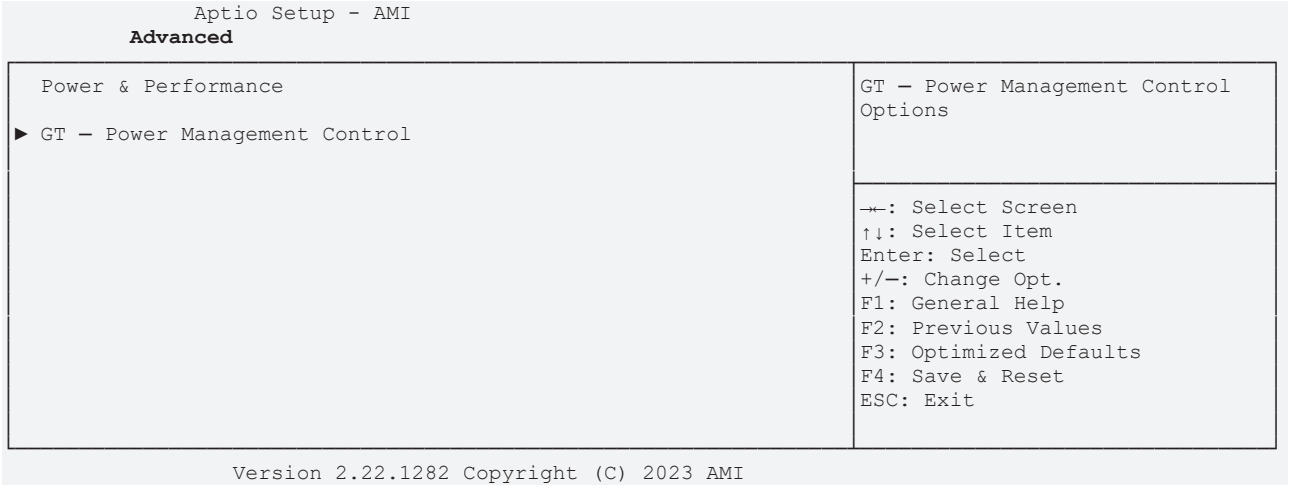
| BIOS-Eintrag | Optionen |
|---|---|
| CPU Configuration | |
| Type | Keine |
| ID | Keine |
| Speed | Keine |
| L1 Data Cache | Keine |
| L1 Instruction Cache | Keine |
| L2 Cache | Keine |
| L3 Cache | Keine |
| L4 Cache | Keine |
| VMX | Keine |
| SMX/TXT | Keine |
| | |
| C6DRAM | Enabled / Disabled |
| CPU Flex Ratio Override | Enabled / Disabled |
| CPU Flex Ratio Settings | Keine |
| Hardware Prefetcher | Enabled / Disabled |
| Adjacent Cache Line Prefetch | Enabled / Disabled |
| Intel (VMX)Virtualization Technology | Enabled / Disabled |
| Hyper - Threading | Disabled / Enabled |
| PECI | Enabled / Disabled |
| AVX | Enabled / Disabled |
| AVX3 | Enabled / Disabled |
| Active Processor Cores | Al l / 1 – 7 |
| Hyper-Threading | Enabled / Disabled |
| BIST | Disabled / Enabled |
| AP threads Idle Manner | HALT Loop / MWAIT Loop / Run Loop |
| AES | Enabled / Disabled |
| MachineCheck | Enabled / Disabled |
| MonitorMWait | Enabled / Disabled |
| Intel Trusted Execution Technology | Disabled / Enabled |
| Alias Check Request | Keine |
| DDR Memory size (MB) | Keine |
| Reset Aux Content | No / Yes |
| ▶CPU SMM Enhancement | Untermenü siehe: CPU SMM Enhancement [▶ 41] |

### 10.3.2.1 CPU SMM Enhancement



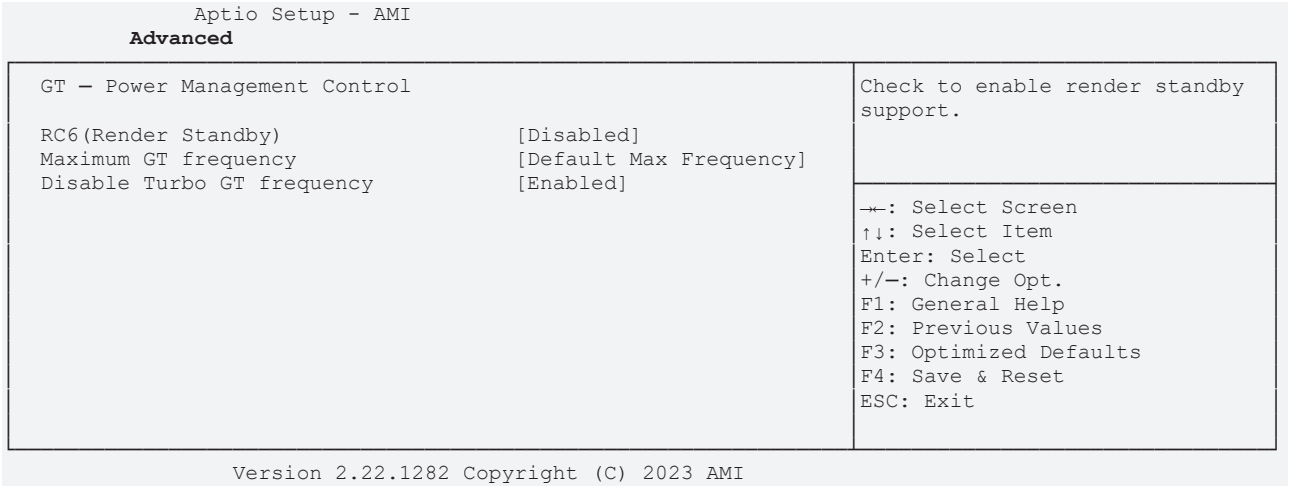

| BIOS-Eintrag | Optionen |
|---|---|
| CPU SMM Enhancement | |
| | |
| SMM Use Delay Indication | Enabled / Disabled |
| SMM Use Block Indication | Enabled / Disabled |
| SMM Use SMM en-US Indication | Enabled / Disabled |

## 10.3.3 Power & Performance



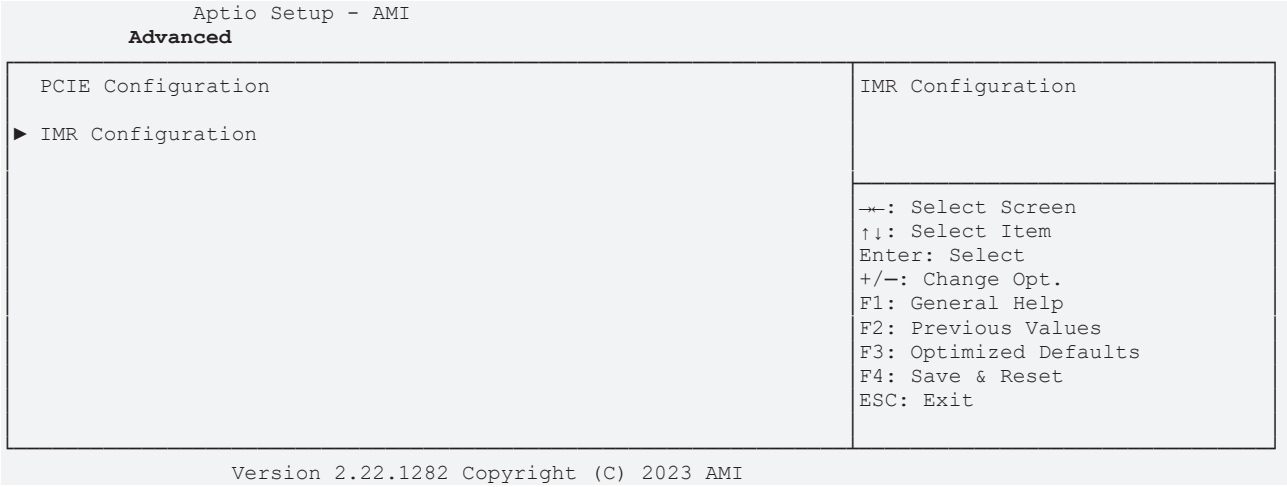

| BIOS-Eintrag | Optionen |
|---|---|
| Power & Performance | |
| | |
| ▶GT – Power Management Control | Untermenü: siehe: GT - Power Management Control [▶ 42] |

### 10.3.3.1 GT - Power Management Control



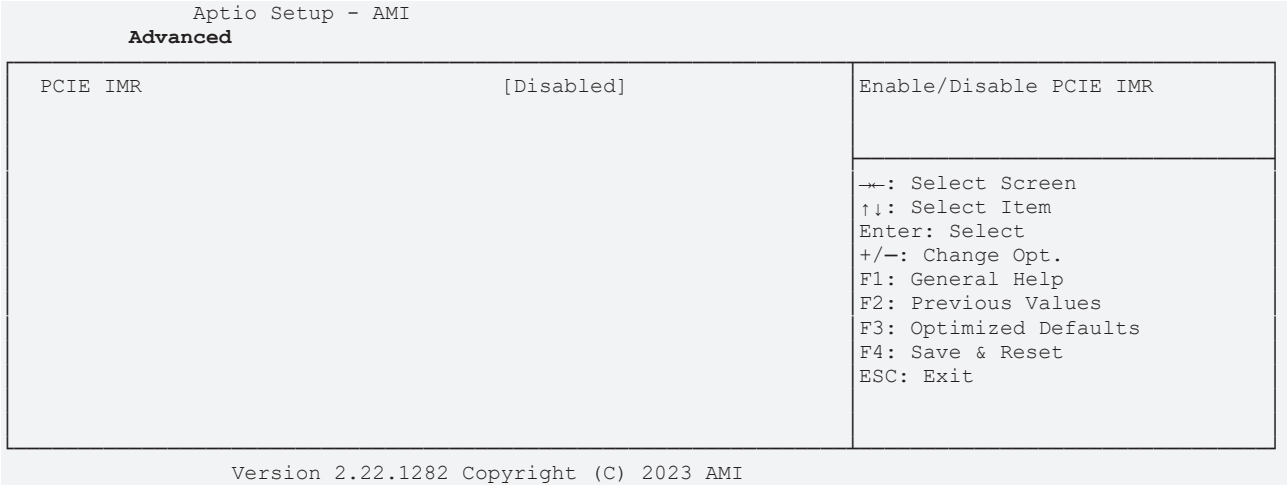

| BIOS-Eintrag | Optionen |
|---|---|
| GT – Power Management Control | |
| | |
| RC6(Render Standby) | Disabled / Enabled |
| Maximum GT frequency | Default Max Frequency / 100, 150…1100, 1150 |
| Disable Turbo GT frequency | Enabled / Disabled |

## 10.3.4 PCIE Configuration



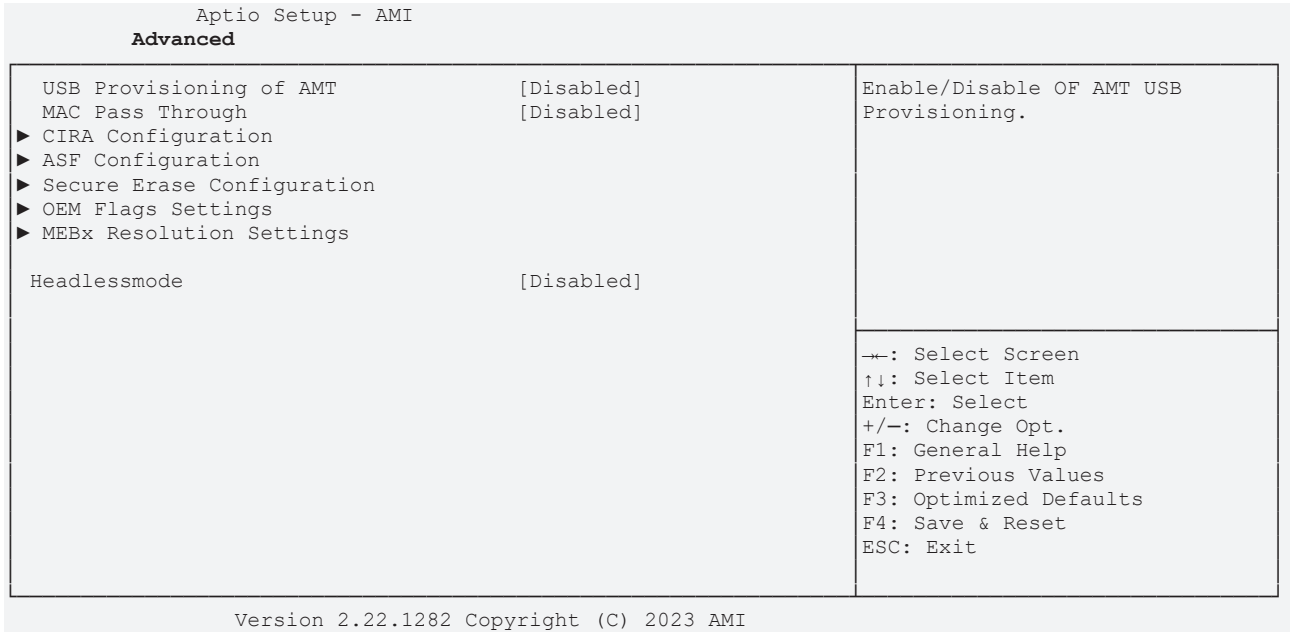

| BIOS-Eintrag | Optionen |
|---|---|
| PCIE Configuration | |
| | |
| ▶IMR Configuration | Untermenü: siehe PCIe IMR [▶ 43] |

### 10.3.4.1 PCIe IMR



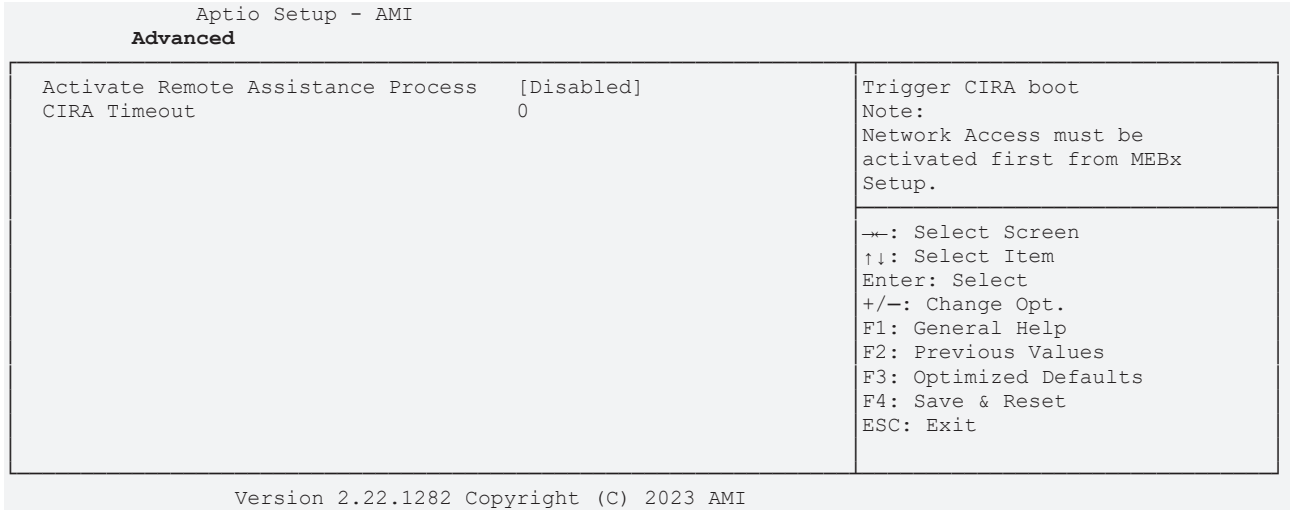

| BIOS-Eintrag | Optionen |
|---|---|
| PCIE IMR | Enabled / Disabled |

## 10.3.5 AMT Configuration



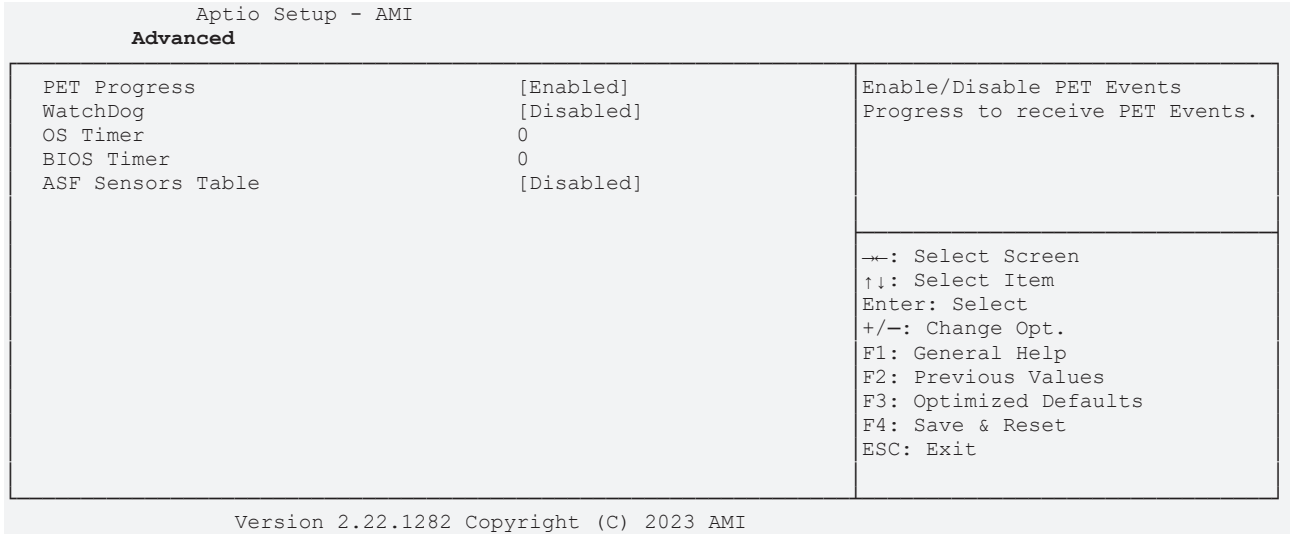

| BIOS-Eintrag | Optionen |
|---|---|
| USB Provisioning of AMT | Disabled / Enabled |
| MAC Pass Through | Disabled / Enabled |
| ▶CIRA Configuration | Untermenü siehe: CIRA Configuration [▶ 44] |
| ▶ASF Configuration | Untermenü siehe: ASF Configuration [▶ 45] |
| ▶Secure Erase Configuration | Untermenü siehe: Secure Erase Configuration [▶ 45] |
| ▶OEM Flags Settings | Untermenü siehe: OEM Flags Settings [▶ 46] |
| ▶MEBx Resolution Settings | Untermenü siehe: MEBx Resolution Settings [▶ 47] |
| | |
| Headlessmode | Disabled / Enabled |

### 10.3.5.1 CIRA Configuration



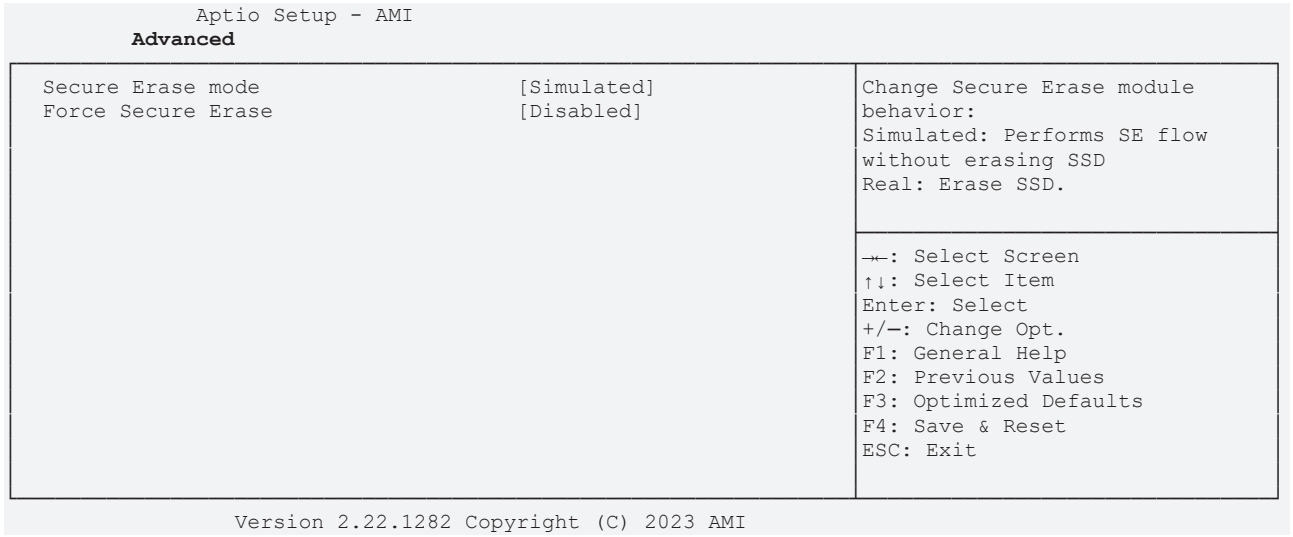

| BIOS-Eintrag | Optionen |
|---|---|
| Activate Remote Assistance Process | Disabled / Enabled |
| CIRA Timeout | Keine |

### 10.3.5.2 ASF Configuration



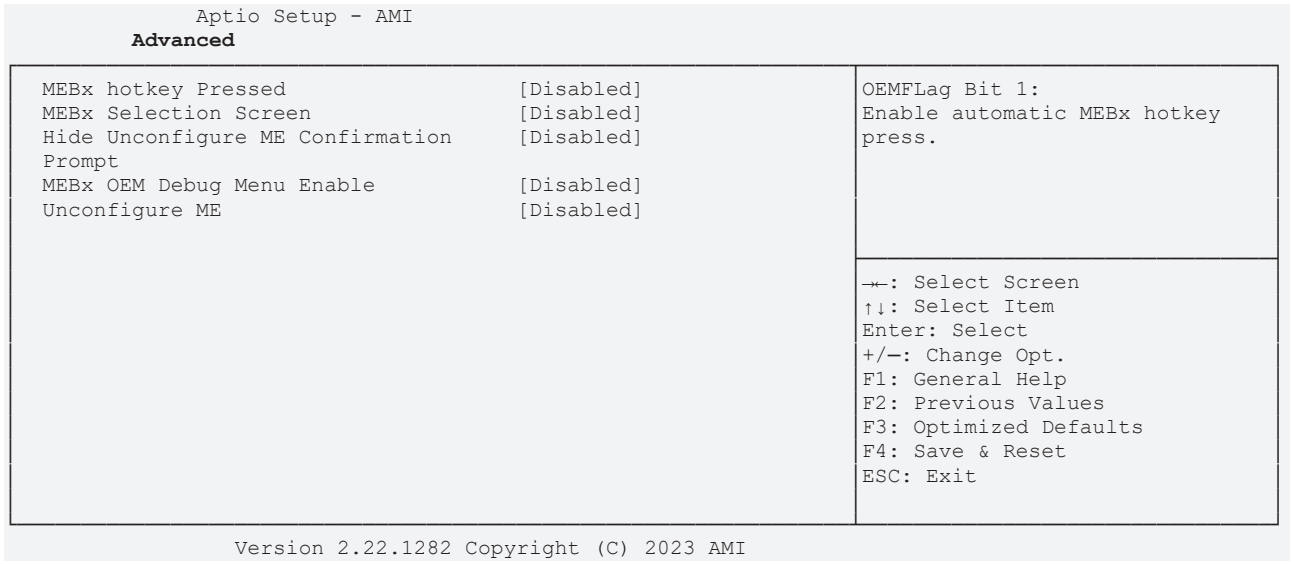

| BIOS-Eintrag | Optionen |
|---|---|
| PET Progress | Enabled / Disabled |
| WatchDog | Disabled / Enabled |
| OS Timer | Keine |
| BIOS Timer | Keine |
| ASF Sensors Table | Disabled / Enabled |

### 10.3.5.3 Secure Erase Configuration



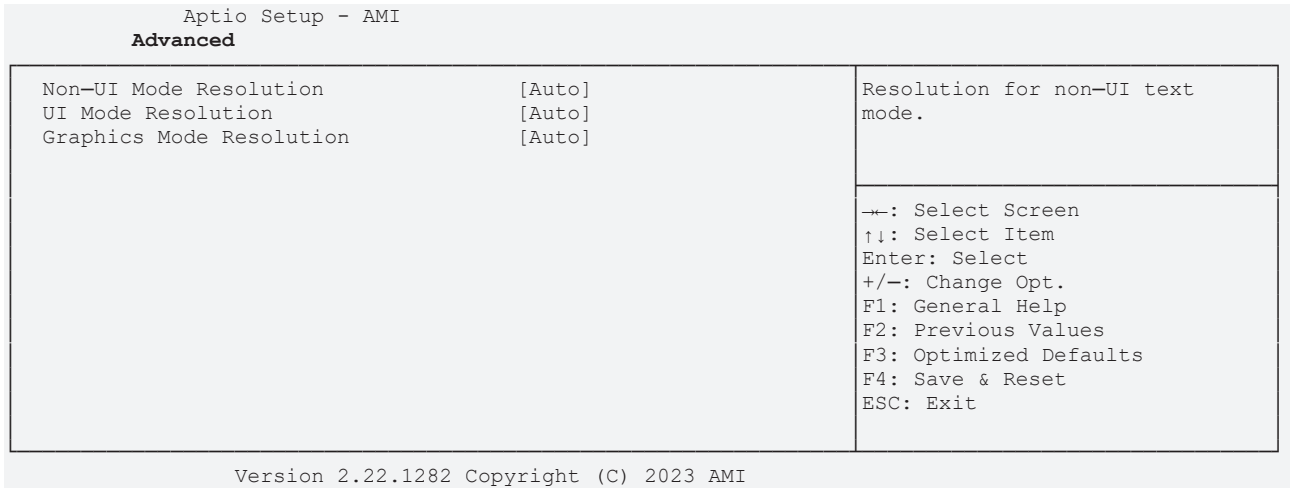

| BIOS-Eintrag | Optionen |
|---|---|
| Secure Erase mode | Simulated / Real |
| Force Secure Erase | Disabled / Enabled |

### 10.3.5.4 OEM Flags Settings



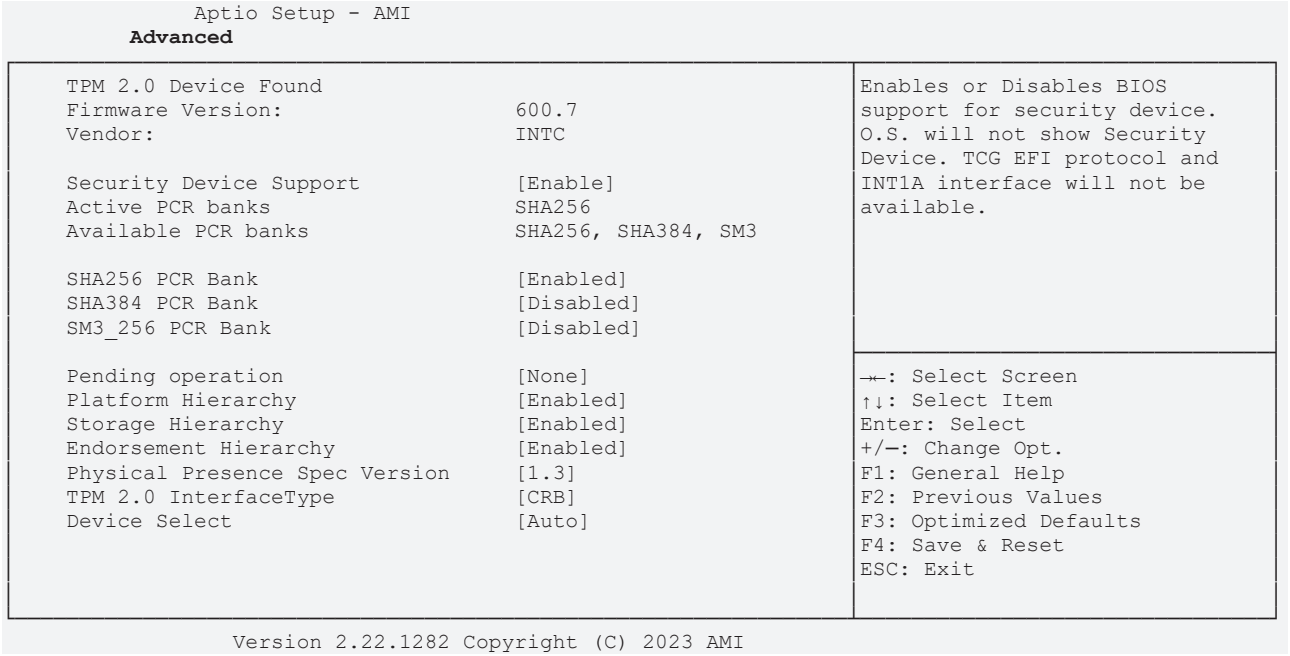

| BIOS-Eintrag | Optionen |
|---|---|
| MBEx hotkey Pressed | Disabled / Enabled |
| MBEx Selection Screen | Disabled / Enabled |
| Hide Unconfigure ME Confirmation Prompt | Disabled / Enabled |
| MBEx OEM Debug Menu Enable | Disabled / Enabled |
| Unconfigure ME | Disabled / Enabled |

### 10.3.5.5 MEBx Resolution Settings



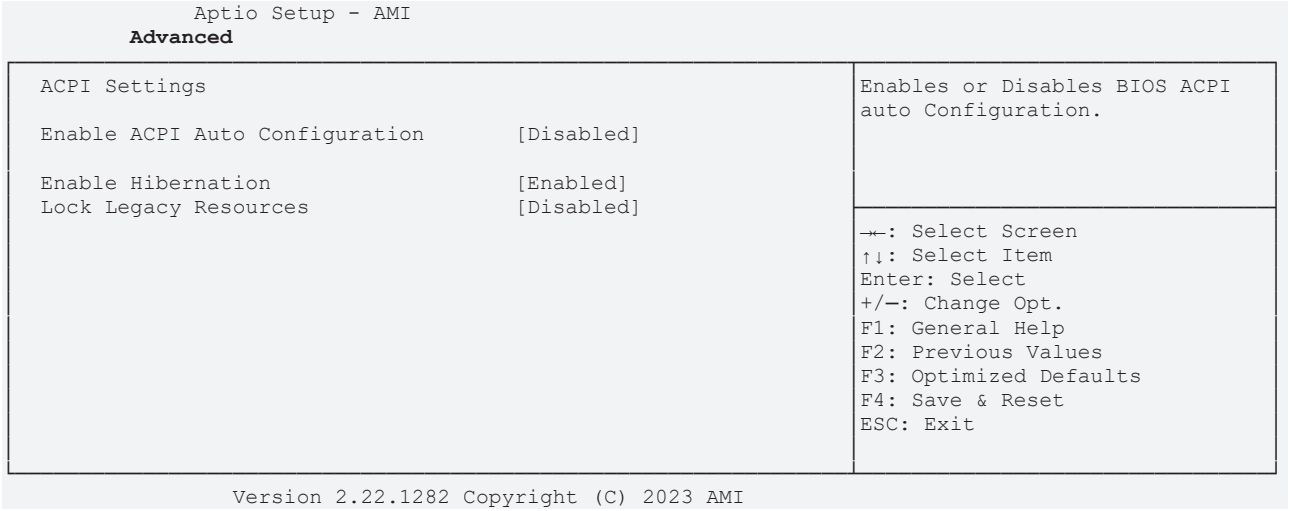

| BIOS-Eintrag | Optionen |
|---|---|
| Non-UI Resolution | Auto / 80x25 / 100x31 |
| UI Mode Resolution | Auto / 80x25 / 100x31 |
| Graphics Mode Resolution | Auto / 640x480 / 800x600 / 1024x768 |

## 10.3.6 Trusted Computing



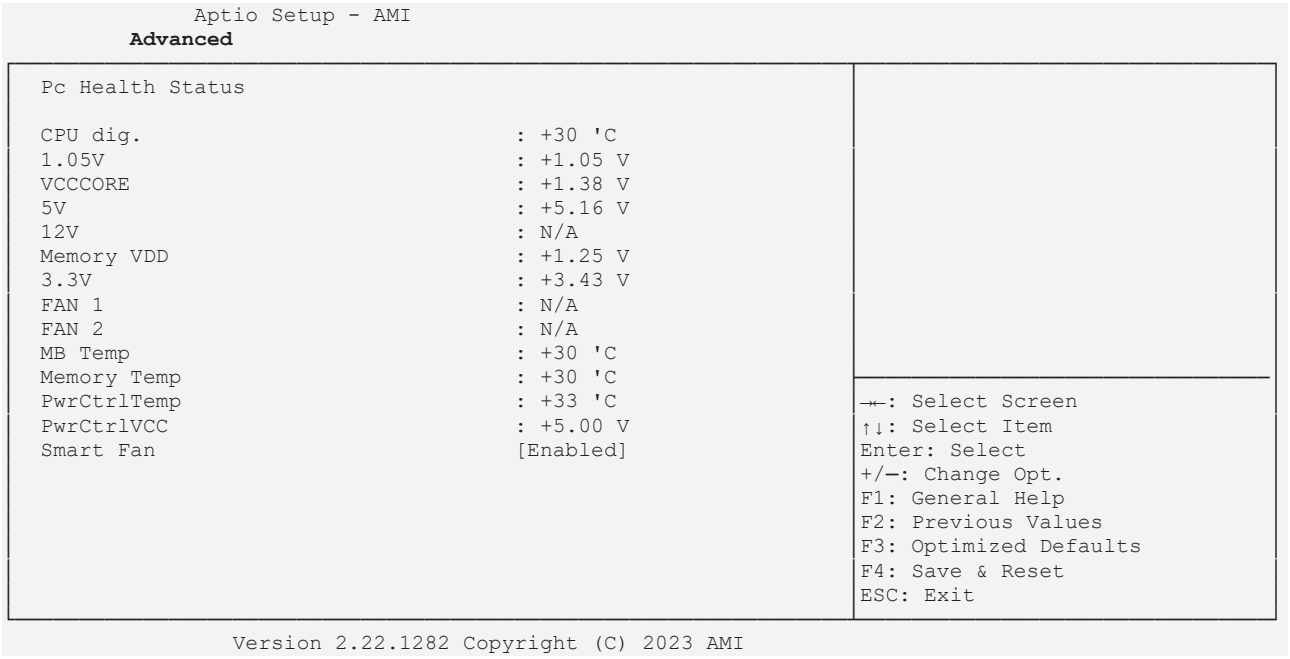

| BIOS-Eintrag | Optionen |
|---|---|
| TPM 2.0 Device Found | |
| Firmware Version: | 600.7 |
| Vendor: | INTC |
| | |
| Security Device Support | Enable / Disable |
| Active PCR banks | Keine |
| Available PCR banks | Keine |
| | |
| SHA256 PCR Bank | Enabled / Disabled |
| SHA384 PCR Bank | Disabled / Enabled |
| SM3_256 PCR Bank | Disabled / Enabled |
| | |
| Pending operation | None / TPM clear |
| Platform Hierarchy | Enabled / Disabled |
| Storage Hierarchy | Enabled / Disabled |
| Endorsement Hierarchy | Enabled / Disabled |
| Physical Presence Spec Version | 1.3 / 1.2 |
| TPM 2.0 InterfaceType | Keine |
| Device Select | Auto / TPM 1.2 / TPM 2.0 |

## 10.3.7 ACPI Settings



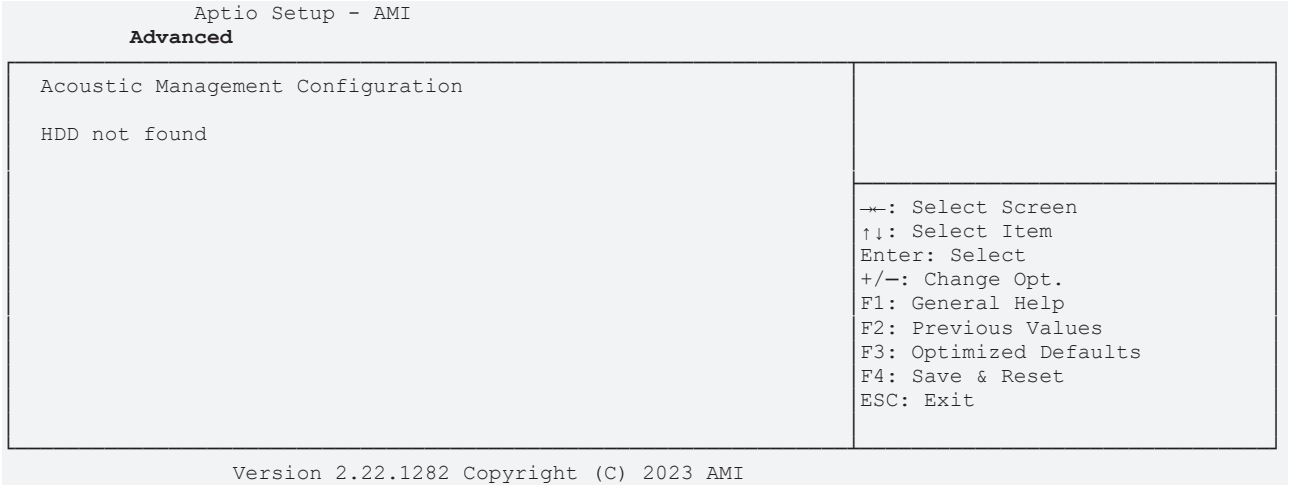

| BIOS-Eintrag | Optionen |
|---|---|
| ACPI Settings | |
| | |
| Enable ACPI Auto Configuration | Disabled / Enabled |
| | |
| Enable Hibernation | Enabled / Disabled |
| Lock Legacy Resources | Disabled / Enabled |

## 10.3.8 Hardware Monitor



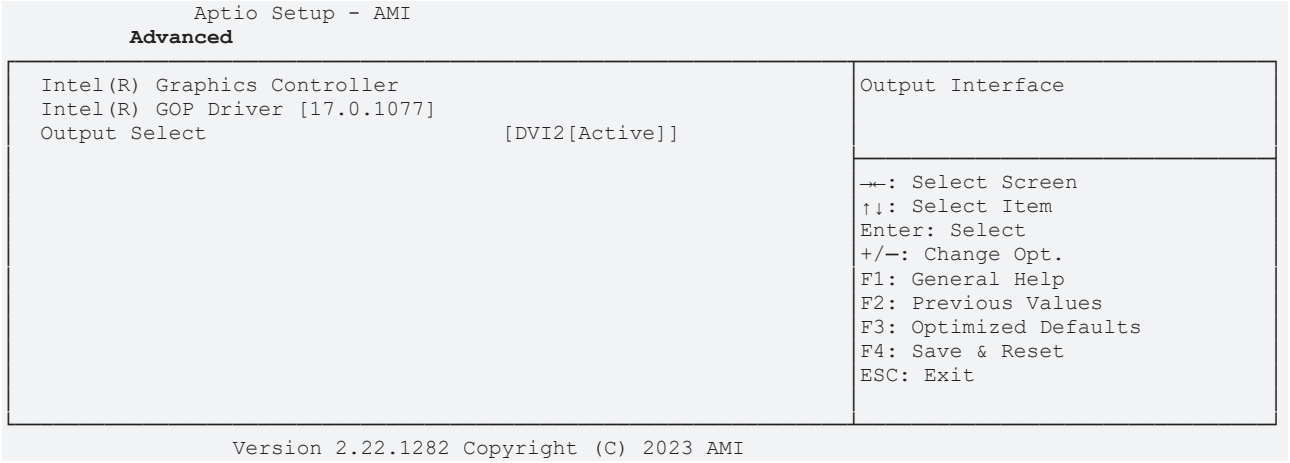

| BIOS-Eintrag | Optionen |
|---|---|
| PC Health Status | Keine |
| Smart Fan | Enabled / Disabled |

## 10.3.9 Acoustic Management Configuration



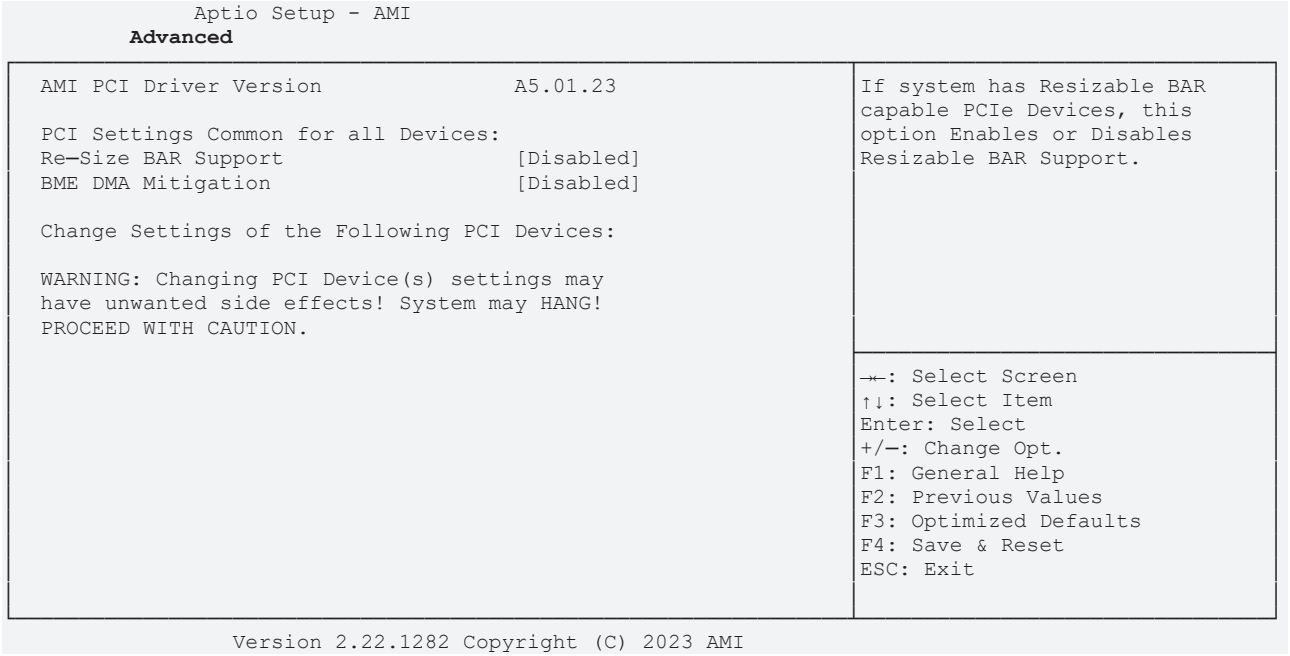

| BIOS-Eintrag | Optionen |
|---|---|
| Acoustic Management Configuration | |
| | |
| HDD not found | |

## 10.3.10 AMI Graphic Output Protocol Policy



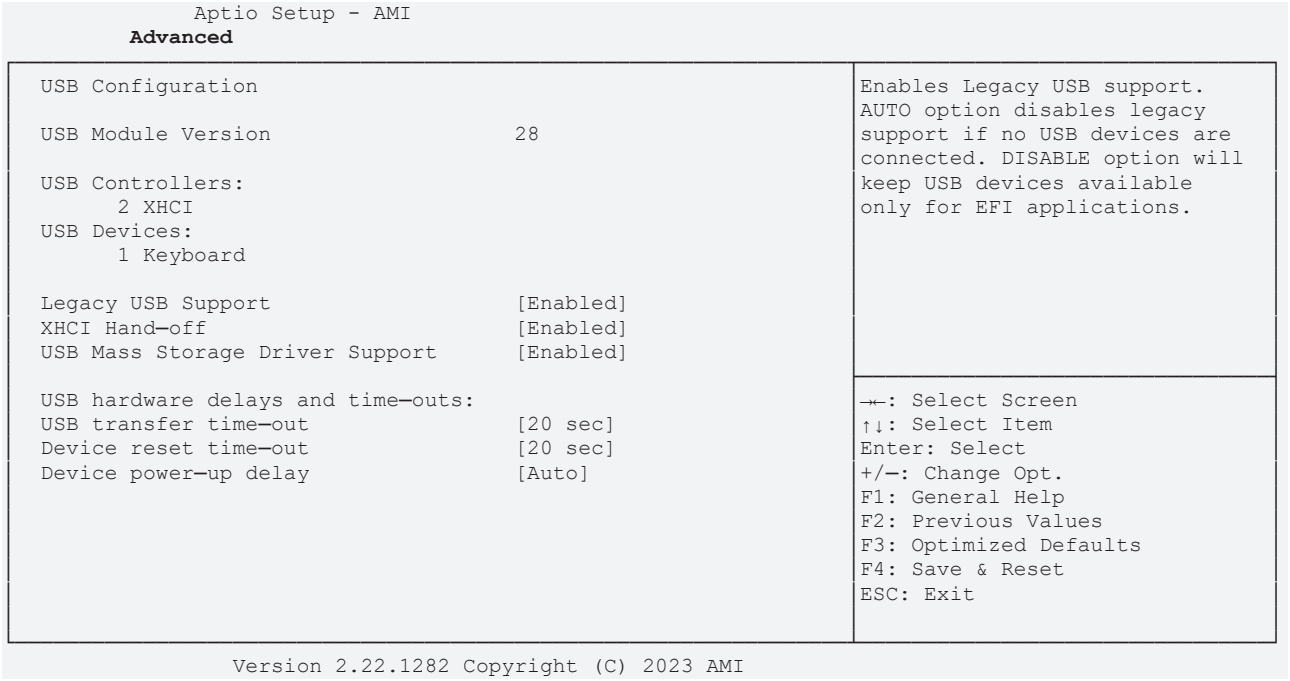

| BIOS-Eintrag | Optionen |
|---|---|
| Intel(R) Graphics Controller<br>Intel(R) GOP Driver [17.0.1077] | |
| Output Select | Keine |

## 10.3.11 PCI Subsystem Settings




| BIOS-Eintrag | Optionen |
|---|---|
| AMI PCI Driver Version: A5.01.23 | |
| | |
| PCI Settings Common for all Devices: | |
| Re-Size BAR Support | Disabled / Enabled |
| BME DMA Mitigation | Disabled / Enabled |
| | |
| Change Settings of the Following PCI Devices: | |
| | |
| **WARNING:** Changing PCI Device(s) settings may have unwanted side effects! System may HANG! PROCEED WITH CAUTION. | |

## 10.3.12 USB Configuration

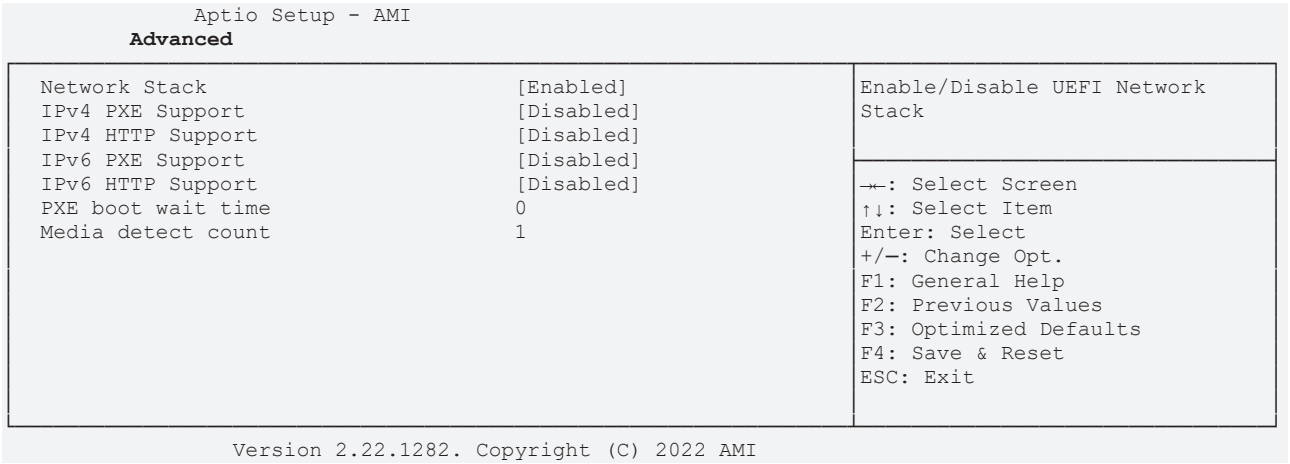



| BIOS-Eintrag | Optionen |
|---|---|
| USB Configuration | |
| | |
| USB Module Version | Keine |
| | |
| USB Controllers:<br>2 XHCI | Keine |
| USB Devices:<br>1 Keyboard | Keine |
| | |
| Legacy USB Support | Enabled / Disabled |
| XHCI Hand-off | Enabled / Disabled |
| USB Mass Storage Driver Support | Enabled / Disabled |
| | |
| USB hardware delays and time-outs: | Keine |
| USB transfer time-out | 20 sec (1, 5, 10, 20 sec) |
| Device reset time-out | 20 sec (10, 20, 30, 40 sec) |
| Device power-up delay | Auto / Manual |

## 10.3.13 Network Stack Configuration

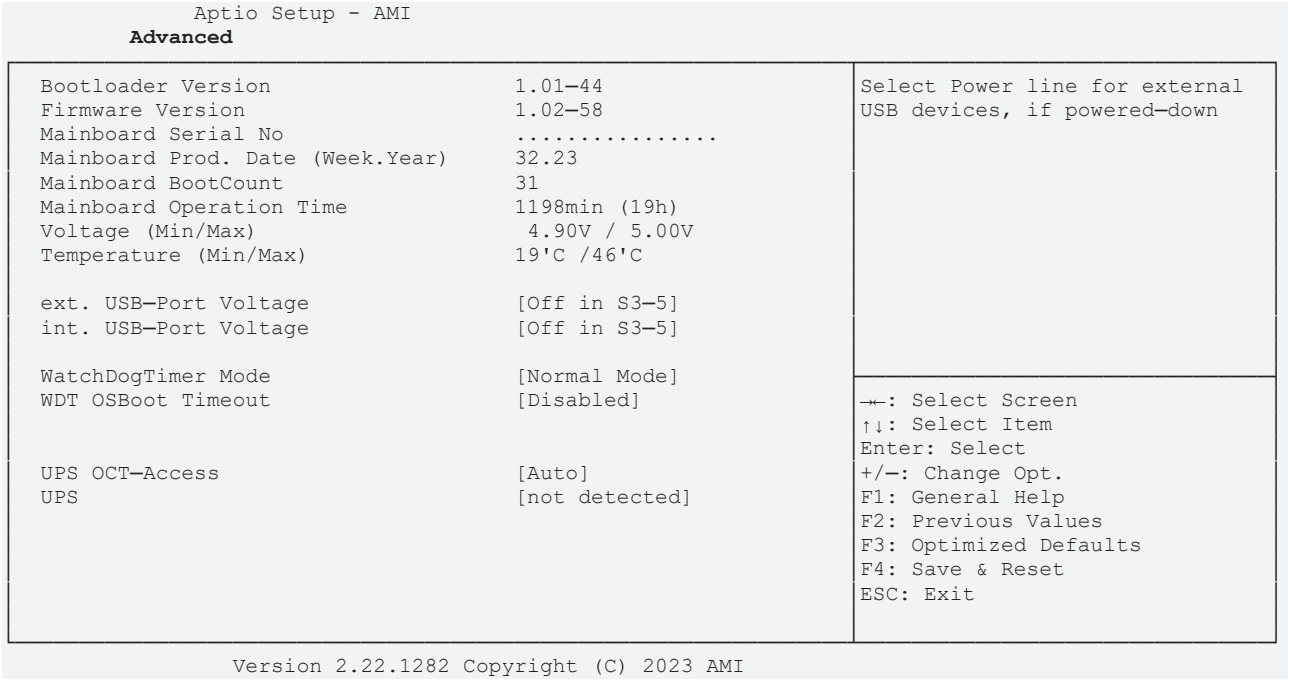

| BIOS-Eintrag | Optionen |
|---|---|
| Network Stack | Disabled / Enabled |

## 10.3.14 Network Stack Configuration enabled



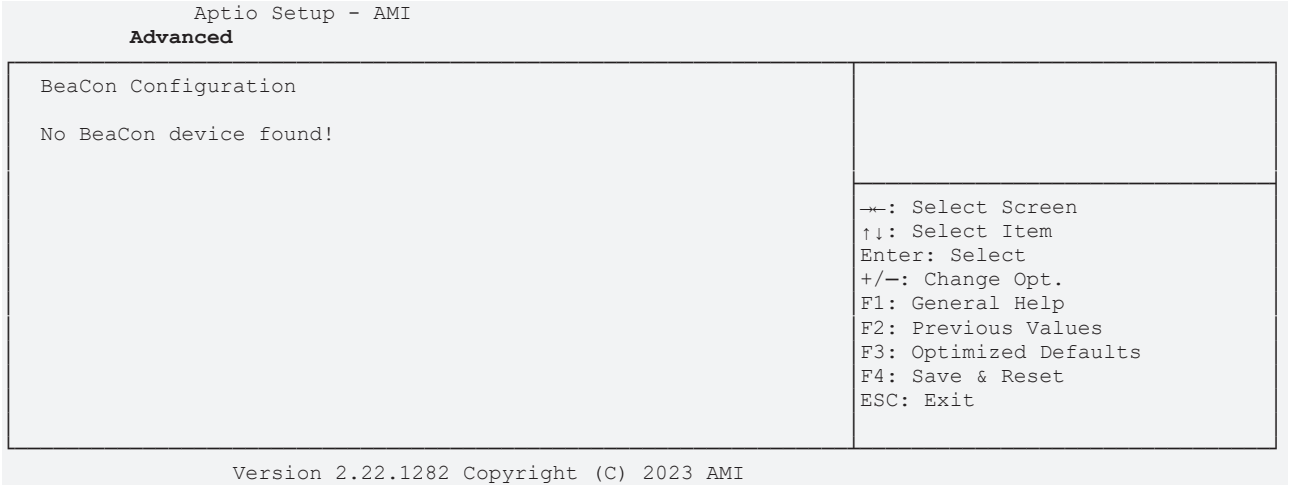

| BIOS-Eintrag | Optionen |
|---|---|
| Network Stack | Enabled |
| Ipv4 PXE Support | Disabled / Enabled |
| Ipv4 HTTP Support | Disabled / Enabled |
| Ipv6 PXE Support | Disabled / Enabled |
| Ipv6 HTTP Support | Disabled / Enabled |
| PXE boot wait time | Keine |
| Media detect count | Keine |

## 10.3.15 Power Controller Options



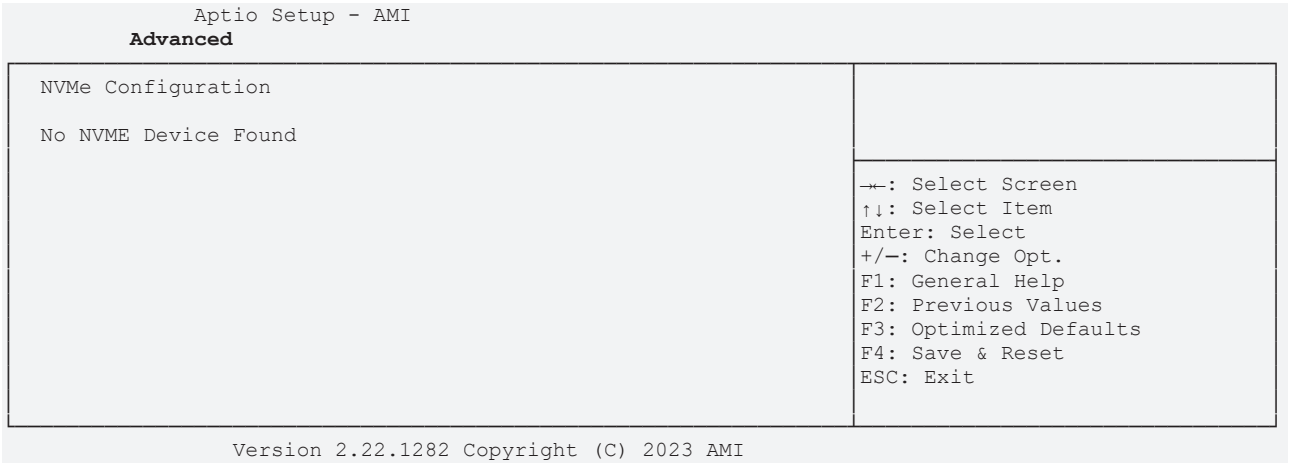

| BIOS-Eintrag | Optionen |
|---|---|
| Bootloader Version | Keine |
| Firmware Version | Keine |
| Mainboard Serial No | Keine |
| Mainboard Prod. Date (Week.Year) | Keine |
| Mainboard BootCount | Keine |
| Mainboard Operation Time | Keine |
| Voltage (Min/Max) | Keine |
| Temperature (Min/Max) | Keine |
| | |
| ext. USB-Port Voltage | Off in S3-5 / by SVCC |
| int. USB-Port Voltage | Off in S3-5 / by SVCC |
| | |
| WatchDogTimer Mode | Normal Mode / Compatibility Mode |
| WDT OSBoot Timeout | Disabled / 45…255 Seconds (in steps +15) |
| | |
| UPS OCT-Access | Auto / Off |
| UPS | Keine |

## 10.3.16 BeaCon Configuration



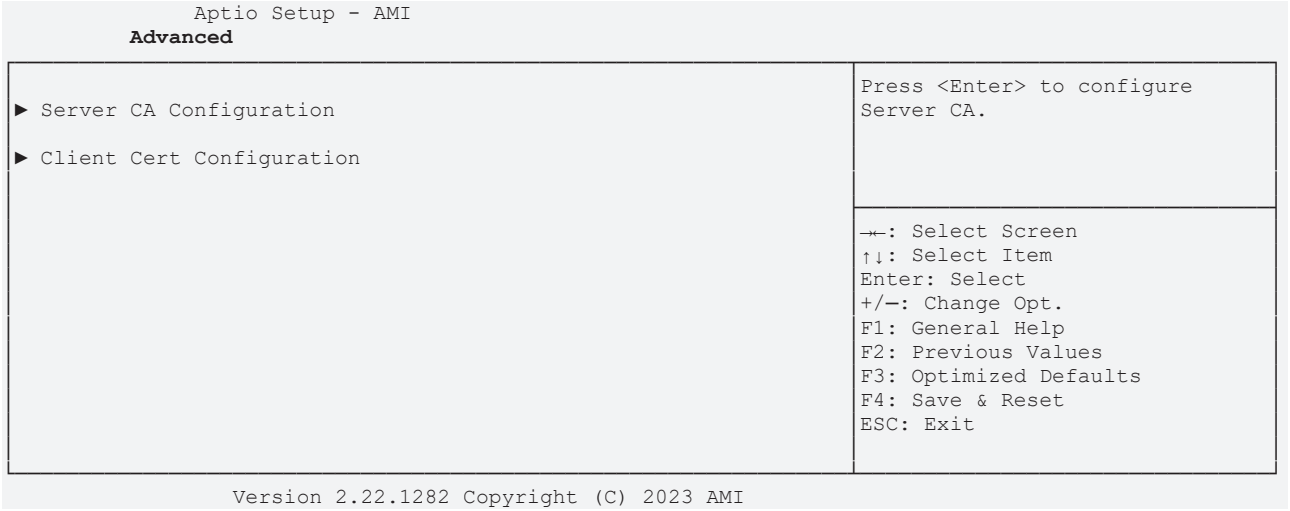

| BIOS-Eintrag | Optionen |
|---|---|
| BeaCon Configuration | |
| | |
| No BeaCon device found | |

## 10.3.17 NVMe Configuration




| BIOS-Eintrag | Optionen |
|---|---|
| NVMe Configuration | |
| | |
| No NVME Device Found | Keine |

## 10.3.18 TLs Auth Configuration

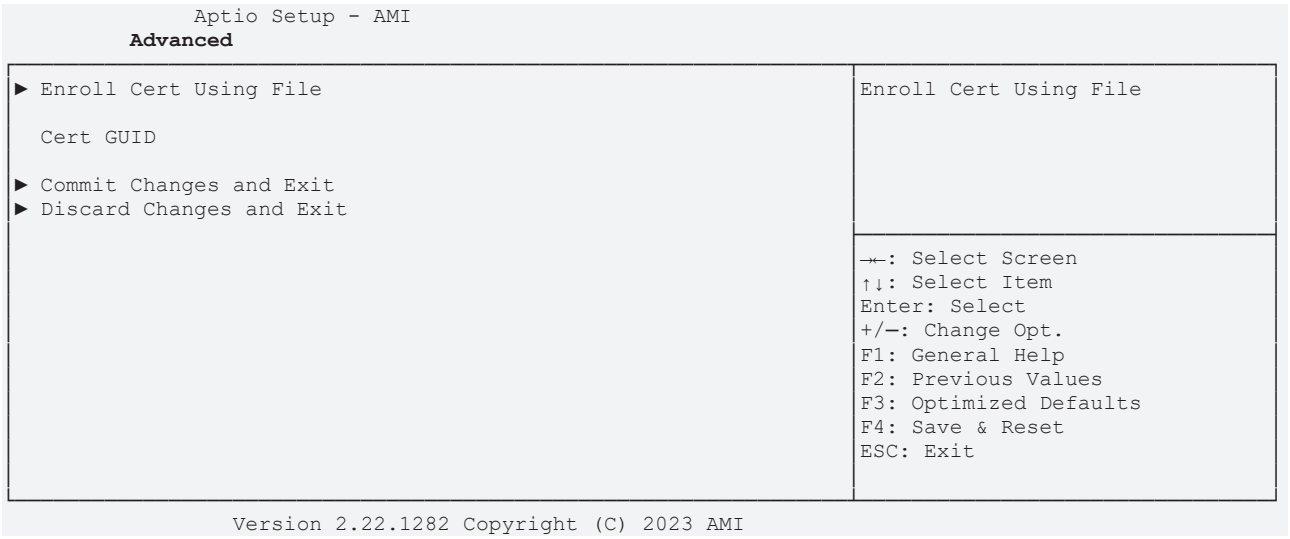



| BIOS-Eintrag | Optionen |
|---|---|
| ►Server CA Configuration | |
| | |
| ►Client Cert Configuration | |

### 10.3.18.1 Server CA Configuration

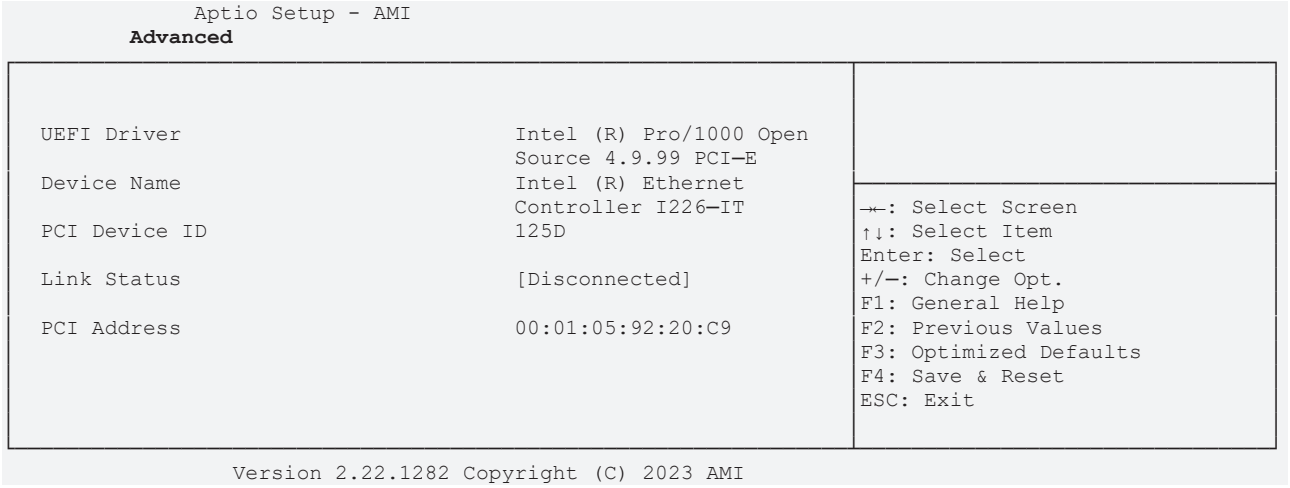

| BIOS-Eintrag | Optionen |
|---|---|
| ▶Enroll Cert | Untermenü siehe: Enroll Cert [▶ 57] |
| ▶Delete Cert | Keine |

### 10.3.18.1.1 Enroll Cert



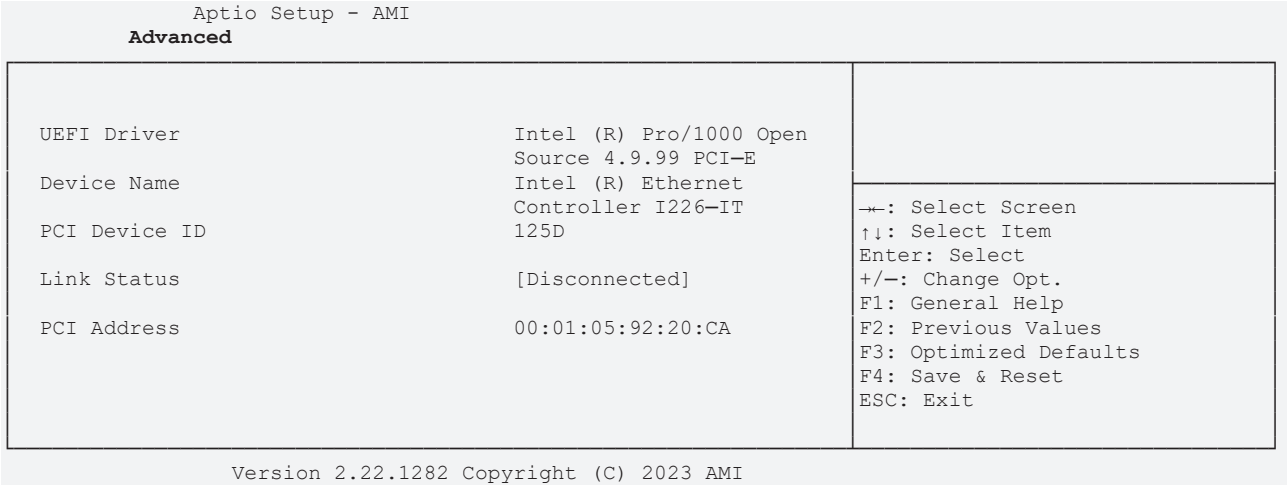

| BIOS-Eintrag | Optionen |
|---|---|
| ▶Enroll Cert Using File | Keine |
| | |
| Cert GUID | Keine |
| | |
| ▶Commit Changes and Exit | Keine |
| ▶Discard Changes and Exit | Keine |

## 10.3.19 Intel Ethernet Controller I226-IT



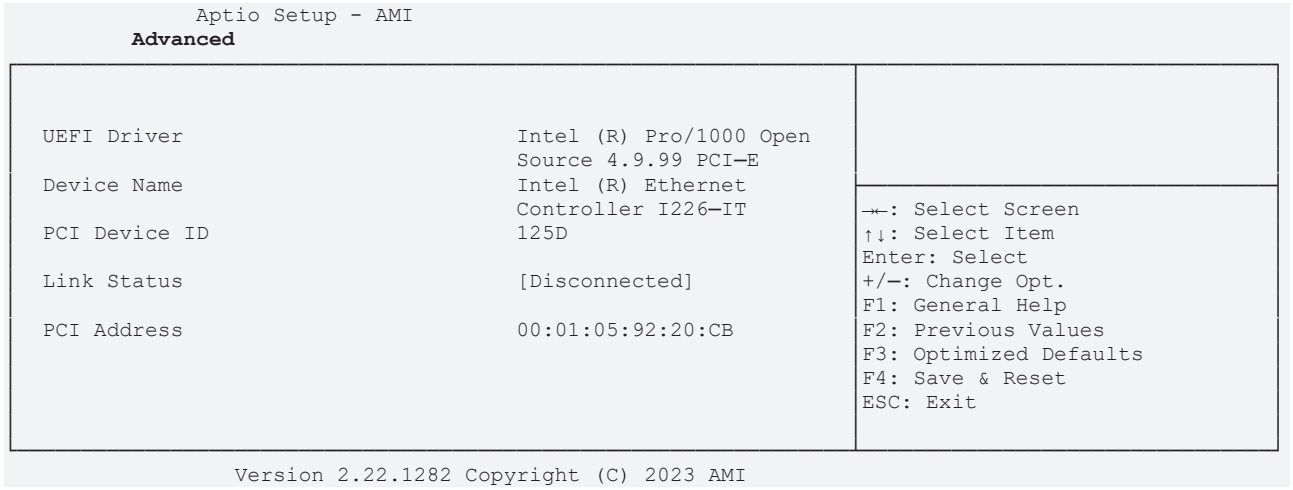

| BIOS-Eintrag | Optionen |
|---|---|
| UEFI Driver | Keine |
| | |
| Device Name | Keine |
| | |
| PCI Device ID | Keine |
| | |
| Link Status | Keine |
| | |
| PCI Address | Keine |

## 10.3.20 Intel Ethernet Controller I226-IT



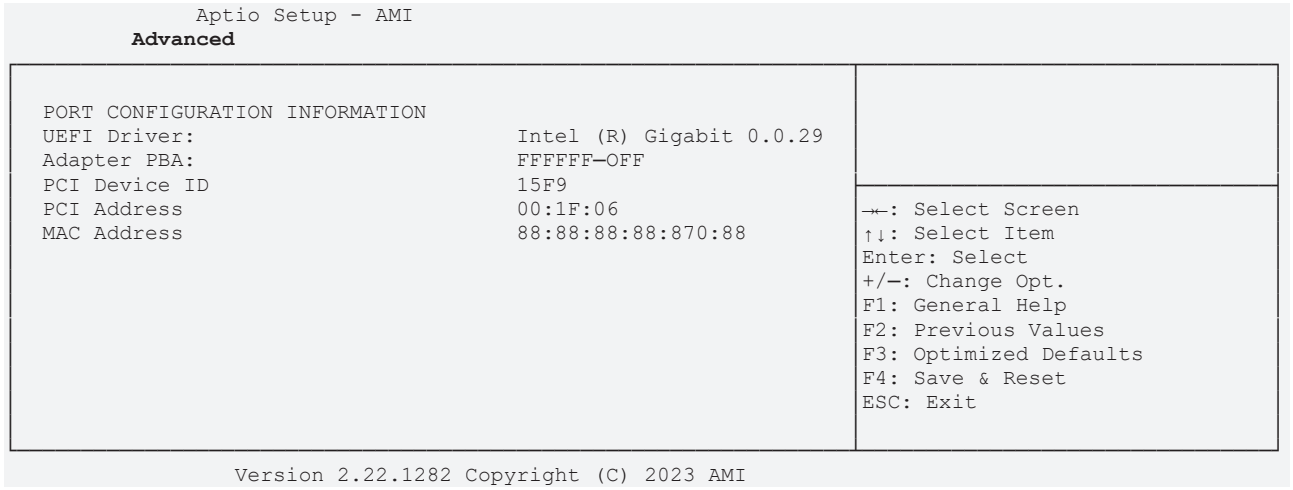

| BIOS-Eintrag | Optionen |
|---|---|
| UEFI Driver | Keine |
| | |
| Device Name | Keine |
| | |
| PCI Device ID | Keine |
| | |
| Link Status | Keine |
| | |
| PCI Address | Keine |

## 10.3.21 Intel Ethernet Controller I226-IT



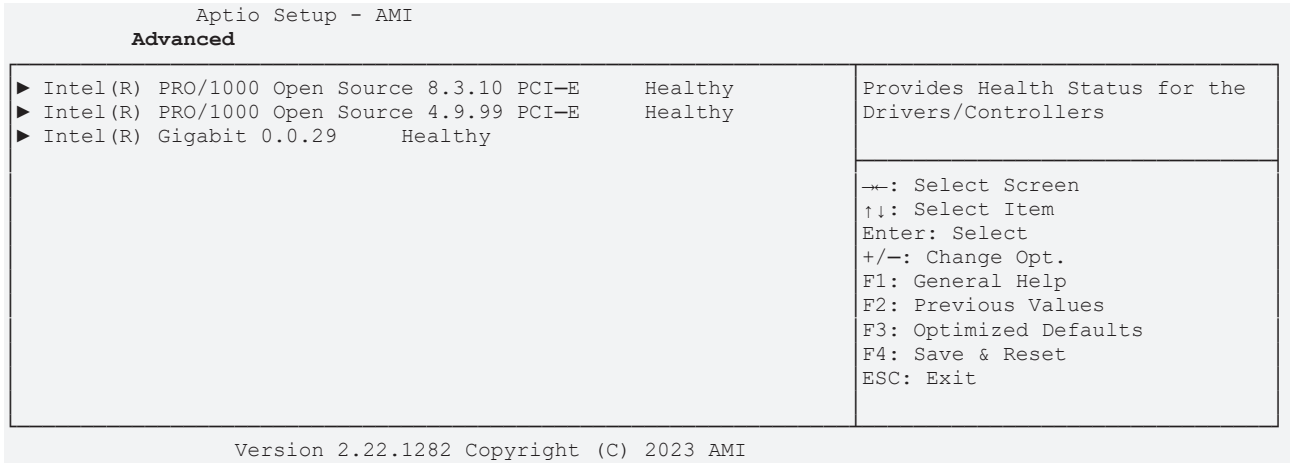

| BIOS-Eintrag | Optionen |
|---|---|
| UEFI Driver | Keine |
| | |
| Device Name | Keine |
| | |
| PCI Device ID | Keine |
| | |
| Link Status | Keine |
| | |
| PCI Address | Keine |

## 10.3.22 Intel Ethernet Connection I219-LM



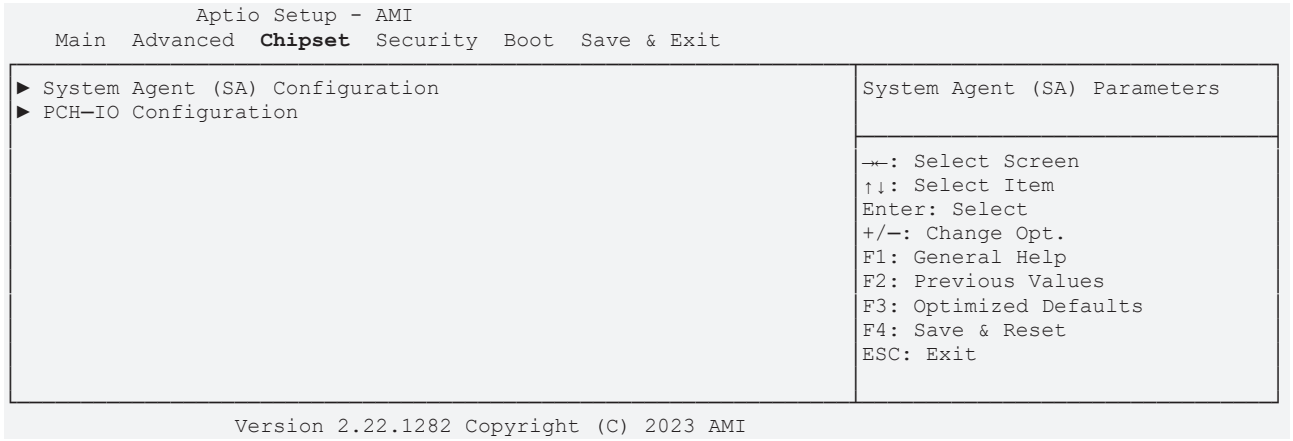

| BIOS-Eintrag | Optionen |
|---|---|
| UEFI Driver | Keine |
| | |
| Device Name | Keine |
| | |
| PCI Device ID | Keine |
| | |
| Link Status | Keine |
| | |
| PCI Address | Keine |

## 10.3.23 Driver Health



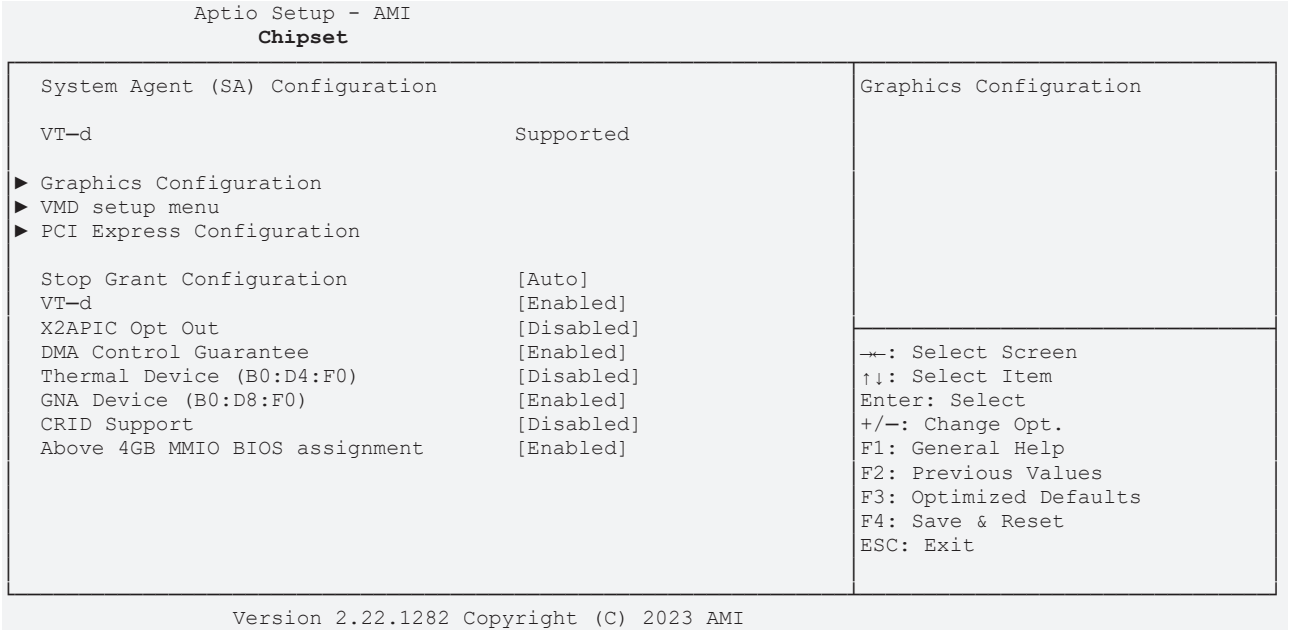

| BIOS-Eintrag | Optionen |
|---|---|
| ►Intel(R) PRO/1000 Open Source 8.3.10 PCI-E | Keine |
| ►Intel(R) PRO/1000 Open Source 4.9.99 PCI-E | Keine |
| ►Intel(R) Gigabit 0.0.29 | Keine |

# 10.4 Chipset CB6472



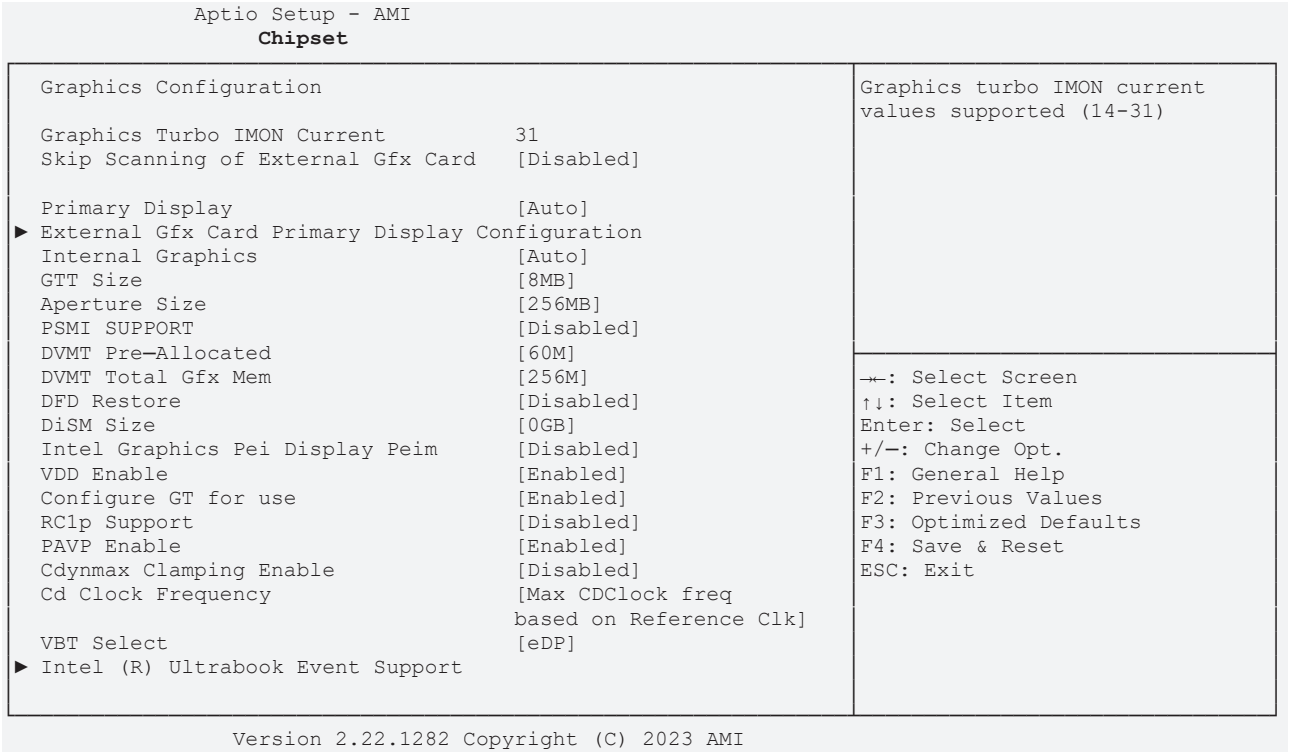

| BIOS-Eintrag | Optionen |
|---|---|
| ►System Agent (SA) Configuration | Untermenü siehe: System Agent (SA) Configuration [▶ 64] |
| ►PCH-IO Configuration | Untermenü siehe: PCI Express Configuration [▶ 68] |

## 10.4.1 System Agent (SA) Configuration



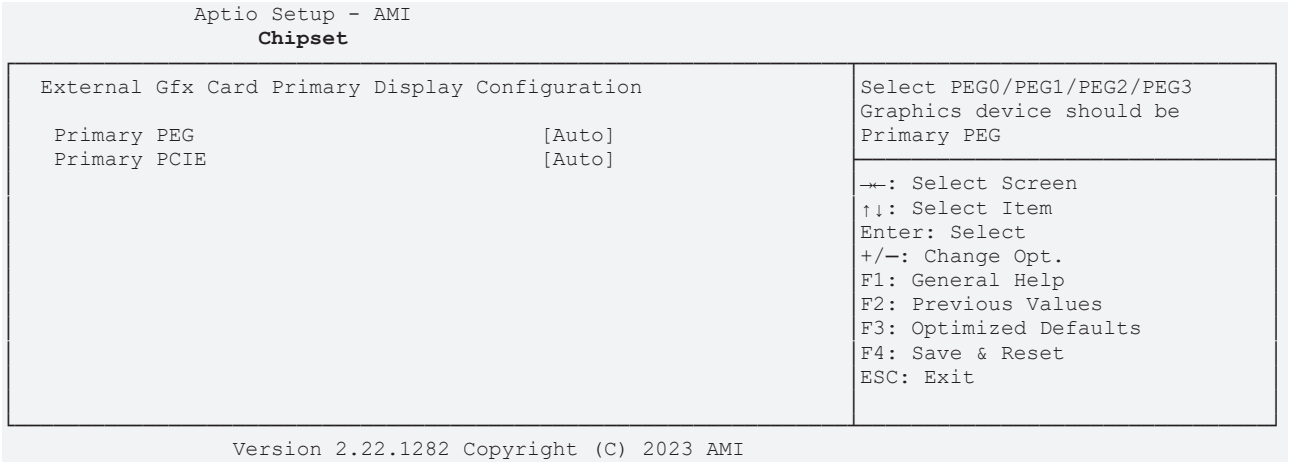

| BIOS-Eintrag | Optionen |
|---|---|
| System Agent (SA) Configuration | |
| | |
| VT-d | Keine |
| | |
| ►Graphics Configuration | Untermenü siehe: Graphics Configuration [▶ 65] |
| ►VMD setup menu | Untermenü siehe: VMD setup menu enabled [▶ 67] |
| ►PCI Express Configuration | Untermenü siehe: PCI Express Configuration [▶ 68] |
| | |
| Stop Grant Configuration | Auto / Manual |
| VT-d | Enabled / Disabled |
| X2APIC Opt Out | Disabled / Enabled |
| DMA Control Guarantee | Enabled / Disabled |
| Thermal Device (B0:D4:F0) | Disabled / Enabled |
| GNA Device (B0:D8:F0) | Enabled / Disabled |
| CRID Support | Disabled / Enabled |
| Above 4GB MMIO BIOS assignment | Enabled / Disabled |

### 10.4.1.1 Graphics Configuration



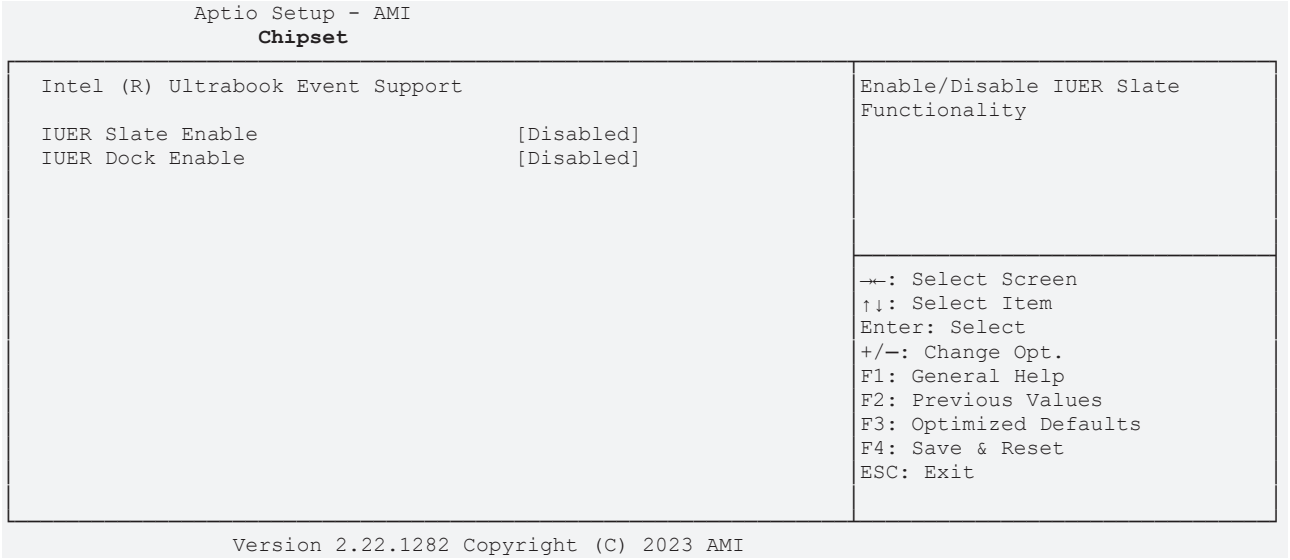

| BIOS-Eintrag | Optionen |
|---|---|
| Graphics Configuration | |
| | |
| Graphics Turbo IMON Current | Keine |
| Skip Scanning of External Gfx Card | Disabled / Enabled |
| | |
| Primary Display | Auto / IGFX / PEG Slot / PCH PCI / HG |
| ►External Gfx Card Primary Display Configuration | Untermenü siehe: External Gfx Card Primary Display Configuration [▶ 66] |
| Internal Graphics | Auto / Disabled / Enabled |
| GTT Size | 2 / 4 / 8 MB |
| Aperture Size | 128 / 256 / 512 / 1024 MB |
| PSMI SUPPORT | Disabled / Enabled |
| DVMT Pre-Allocated | 0M, 32M…64M, 96M, 128M, 160M |
| DVMT Total Gfx Mem | 128M / 256M / MAX |
| DFD Restore | Disabled / Enabled |
| DiSM Size | 0 - 7 GB |
| Intel Graphics Pei Display Peim | Disabled / Enabled |
| VDD Enable | Enabled / Disabled |
| Configure GT for use | Enabled / Disabled |
| RC1p Support | Disabled / Enabled |
| PAVP Enable | Enabled / Disabled |
| Cdynmax Clamping Enable | Enabled / Disabled |
| Cd Clock Frequency | 192 / 307.2 / 326.4 / 556.8 / 652.8 Mhz<br>Max CdClock freq based on Reference Clk |
| | |
| VBT Select | eDP / MIPI / eDP & HDMI / eDP & HDMI for TGLH |
| ►Intel (R) Ultrabook Event Support | Untermenü siehe: Intel Ultrabook Event Support [▶ 66] |

### 10.4.1.1.1 External Gfx Card Primary Display Configuration



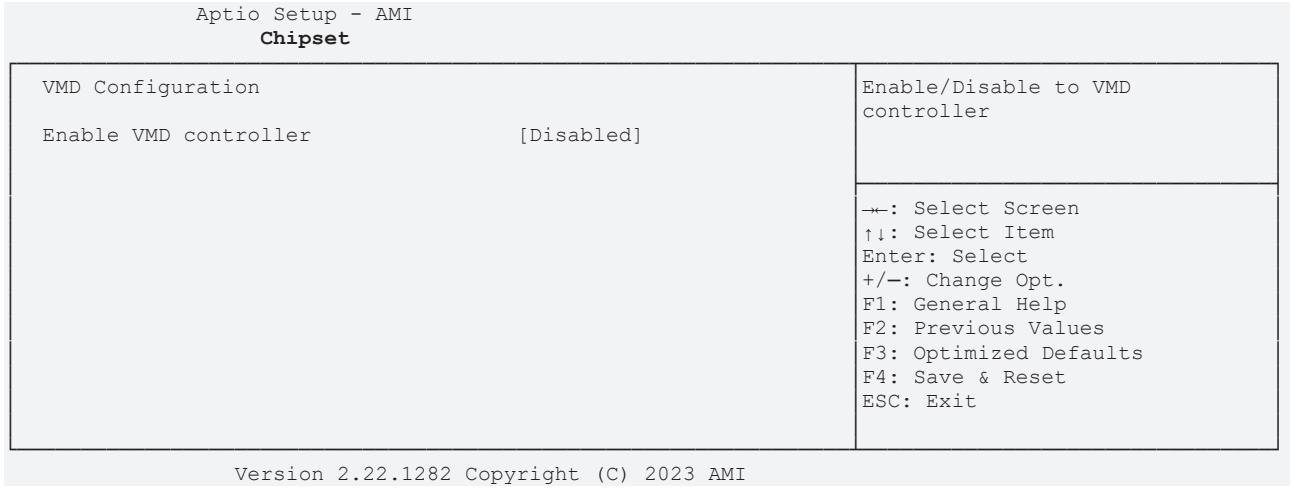

| BIOS-Eintrag | Optionen |
|---|---|
| External Gfx Card Primary Display Configuration | |
| | |
| Primary PEG | Auto / PEG11 / PEG 12 |
| Primary PCIE | Auto / PCI1 - PCIE19 |

### 10.4.1.1.2 Intel Ultrabook Event Support



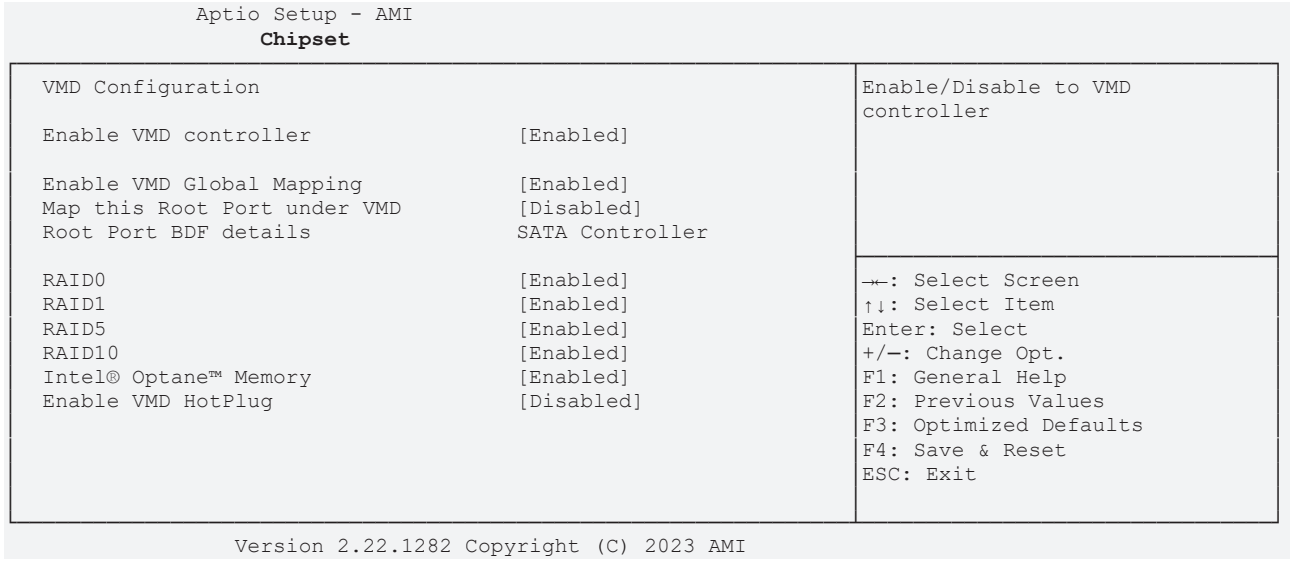

| BIOS-Eintrag | Optionen |
|---|---|
| Intel ® Ultrabook Event Support | |
| | |
| IUER Slate Enable | Disabled / Enabled |
| IUER Dock Enable | Disabled / Enabled |

### 10.4.1.2 VMD setup menu



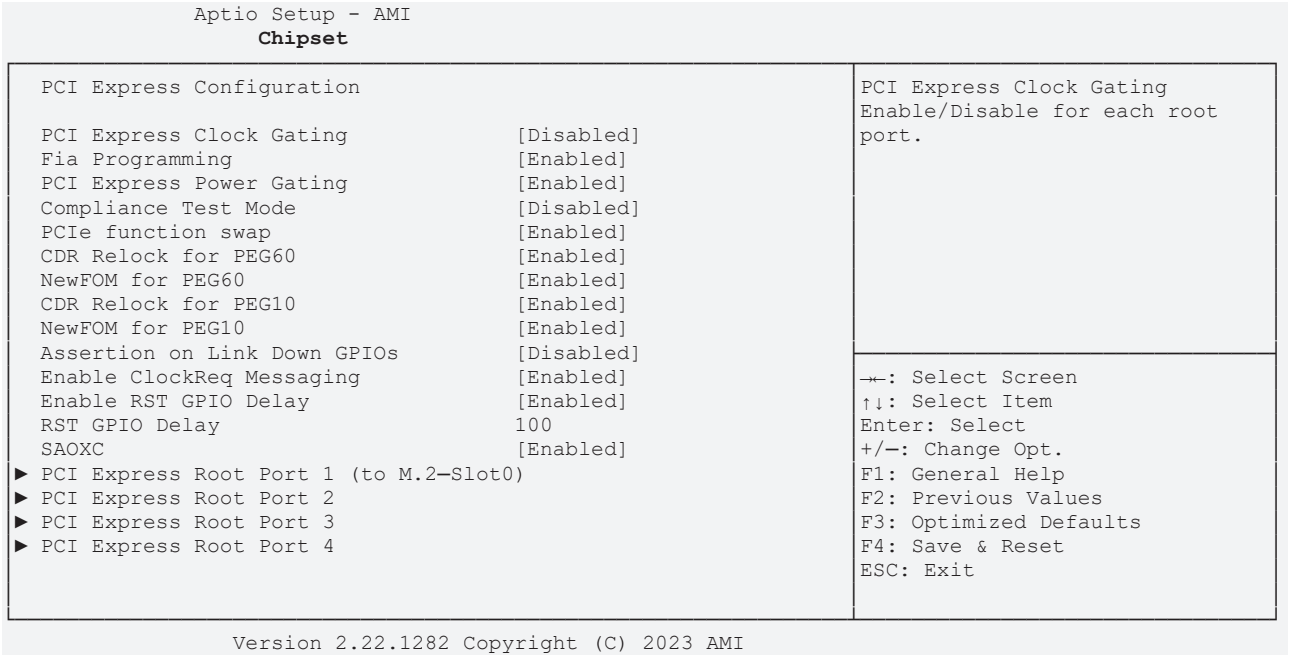

| BIOS-Eintrag | Optionen |
|---|---|
| VMD Configuration | |
| | |
| Enable VMD controller | Disabled / Enabled |

### 10.4.1.3 VMD setup menu enabled



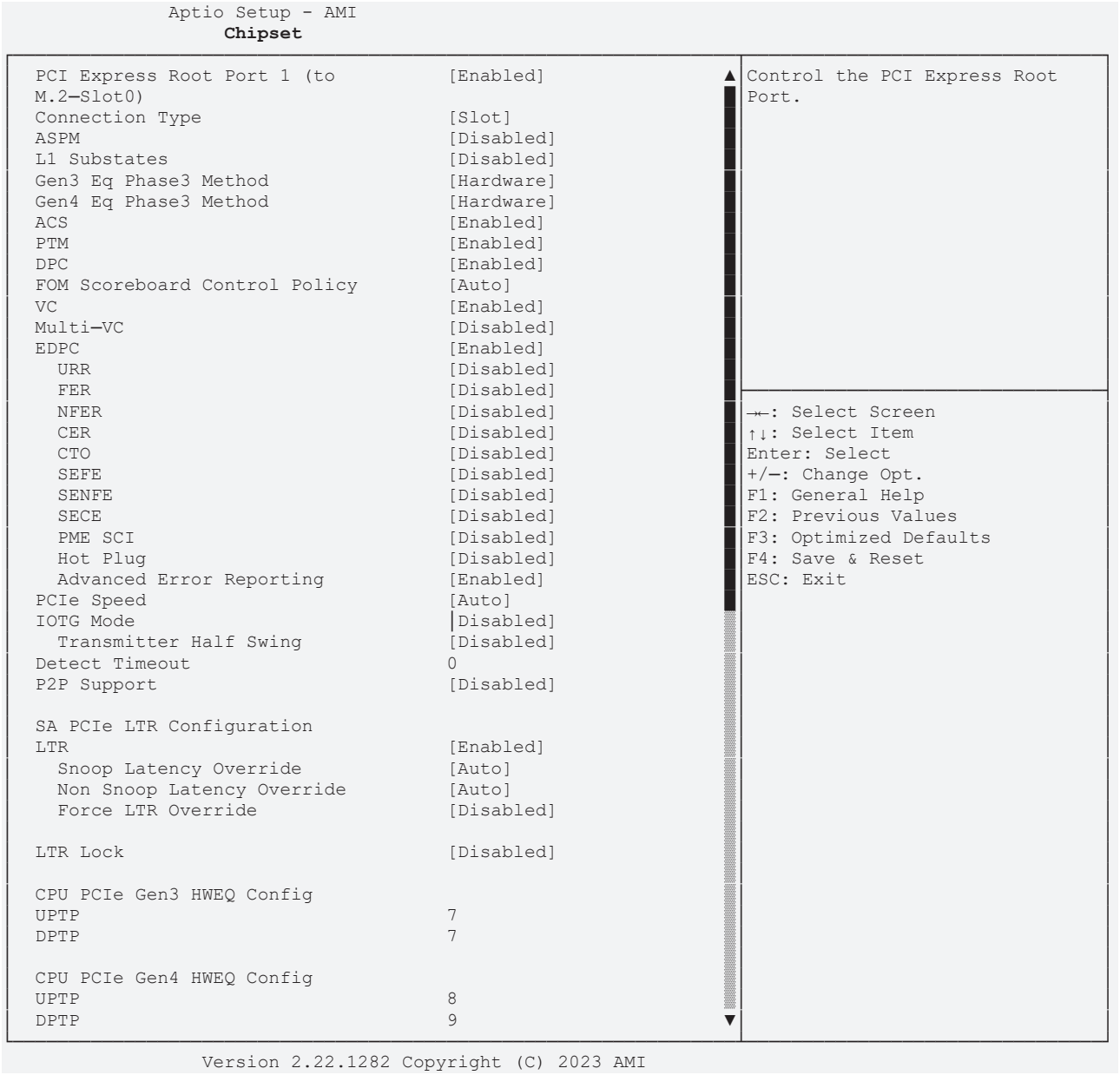

| BIOS-Eintrag | Optionen |
|---|---|
| VMD Configuration | |
| | |
| Enable VMD controller | Enabled |
| | |
| Enable VMD Global Mapping | Enabled |
| Map this Root Port under VMD | Enabled |
| Root Port BDF details | Keine |
| | |
| RAID0 | Enabled |
| RAID1 | Enabled |
| RAID5 | Enabled |
| RAID10 | Enabled |
| Intel® Optane™ Memory | Enabled |

### 10.4.1.4 PCI Express Configuration



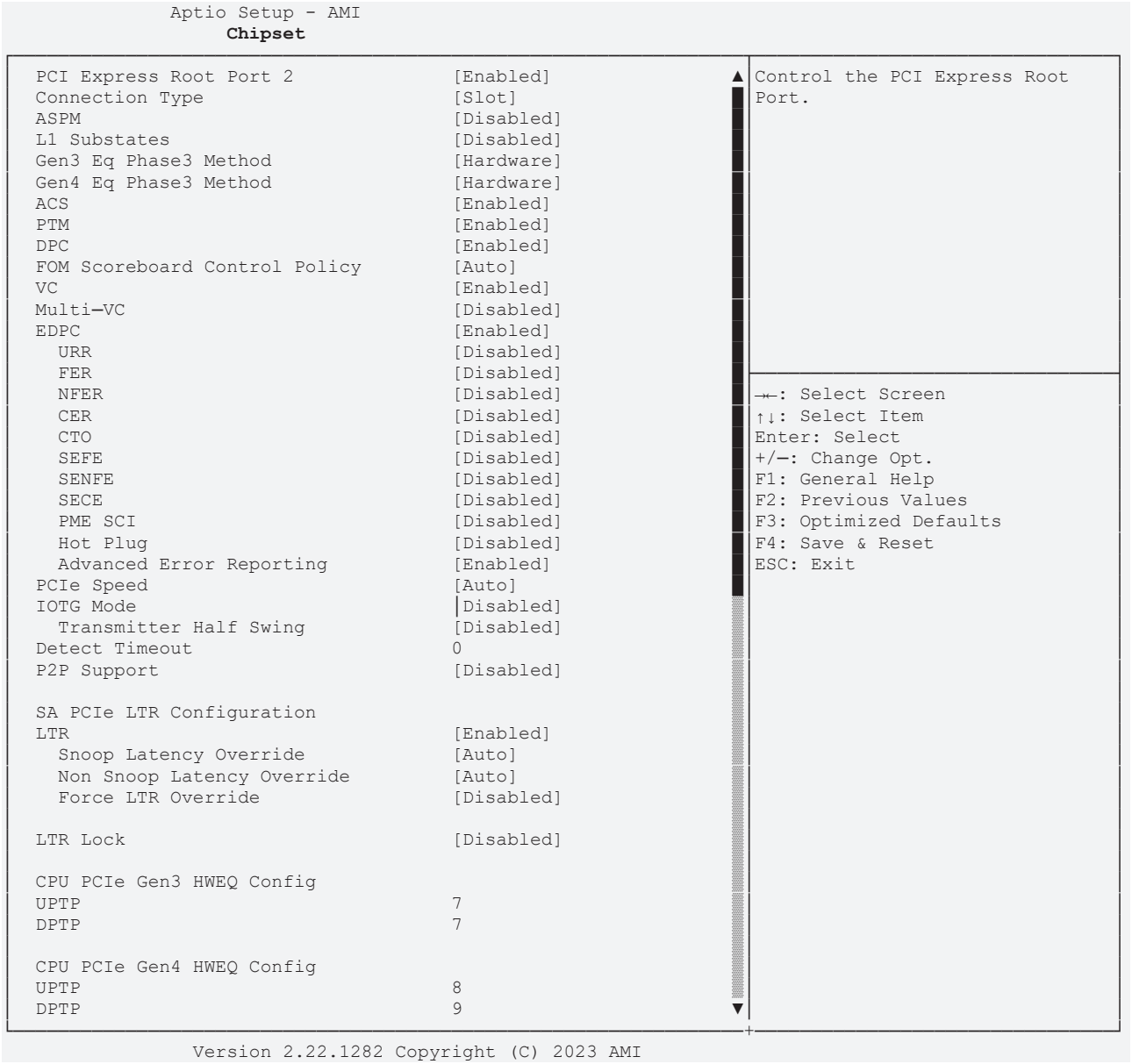

| BIOS-Eintrag | Optionen |
|---|---|
| PCI Express Configuration | |
| | |
| PCI Express Clock Gating | Enabled / Disabled |
| Fia Programming | Enabled / Disabled |
| PCI Express Power Gating | Enabled / Disabled |
| Compliance Test Mode | Disabled / Enabled |
| PCIe function swap | Disabled / Enabled |
| CDR Relock for PEG60 | Enabled / Disabled |
| NewFOM for PEG60 | Enabled / Disabled |
| CDR Relock for PEG10 | Enabled / Disabled |
| NewFOM for PEG10 | Enabled / Disabled |
| Assertion on Link Down GPIOs | Disabled / Enabled |
| Enable ClockReq Messaging | Enabled / Disabled |
| Enable RST GPIO Delay | Enabled / Disabled |
| RST GPIO Delay | Keine |
| SAOXC | Enabled / Disabled |
| ▶PCI Express Root Port 1 (to M.2 Slot0) | Untermenü siehe: PCI Express Root Port 1 [▶ 69] |
| ▶PCI Express Root Port 2 | Untermenü siehe: PCI Express Root Port 2 [▶ 71] |
| ▶PCI Express Root Port 3 | Untermenü siehe: PCI Express Root Port 3 [▶ 73] |
| ▶PCI Express Root Port 4 | Untermenü siehe: PCI Express Root Port 4 [▶ 75] |

### 10.4.1.4.1 PCI Express Root Port 1



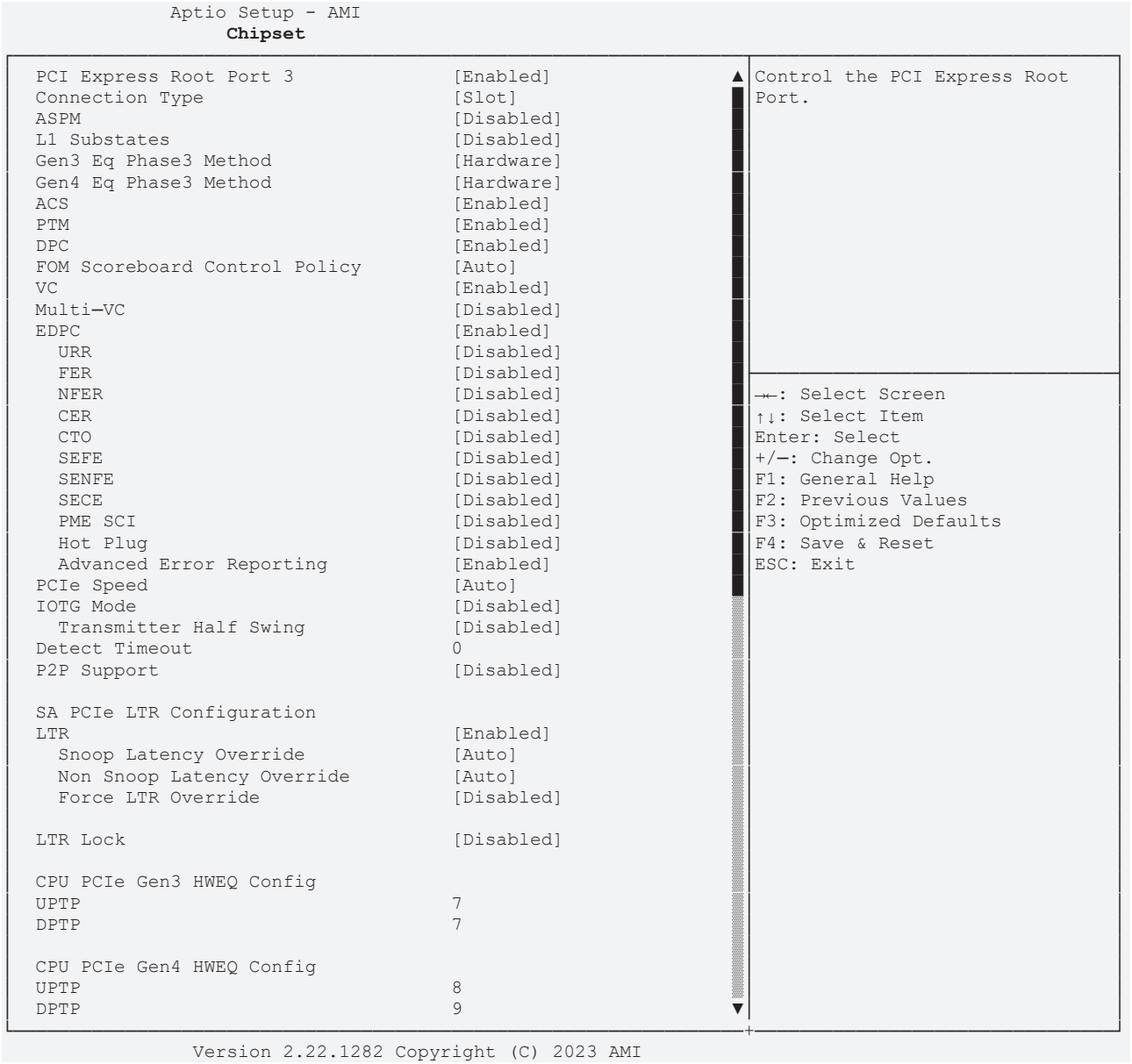
| BIOS-Eintrag | Optionen |
|---|---|
| PCI Express Root Port 1 | Enabled / Disabled |
| Connection Type | Slot / Built-in |
| ASPM | Disabled / Enabled |
| L1 Substates | L1.1 & L1.2 / L1.1 / Disabled |
| Gen3 Eq Phase3 Method | Hardware / Static Coeff. |
| Gen4 Eq Phase3 Method | Hardware / Static Coeff. |
| ACS | Enabled / Disabled |
| PTM | Enabled / Disabled |
| DPC | Enabled / Disabled |
| FOM Scoreboard Control Policy | Auto / Gen3 / Gen4 / Gen3 / Gen4 |
| VC | Disabled / Enabled |
| EDPC | Enabled / Disabled |
| URR | Disabled / Enabled |
| FER | Disabled / Enabled |
| NFER | Disabled / Enabled |
| CER | Disabled / Enabled |
| CTO | Disabled / Enabled |
| SEFE | Disabled / Enabled |
| SENFE | Disabled / Enabled |
| SECE | Disabled / Enabled |
| PME SCI | Enabled / Disabled |
| Hot Plug | Keine |
| Advanced Error Reporting | Disabled / Enabled |
| PCIe Speed | Auto / Gen1 / Gen2 / Gen3 / Gen4 |
| IOTG Mode | Disabled / Enabled |
| Transmitter Half Swing | Disabled / Enabled |
| Detect Timeout | Keine |
| PSP Support | Disabled / Enabled |
| | |
| SA PCIe LTR Configuration | |
| LTR | Enabled / Disabled |
| Snoop Latency Override | Auto / Manual / Disabled |
| Non Snoop Latency Override | Auto / Manual / Disabled |
| Force LTR Override | Disabled / Enabled |
| | |
| LTR Lock | Disabled / Enabled |
| | |
| CPU PCIe Gen3 HWEQ Config | |
| UPTP | Keine |
| DPTP | Keine |
| | |
| CPU PCIe Gen HWEQ Config | |
| UPTP | Keine |
| DPTP | Keine |

### 10.4.1.4.2 PCI Express Root Port 2



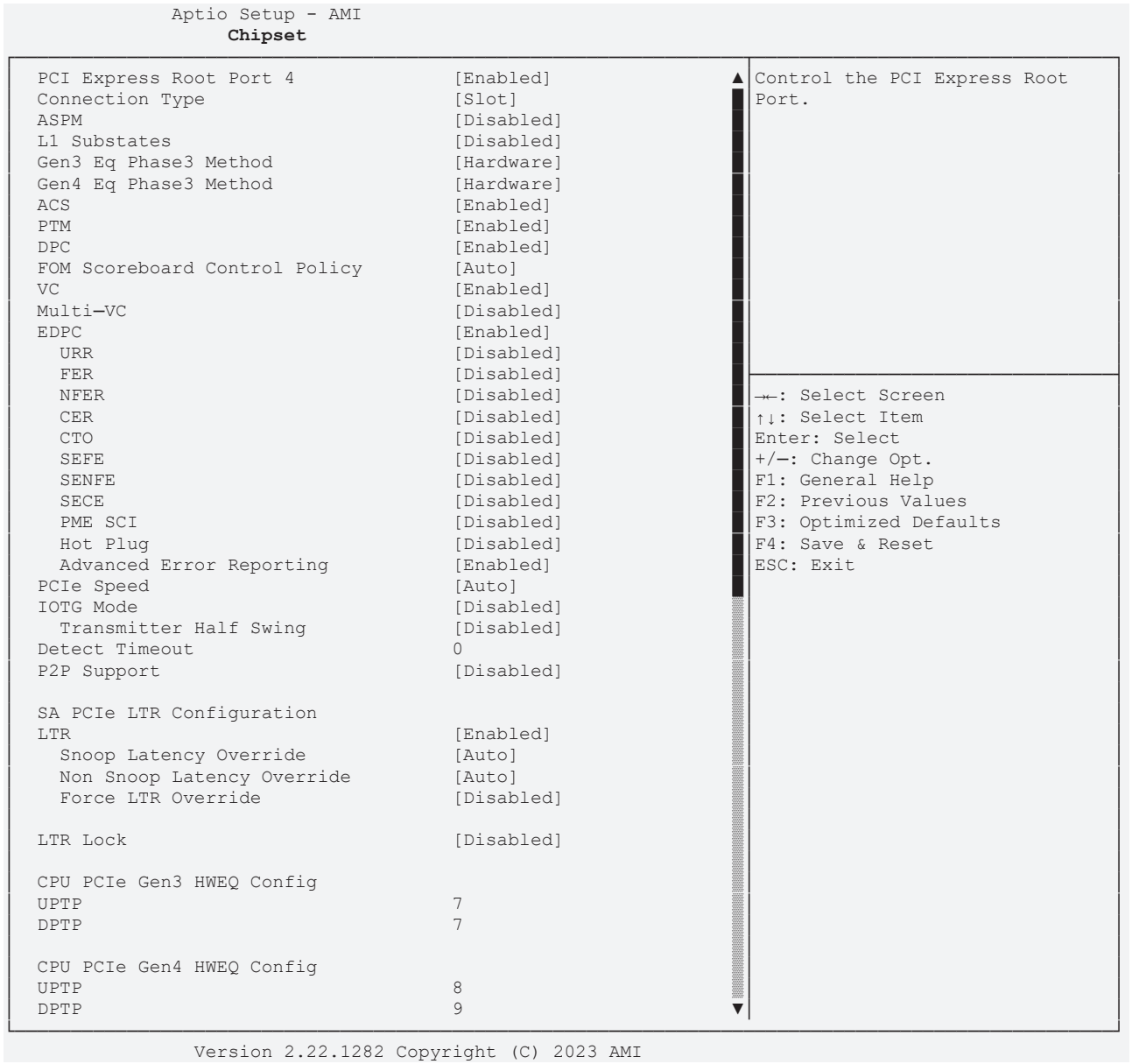
| BIOS-Eintrag | Optionen |
|---|---|
| PCI Express Root Port 2 | Enabled / Disabled |
| Connection Type | Slot / Built-in |
| ASPM | Disabled / Enabled |
| L1 Substates | L1.1 & L1.2 / L1.1 / Disabled |
| Gen3 Eq Phase3 Method | Hardware / Static Coeff. |
| Gen4 Eq Phase3 Method | Hardware / Static Coeff. |
| ACS | Enabled / Disabled |
| PTM | Enabled / Disabled |
| DPC | Enabled / Disabled |
| FOM Scoreboard Control Policy | Auto / Gen3 / Gen4 / Gen3 / Gen4 |
| VC | Disabled / Enabled |
| EDPC | Enabled / Disabled |
| URR | Disabled / Enabled |
| FER | Disabled / Enabled |
| NFER | Disabled / Enabled |
| CER | Disabled / Enabled |
| CTO | Disabled / Enabled |
| SEFE | Disabled / Enabled |
| SENFE | Disabled / Enabled |
| SECE | Disabled / Enabled |
| PME SCI | Enabled / Disabled |
| Hot Plug | Keine |
| Advanced Error Reporting | Disabled / Enabled |
| PCIe Speed | Auto / Gen1 / Gen2 / Gen3 / Gen4 |
| IOTG Mode | Disabled / Enabled |
| Transmitter Half Swing | Disabled / Enabled |
| Detect Timeout | Keine |
| PSP Support | Disabled / Enabled |
| | |
| SA PCIe LTR Congguration | |
| LTR | Enabled / Disabled |
| Snoop Latency Override | Auto / Manual / Disabled |
| Non Snoop Latency Override | Auto / Manual / Disabled |
| Force LTR Override | Disabled / Enabled |
| | |
| LTR Lock | Disabled / Enabled |
| | |
| CPU PCIe Gen3 HWEQ Config | |
| UPTP | Keine |
| DPTP | Keine |
| | |
| CPU PCIe Gen HWEQ Config | |
| UPTP | Keine |
| DPTP | Keine |

### 10.4.1.4.3 PCI Express Root Port 3



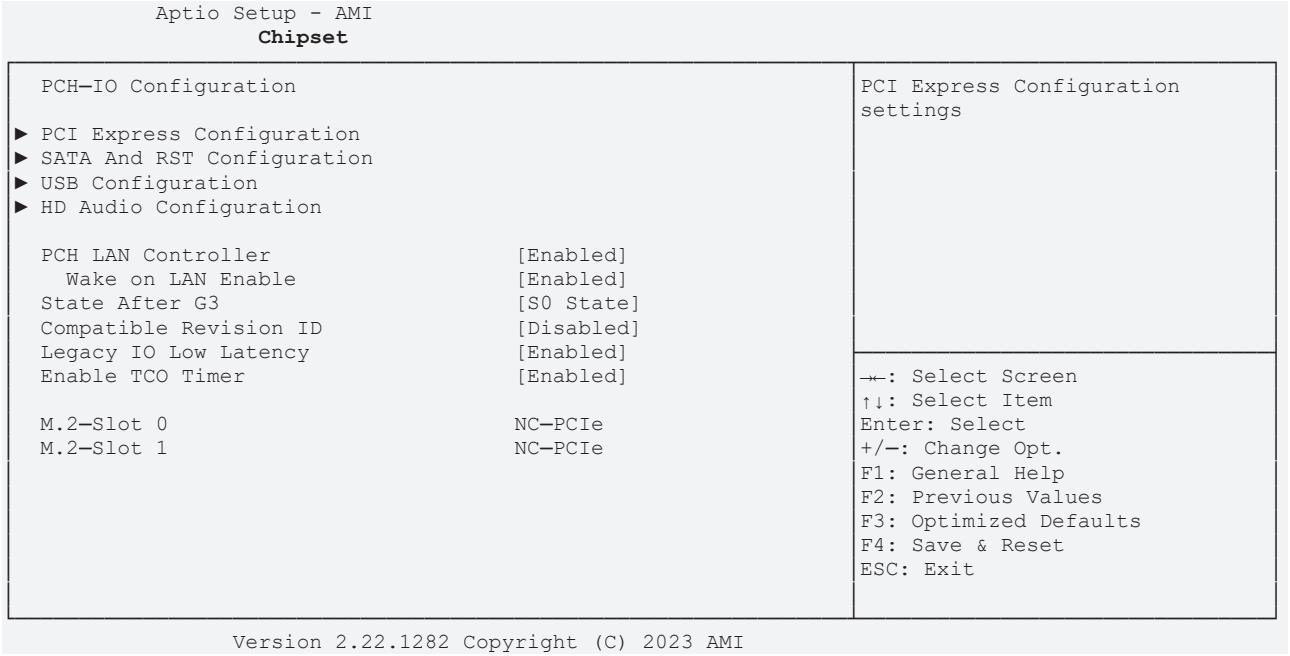
| BIOS-Eintrag | Optionen |
|---|---|
| PCI Express Root Port 3 | Enabled / Disabled |
| Connection Type | Slot / Built-in |
| ASPM | Disabled / Enabled |
| L1 Substates | L1.1 & L1.2 / L1.1 / Disabled |
| Gen3 Eq Phase3 Method | Hardware / Static Coeff. |
| Gen4 Eq Phase3 Method | Hardware / Static Coeff. |
| ACS | Enabled / Disabled |
| PTM | Enabled / Disabled |
| DPC | Enabled / Disabled |
| FOM Scoreboard Control Policy | Auto / Gen3 / Gen4 / Gen3 / Gen4 |
| VC | Disabled / Enabled |
| EDPC | Enabled / Disabled |
| URR | Disabled / Enabled |
| FER | Disabled / Enabled |
| NFER | Disabled / Enabled |
| CER | Disabled / Enabled |
| CTO | Disabled / Enabled |
| SEFE | Disabled / Enabled |
| SENFE | Disabled / Enabled |
| SECE | Disabled / Enabled |
| PME SCI | Enabled / Disabled |
| Hot Plug | Keine |
| Advanced Error Reporting | Disabled / Enabled |
| PCIe Speed | Auto / Gen1 / Gen2 / Gen3 / Gen4 |
| IOTG Mode | Disabled / Enabled |
| Transmitter Half Swing | Disabled / Enabled |
| Detect Timeout | Keine |
| PSP Support | Disabled / Enabled |
| | |
| SA PCIe LTR Congguration | |
| LTR | Enabled / Disabled |
| Snoop Latency Override | Auto / Manual / Disabled |
| Non Snoop Latency Override | Auto / Manual / Disabled |
| Force LTR Override | Disabled / Enabled |
| | |
| LTR Lock | Disabled / Enabled |
| | |
| CPU PCIe Gen3 HWEQ Config | |
| UPTP | Keine |
| DPTP | Keine |
| | |
| CPU PCIe Gen HWEQ Config | |
| UPTP | Keine |
| DPTP | Keine |

### 10.4.1.4.4 PCI Express Root Port 4



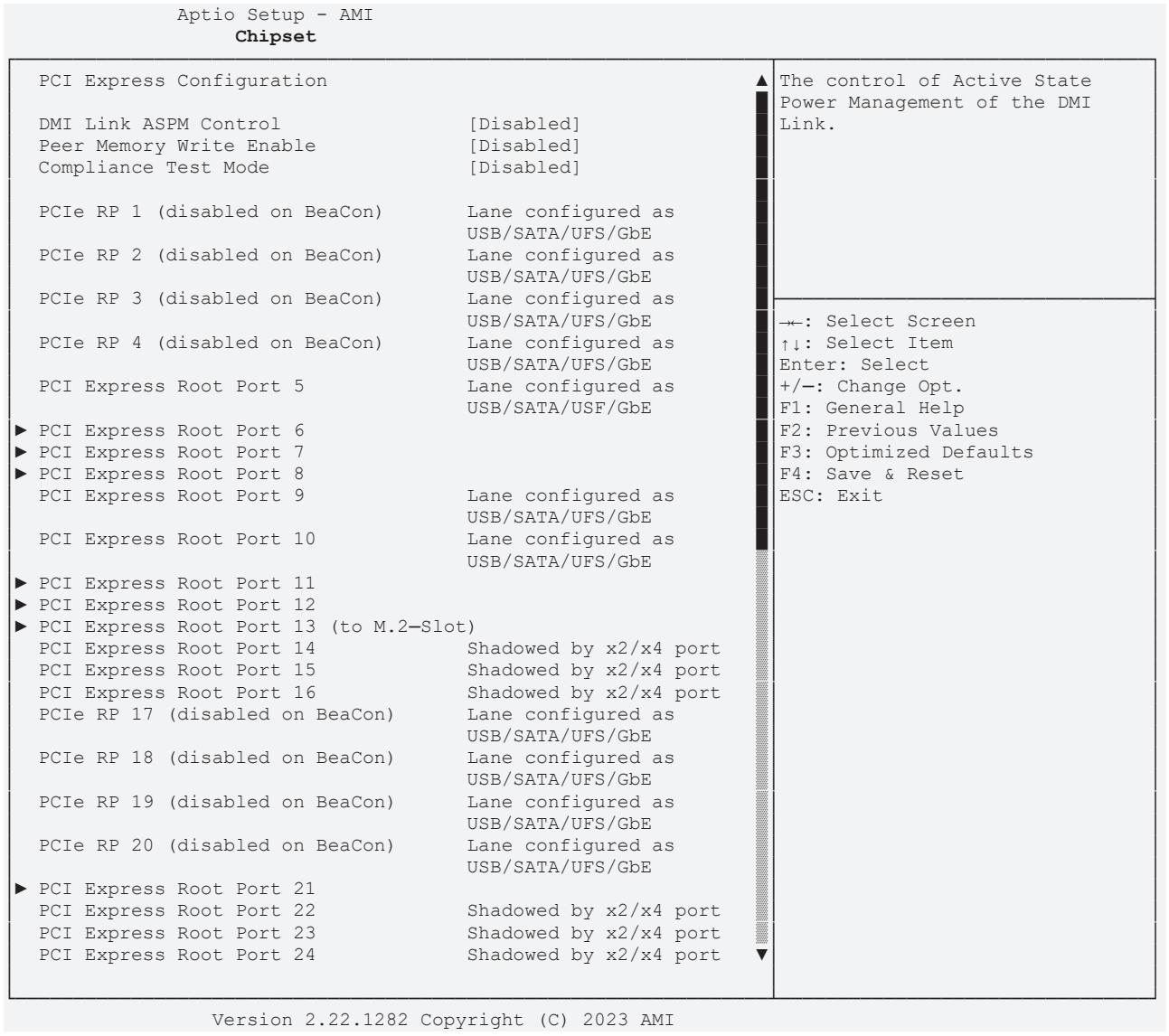
| BIOS-Eintrag | Optionen |
|---|---|
| PCI Express Root Port 4 | Enabled / Disabled |
| Connection Type | Slot / Built-in |
| ASPM | Disabled / Enabled |
| L1 Substates | L1.1 & L1.2 / L1.1 / Disabled |
| Gen3 Eq Phase3 Method | Hardware / Static Coeff. |
| Gen4 Eq Phase3 Method | Hardware / Static Coeff. |
| ACS | Enabled / Disabled |
| PTM | Enabled / Disabled |
| DPC | Enabled / Disabled |
| FOM Scoreboard Control Policy | Auto / Gen3 / Gen4 / Gen3 / Gen4 |
| VC | Disabled / Enabled |
| EDPC | Enabled / Disabled |
| URR | Disabled / Enabled |
| FER | Disabled / Enabled |
| NFER | Disabled / Enabled |
| CER | Disabled / Enabled |
| CTO | Disabled / Enabled |
| SEFE | Disabled / Enabled |
| SENFE | Disabled / Enabled |
| SECE | Disabled / Enabled |
| PME SCI | Enabled / Disabled |
| Hot Plug | Keine |
| Advanced Error Reporting | Disabled / Enabled |
| PCIe Speed | Auto / Gen1 / Gen2 / Gen3 / Gen4 |
| IOTG Mode | Disabled / Enabled |
| Transmitter Half Swing | Disabled / Enabled |
| Detect Timeout | Keine |
| PSP Support | Disabled / Enabled |
| | |
| SA PCIe LTR Congguration | |
| LTR | Enabled / Disabled |
| Snoop Latency Override | Auto / Manual / Disabled |
| Non Snoop Latency Override | Auto / Manual / Disabled |
| Force LTR Override | Disabled / Enabled |
| | |
| LTR Lock | Disabled / Enabled |
| | |
| CPU PCIe Gen3 HWEQ Config | |
| UPTP | Keine |
| DPTP | Keine |
| | |
| CPU PCIe Gen HWEQ Config | |
| UPTP | Keine |
| DPTP | Keine |

## 10.4.2 PCH-IO Configuration



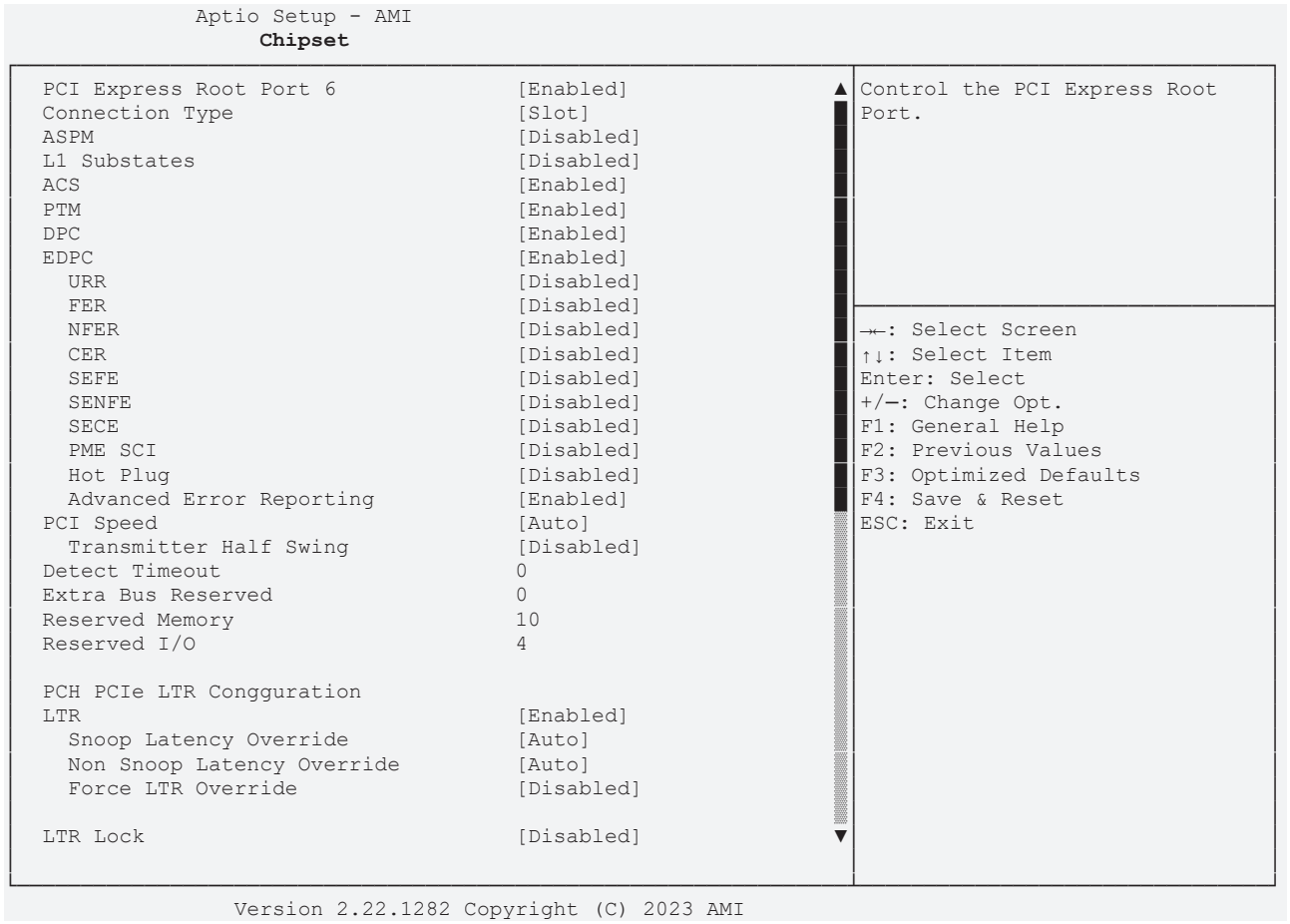

| BIOS-Eintrag | Optionen |
|---|---|
| PCH-IO Configuration | |
| | |
| ▶PCI Express Configuration | Untermenü siehe: PCI Express Configuration [▶ 78] |
| ▶SATA And RST Configuration | Untermenü siehe: SATA And RST Configuration [▶ 94] |
| ▶USB Configuration | Untermenü siehe: USB Configuration [▶ 99] |
| ▶HD Audio Configuration | Untermenü siehe: HD Audio Configuration [▶ 100] |
| | |
| PCH LAN Controller | Enabled / Disabled |
| Wake on LAN Enable | S0 State / S5 State |
| State After G3 | Disabled / Enabled |
| Compatible Revision ID | Keine |
| Legacy IO Low Latency | Disabled / Enabled |
| Enable TCO Timer | Enabled / Disabled |
| | |
| M.2-Slot 0 | Keine |
| M.2-Slot 1 | Keine |

### 10.4.2.1 PCI Express Configuration



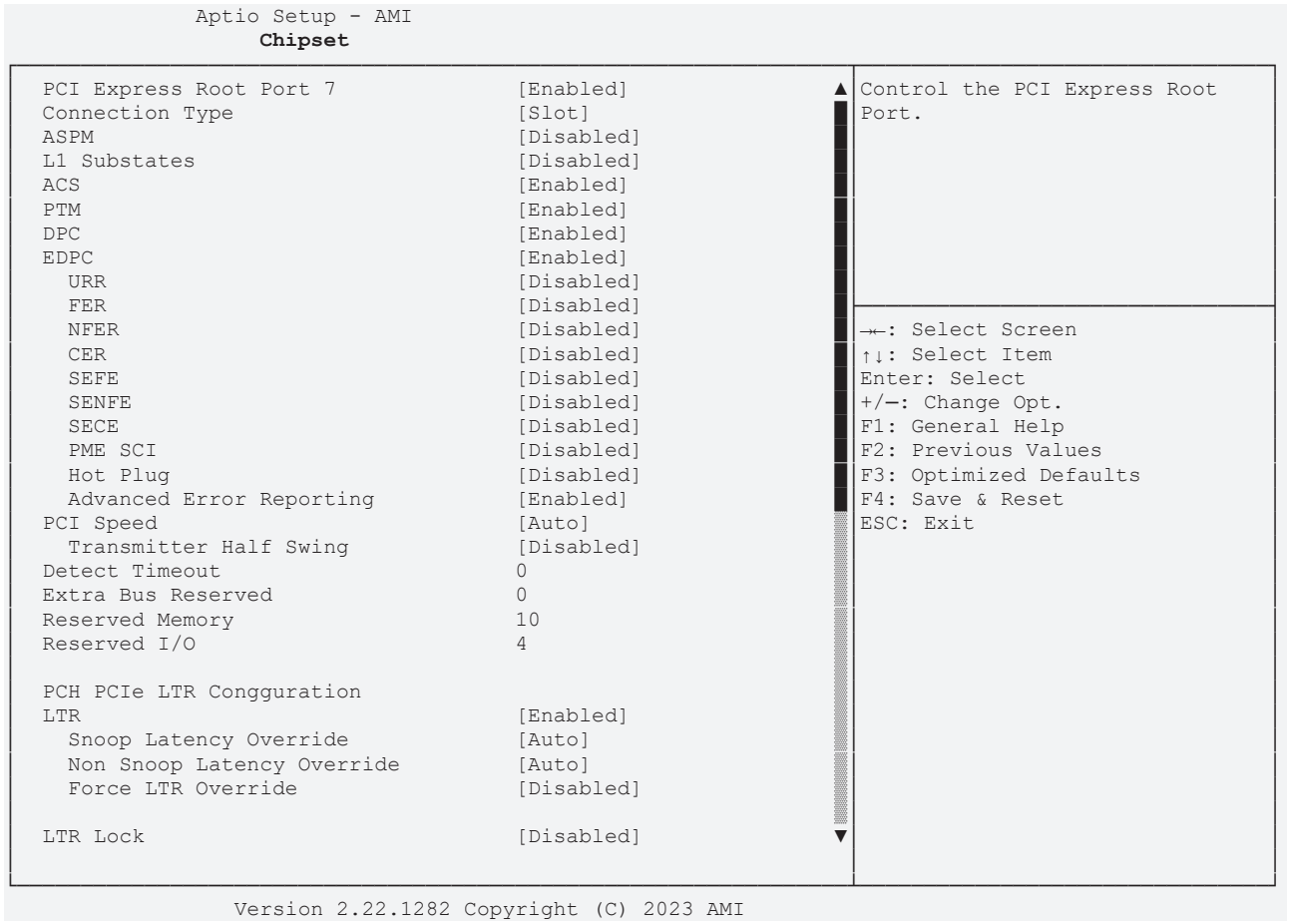
| BIOS-Eintrag | Optionen |
|---|---|
| PCI Express Configuration | |
| | |
| DMI Link ASPM Control | Disabled / L0s / L1 / L0sL1 / Auto |
| Peer Memory Write Enable | Disabled / Enabled |
| Compliance Test Mode | Disabled / Enabled |
| | |
| PCIe RP 1 (disabled on BeaCon) | keine |
| PCIe RP 2 (disabled on BeaCon) | Keine |
| PCIe RP 3 (disabled on BeaCon) | Keine |
| PCIe RP 4 (disabled on BeaCon) | Keine |
| PCI Express Root Port 5 | Keine |
| ►PCI Express Root Port 6 | Untermenü siehe: PCI Express Root Port 6 [▶ 80] |
| ►PCI Express Root Port 7 | Untermenü siehe: PCI Express Root Port 7 [▶ 82] |
| ►PCI Express Root Port 8 | Untermenü siehe: PCI Express Root Port 8 [▶ 84] |
| PCI Express Root Port 9 | Keine |
| PCI Express Root Port 10 | Keine |
| ►PCI Express Root Port 11 | Untermenü siehe: PCI Express Root Port11 [▶ 86] |
| ►PCI Express Root Port 12 | Keine |
| ►PCIe Express Root Port 13 (to M.2-Slot1) | Untermenü siehe: PCI Express Root Port13 [▶ 90] |
| PCIe Express Root Port 14 | Keine |
| PCIe Express Root Port 15 | Keine |
| PCIe Express Root Port 16 | Keine |
| PCIe RP 17 (disabled on BeaCon) | Keine |
| PCIe RP 18 (disabled on BeaCon) | Keine |
| PCIe RP 19 (disabled on BeaCon) | Keine |
| PCIe RP 20 (disabled on BeaCon) | Keine |
| ►PCI Express Root Port 21 | Untermenü siehe: PCI Express Root Port21 [▶ 92] |
| PCI Express Root Port 22 | Keine |
| PCI Express Root Port 23 | Keine |
| PCI Express Root Port 24 | Keine |

### 10.4.2.1.1 PCI Express Root Port 6



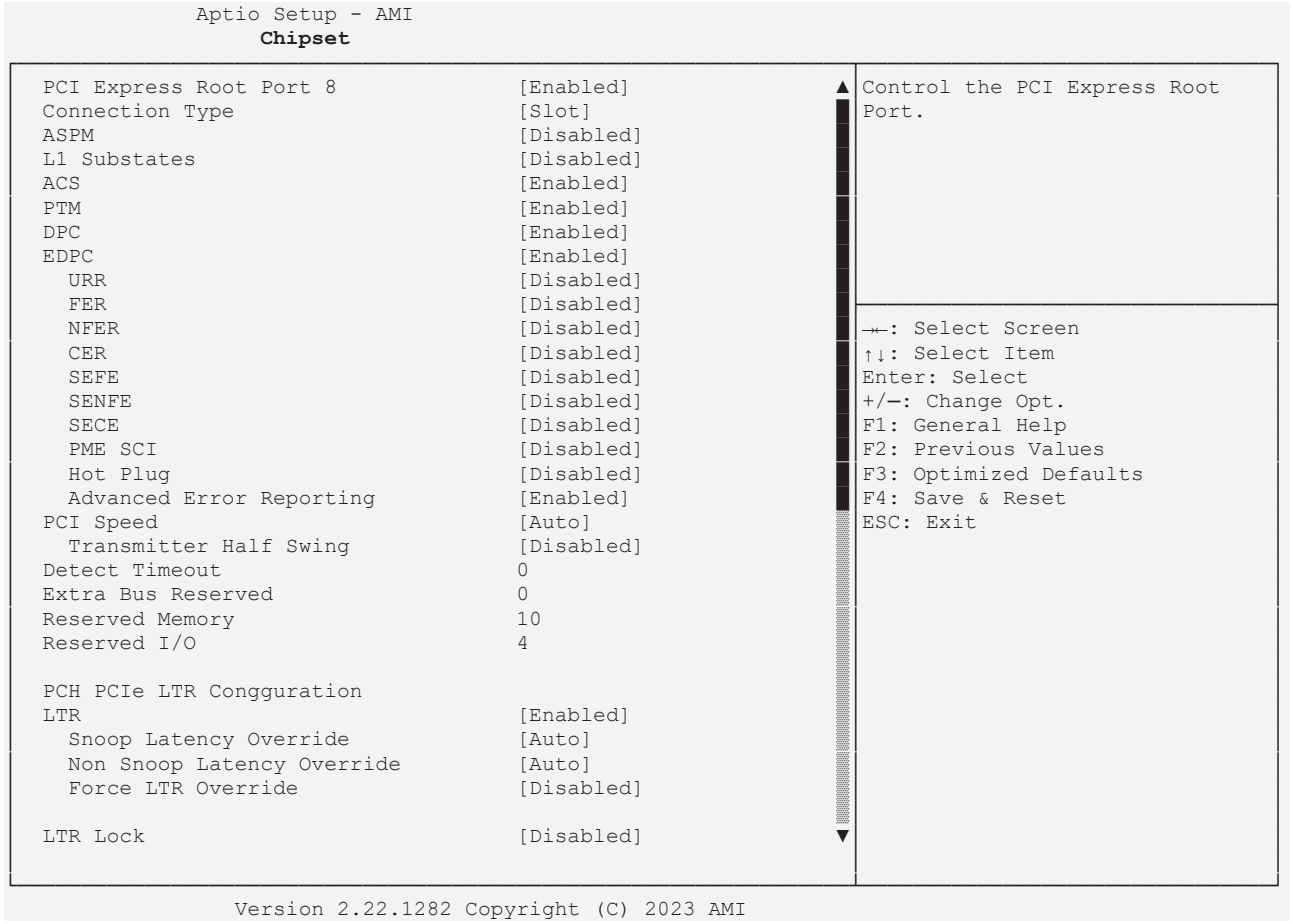
| BIOS-Eintrag | Optionen |
|---|---|
| PCI Express Root Port 6 | Enabled / Disabled |
| Connection Type | Slot / Built-in |
| ASPM | Disabled / Enabled |
| L1 Substates | L1.1 & L1.2 / L1.1 / Disabled |
| ACS | Enabled / Disabled |
| PTM | Enabled / Disabled |
| DPC | Enabled / Disabled |
| EDPC | Enabled / Disabled |
| URR | Disabled / Enabled |
| FER | Disabled / Enabled |
| NFER | Disabled / Enabled |
| CER | Disabled / Enabled |
| SEFE | Disabled / Enabled |
| SENFE | Disabled / Enabled |
| SECE | Disabled / Enabled |
| PME SCI | Disabled / Enabled |
| Hot Plug | Enabled / Disabled |
| Advanced Error Reporting | Enabled / Disabled |
| PCIe Speed | Auto / Gen1 / Gen2 / Gen3 |
| Transmitter Half Swing | Disabled / Enabled |
| Detect Timeout | Keine |
| Extra Bus Reserved | Keine |
| Reserved Memory | Keine |
| Reserved I/O | Keine |
| | |
| PCH PCIe LTR Configuration | |
| LTR | Enabled / Disabled |
| Snoop Latency Override | Auto / Manual / Disabled |
| Non Snoop Latency Override | Auto / Manual / Disabled |
| Force LTR Override | Disabled / Enabled |
| | |
| LTR Lock | Disabled / Enabled |

### 10.4.2.1.2 PCI Express Root Port 7



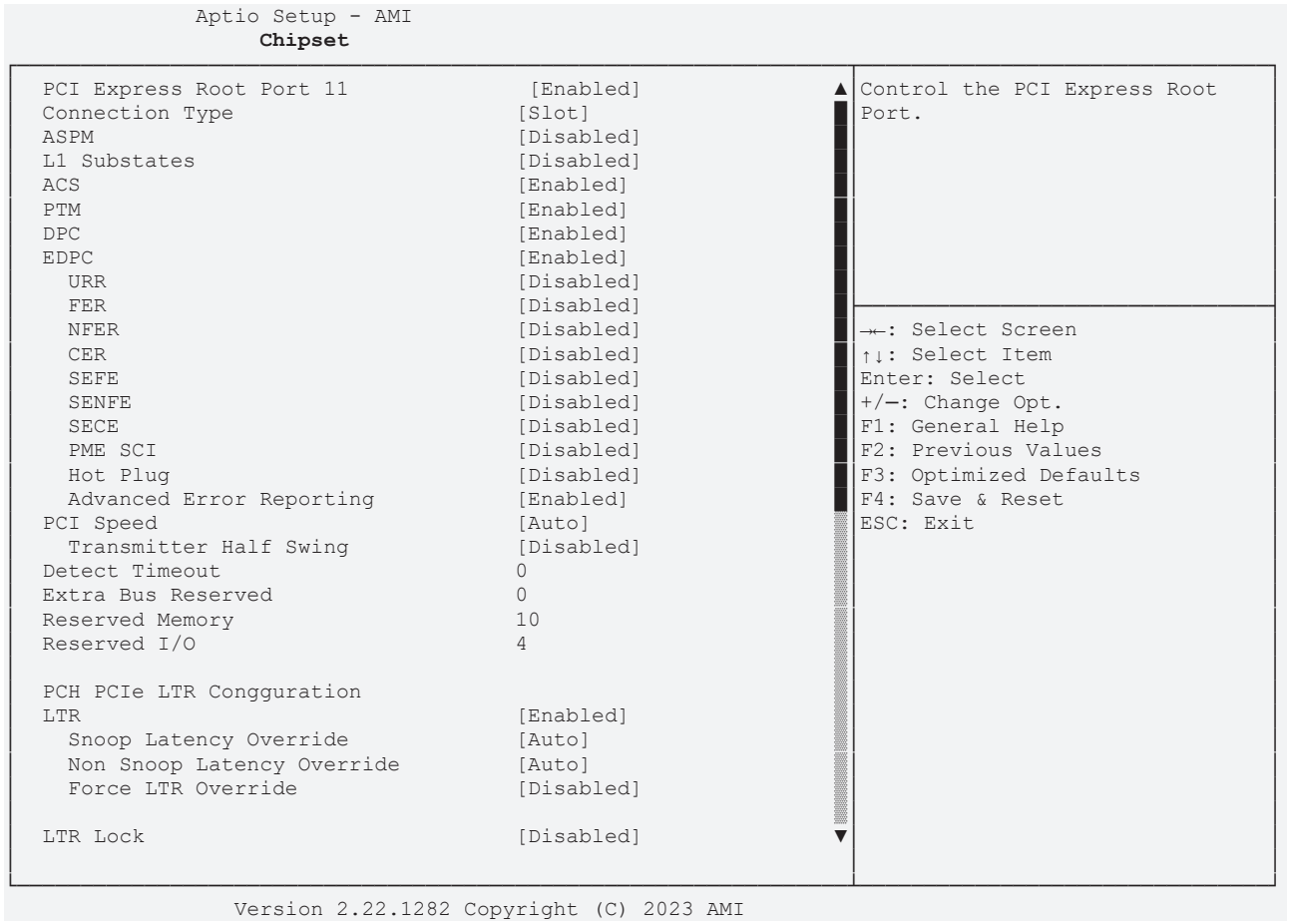
| BIOS-Eintrag | Optionen |
|---|---|
| PCI Express Root Port 7 | Enabled / Disabled |
| Connection Type | Slot / Built-in |
| ASPM | Disabled / Enabled |
| L1 Substates | L1.1 & L1.2 / L1.1 / Disabled |
| ACS | Enabled / Disabled |
| PTM | Enabled / Disabled |
| DPC | Enabled / Disabled |
| EDPC | Enabled / Disabled |
| URR | Disabled / Enabled |
| FER | Disabled / Enabled |
| NFER | Disabled / Enabled |
| CER | Disabled / Enabled |
| SEFE | Disabled / Enabled |
| SENFE | Disabled / Enabled |
| SECE | Disabled / Enabled |
| PME SCI | Disabled / Enabled |
| Hot Plug | Enabled / Disabled |
| Advanced Error Reporting | Enabled / Disabled |
| PCIe Speed | Auto / Gen1 / Gen2 / Gen3 |
| Transmitter Half Swing | Disabled / Enabled |
| Detect Timeout | Keine |
| Extra Bus Reserved | Keine |
| Reserved Memory | Keine |
| Reserved I/O | Keine |
| | |
| PCH PCIe LTR Configuration | |
| LTR | Enabled / Disabled |
| Snoop Latency Override | Auto / Manual / Disabled |
| Non Snoop Latency Override | Auto / Manual / Disabled |
| Force LTR Override | Disabled / Enabled |
| | |
| LTR Lock | Disabled / Enabled |

### 10.4.2.1.3 PCI Express Root Port 8



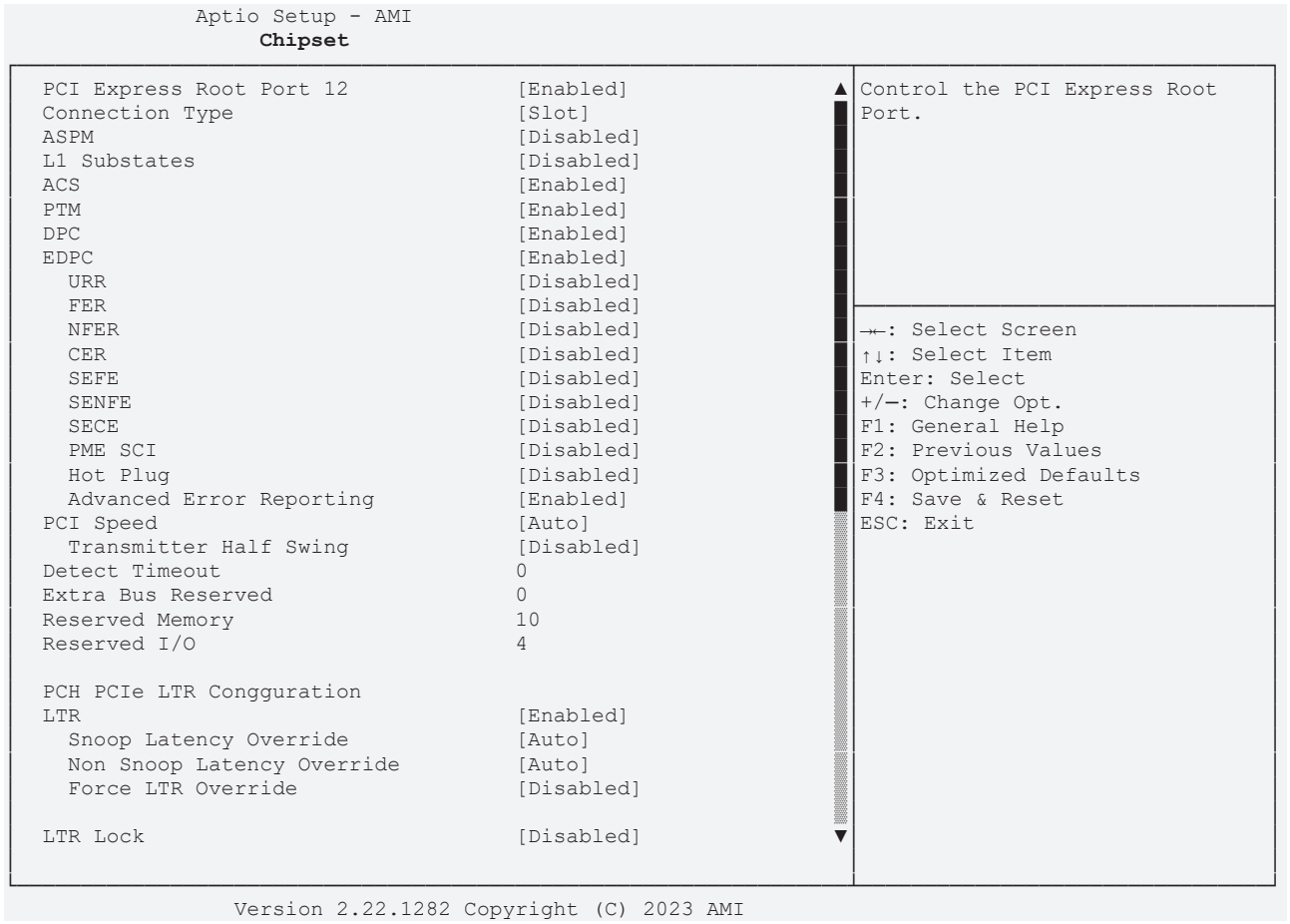
| BIOS-Eintrag | Optionen |
|---|---|
| PCI Express Root Port 8 | Enabled / Disabled |
| Connection Type | Slot / /Built-in |
| ASPM | Disabled / Enabled |
| L1 Substates | L1.1 & L1.2 / L1.1 / Disabled |
| ACS | Enabled / Disabled |
| PTM | Enabled / Disabled |
| DPC | Enabled / Disabled |
| EDPC | Enabled / Disabled |
| URR | Disabled / Enabled |
| FER | Disabled / Enabled |
| NFER | Disabled / Enabled |
| CER | Disabled / Enabled |
| SEFE | Disabled / Enabled |
| SENFE | Disabled / Enabled |
| SECE | Disabled / Enabled |
| PME SCI | Disabled / Enabled |
| Hot Plug | Enabled / Disabled |
| Advanced Error Reporting | Enabled / Disabled |
| PCIe Speed | Auto / Gen1 / Gen2 / Gen3 |
| Transmitter Half Swing | Disabled / Enabled |
| Detect Timeout | Keine |
| Extra Bus Reserved | Keine |
| Reserved Memory | Keine |
| Reserved I/O | Keine |
| | |
| PCH PCIe LTR Configuration | |
| LTR | Enabled / Disabled |
| Snoop Latency Override | Auto / Manual / Disabled |
| Non Snoop Latency Override | Auto / Manual / Disabled |
| Force LTR Override | Disabled / Enabled |
| | |
| LTR Lock | Disabled / Enabled |

### 10.4.2.1.4 PCI Express Root Port11



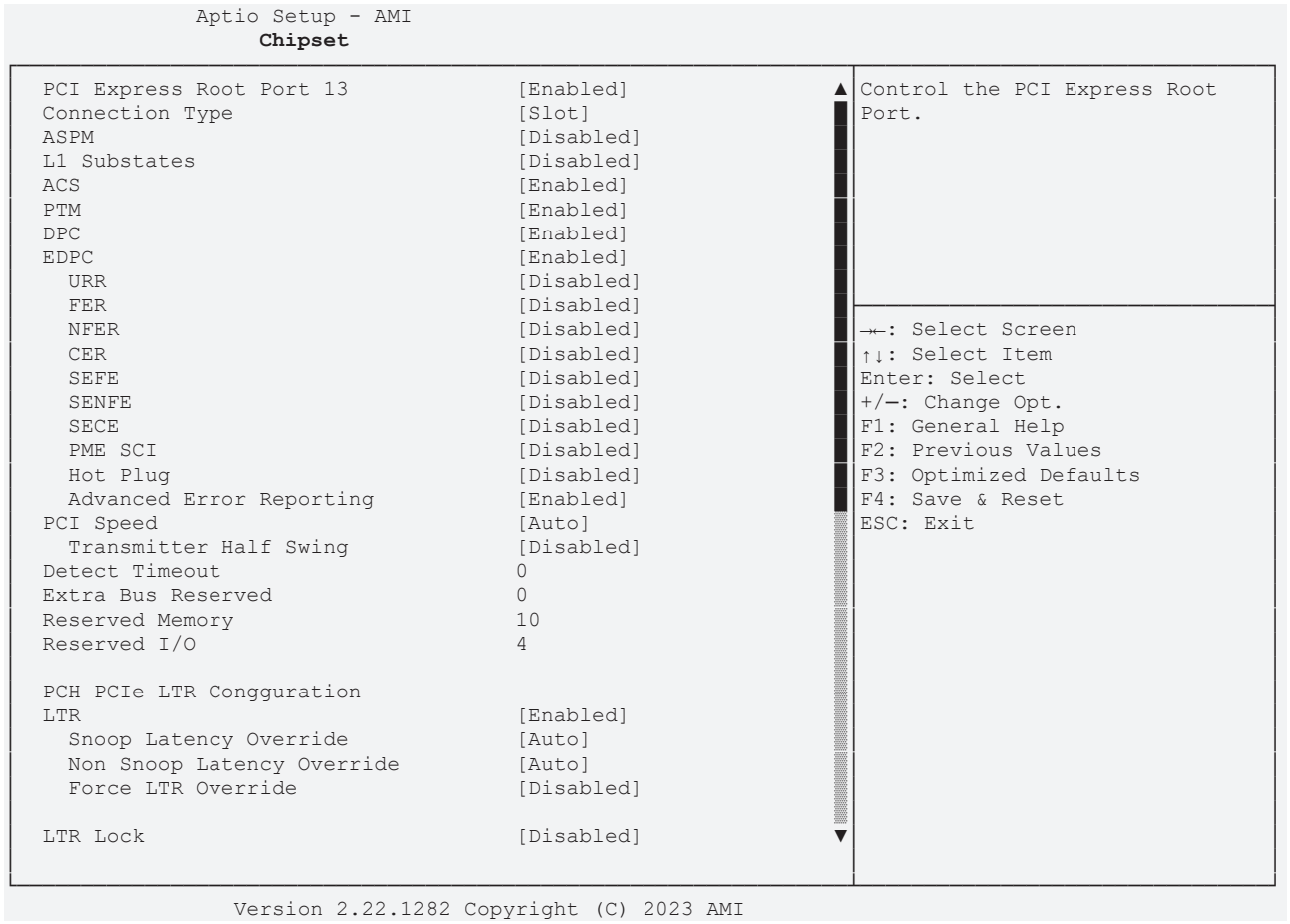
| BIOS-Eintrag | Optionen |
|---|---|
| PCI Express Root Port 11 | Enabled / Disabled |
| Connection Type | Slot / Built-in |
| ASPM | Disabled / Enabled |
| L1 Substates | L1.1 & L1.2 / L1.1 / Disabled |
| ACS | Enabled / Disabled |
| PTM | Enabled / Disabled |
| DPC | Enabled / Disabled |
| EDPC | Enabled / Disabled |
| URR | Disabled / Enabled |
| FER | Disabled / Enabled |
| NFER | Disabled / Enabled |
| CER | Disabled / Enabled |
| SEFE | Disabled / Enabled |
| SENFE | Disabled / Enabled |
| SECE | Disabled / Enabled |
| PME SCI | Disabled / Enabled |
| Hot Plug | Enabled / Disabled |
| Advanced Error Reporting | Enabled / Disabled |
| PCIe Speed | Auto / Gen1 / Gen2 / Gen3 |
| Transmitter Half Swing | Disabled / Enabled |
| Detect Timeout | Keine |
| Extra Bus Reserved | Keine |
| Reserved Memory | Keine |
| Reserved I/O | Keine |
| | |
| PCH PCIe LTR Configuration | |
| LTR | Enabled / Disabled |
| Snoop Latency Override | Auto / Manual / Disabled |
| Non Snoop Latency Override | Auto / Manual / Disabled |
| Force LTR Override | Disabled / Enabled |
| | |
| LTR Lock | Disabled / Enabled |

### 10.4.2.1.5 PCI Express Root Port12



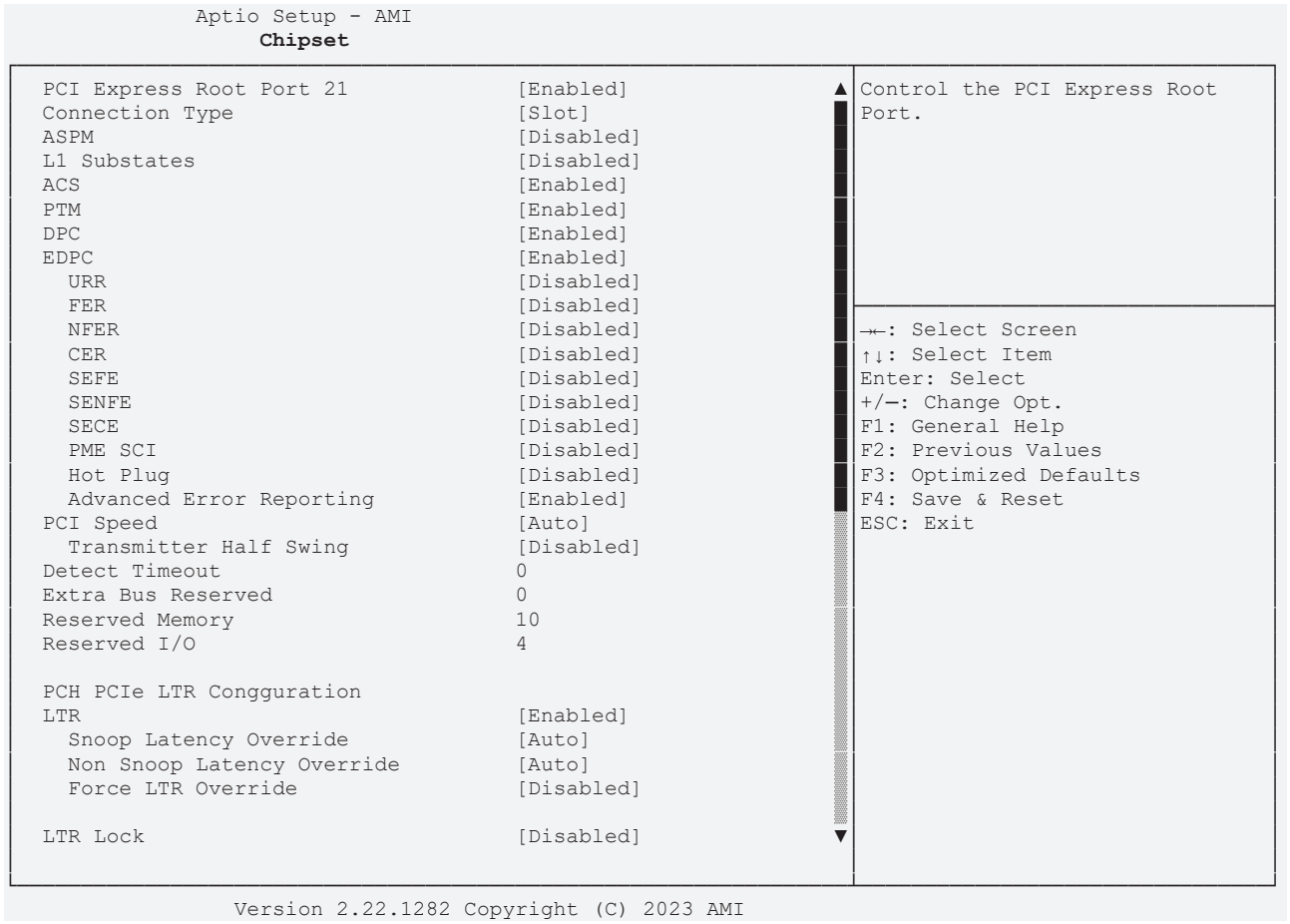
| BIOS-Eintrag | Optionen |
|---|---|
| PCI Express Root Port 12 | Enabled / Disabled |
| Connection Type | Slot / Built-in |
| ASPM | Disabled / Enabled |
| L1 Substates | L1.1 & L1.2 / L1.1 / Disabled |
| ACS | Enabled / Disabled |
| PTM | Enabled / Disabled |
| DPC | Enabled / Disabled |
| EDPC | Enabled / Disabled |
| URR | Disabled / Enabled |
| FER | Disabled / Enabled |
| NFER | Disabled / Enabled |
| CER | Disabled / Enabled |
| SEFE | Disabled / Enabled |
| SENFE | Disabled / Enabled |
| SECE | Disabled / Enabled |
| PME SCI | Disabled / Enabled |
| Hot Plug | Enabled / Disabled |
| Advanced Error Reporting | Enabled / Disabled |
| PCIe Speed | Auto / Gen1 / Gen2 / Gen3 |
| Transmitter Half Swing | Disabled / Enabled |
| Detect Timeout | Keine |
| Extra Bus Reserved | Keine |
| Reserved Memory | Keine |
| Reserved I/O | Keine |
| | |
| PCH PCIe LTR Configuration | |
| LTR | Enabled / Disabled |
| Snoop Latency Override | Auto / Manual / Disabled |
| Non Snoop Latency Override | Auto / Manual / Disabled |
| Force LTR Override | Disabled / Enabled |
| | |
| LTR Lock | Disabled / Enabled |

### 10.4.2.1.6 PCI Express Root Port13



| BIOS-Eintrag | Optionen |
|---|---|
| PCI Express Root Port 13 | Enabled / Disabled |
| Connection Type | Slot / Built-in |
| ASPM | Disabled / Enabled |
| L1 Substates | L1.1 & L1.2 / L1.1 / Disabled |
| ACS | Enabled / Disabled |
| PTM | Enabled / Disabled |
| DPC | Enabled / Disabled |
| EDPC | Enabled / Disabled |
| URR | Disabled / Enabled |
| FER | Disabled / Enabled |
| NFER | Disabled / Enabled |
| CER | Disabled / Enabled |
| SEFE | Disabled / Enabled |
| SENFE | Disabled / Enabled |
| SECE | Disabled / Enabled |
| PME SCI | Disabled / Enabled |
| Hot Plug | Enabled / Disabled |
| Advanced Error Reporting | Enabled / Disabled |
| PCIe Speed | Auto / Gen1 / Gen2 / Gen3 |
| Transmitter Half Swing | Disabled / Enabled |
| Detect Timeout | Keine |
| Extra Bus Reserved | Keine |
| Reserved Memory | Keine |
| Reserved I/O | Keine |
| | |
| PCH PCIe LTR Configuration | |
| LTR | Enabled / Disabled |
| Snoop Latency Override | Auto / Manual / Disabled |
| Non Snoop Latency Override | Auto / Manual / Disabled |
| Force LTR Override | Disabled / Enabled |
| | |
| LTR Lock | Disabled / Enabled |

### 10.4.2.1.7 PCI Express Root Port21

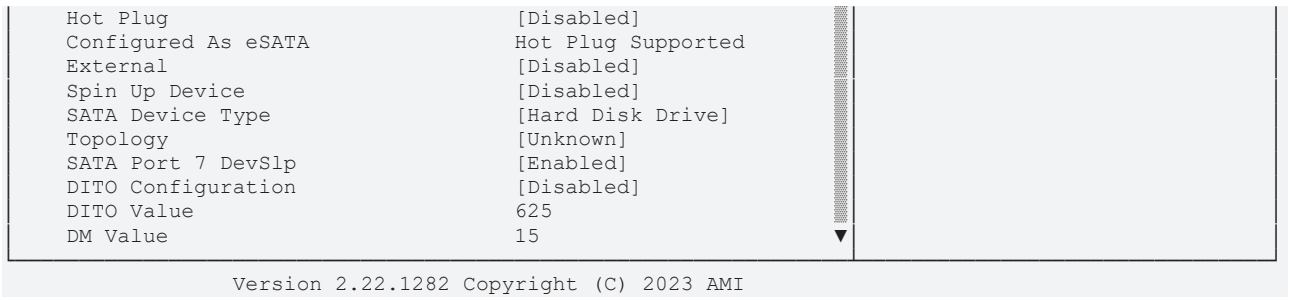


| BIOS-Eintrag | Optionen |
|---|---|
| PCI Express Root Port 21 | Enabled / Disabled |
| Connection Type | Slot / /Built-in |
| ASPM | Disabled / Enabled |
| L1 Substates | L1.1 & L1.2 / L1.1 / Disabled |
| ACS | Enabled / Disabled |
| PTM | Enabled / Disabled |
| DPC | Enabled / Disabled |
| EDPC | Enabled / Disabled |
| URR | Disabled / Enabled |
| FER | Disabled / Enabled |
| NFER | Disabled / Enabled |
| CER | Disabled / Enabled |
| SEFE | Disabled / Enabled |
| SENFE | Disabled / Enabled |
| SECE | Disabled / Enabled |
| PME SCI | Disabled / Enabled |
| Hot Plug | Enabled / Disabled |
| Advanced Error Reporting | Enabled / Disabled |
| PCIe Speed | Auto / Gen1 / Gen2 / Gen3 |
| Transmitter Half Swing | Disabled / Enabled |
| Detect Timeout | Keine |
| Extra Bus Reserved | Keine |
| Reserved Memory | Keine |
| Reserved I/O | Keine |
| | |
| PCH PCIe LTR Configuration | |
| LTR | Enabled / Disabled |
| Snoop Latency Override | Auto / Manual / Disabled |
| Non Snoop Latency Override | Auto / Manual / Disabled |
| Force LTR Override | Disabled / Enabled |
| | |
| LTR Lock | Disabled / Enabled |

## 10.4.2.2 SATA And RST Configuration

```
                Aptio Setup - AMI
                     Chipset
```

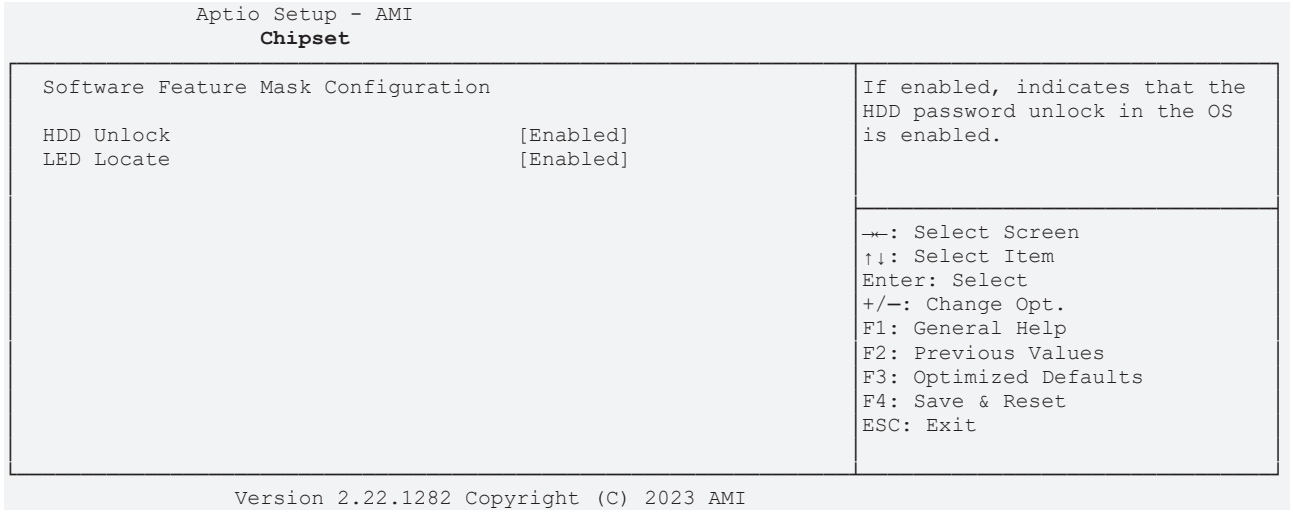
| | | |
|---|---|---|
| SATA and RST Configuration | | Enable/Disable SATA Device. |
| SATA Controller(s) | [Enabled] | |
| SATA Test Mode | [Disabled] | |
| ▶ Software Feature Mask Configuration | | |
| Aggressive LPM Support | [Enabled] | |
| Serial ATA Port 1 | Empty | |
| Software Preserve | Unknown | |
| Port 1 | [Enabled] | →←: Select Screen |
| Hot Plug | [Disabled] | ↑↓: Select Item |
| Configured As eSATA | Hot Plug Supported | Enter: Select |
| External | [Disabled] | +/—: Change Opt. |
| Spin Up Device | [Disabled] | F1: General Help |
| SATA Device Type | [Hard Disk Drive] | F2: Previous Values |
| Topology | [Unknown] | F3: Optimized Defaults |
| SATA Port 1 DevSlp | [Enabled] | F4: Save & Reset |
| DITO Configuration | [Disabled] | ESC: Exit |
| DITO Value | 625 | |
| DM Value | 15 | |
| Serial ATA Port 3 | Empty | |
| Software Preserve | Unknown | |
| Port 3 | [Enabled] | |
| Hot Plug | [Disabled] | |
| Configured As eSATA | Hot Plug Supported | |
| External | [Disabled] | |
| Spin Up Device | [Disabled] | |
| SATA Device Type | [Hard Disk Drive] | |
| Topology | [Unknown] | |
| SATA Port 3 DevSlp | [Enabled] | |
| DITO Configuration | [Disabled] | |
| DITO Value | 625 | |
| DM Value | 15 | |
| Serial ATA Port 4 | Empty | |
| Software Preserve | Unknown | |
| Port 4 | [Enabled] | |
| Hot Plug | [Disabled] | |
| Configured As eSATA | Hot Plug Supported | |
| External | [Disabled] | |
| Spin Up Device | [Disabled] | |
| SATA Device Typ | [Hard Disk Drive] | |
| Topology | [Unknown] | |
| SATA Port 4 DevSlp | [Enabled] | |
| DITO Configuration | [Disabled] | |
| DITO Value | 625 | |
| DM Value | 15 | |
| Serial ATA Port 5 | Empty | |
| Software Preserve | Unknown | |
| Port 5 | [Enabled] | |
| Hot Plug | [Disabled] | |
| Configured As eSATA | Hot Plug Supported | |
| External | [Disabled] | |
| Spin Up Device | [Disabled] | |
| SATA Device Type | [Hard Disk Drive] | |
| Topology | [Unknown] | |
| SATA Port 5 DevSlp | [Enabled] | |
| DITO Configuration | [Disabled] | |
| DITO Value | 625 | |
| DM Value | 15 | |
| Serial ATA Port 6 | Empty | |
| Software Preserve | Unknown | |
| Port 6 | [Enabled] | |
| Hot Plug | [Disabled] | |
| Configured As eSATA | Hot Plug Supported | |
| External | [Disabled] | |
| Spin Up Device | [Disabled] | |
| SATA Device Type | [Hard Disk Drive] | |
| Topology | [Unknown] | |
| SATA Port 6 DevSlp | [Enabled] | |
| DITO Configuration | [Disabled] | |
| DITO Value | 625 | |
| DM Value | 15 | |
| Serial ATA Port 7 | Empty | |
| Software Preserve | Unknown | |
| Port 7 | [Enabled] | |


Hot Plug [Disabled]
Configured As eSATA Hot Plug Supported
External [Disabled]
Spin Up Device [Disabled]
SATA Device Type [Hard Disk Drive]
Topology [Unknown]
SATA Port 7 DevSlp [Enabled]
DITO Configuration [Disabled]
DITO Value 625
DM Value 15
Version 2.22.1282 Copyright (C) 2023 AMI

| BIOS-Eintrag | Optionen |
|---|---|
| SATA and RST Configuration | |
| | |
| SATA Controller(s) | Enabled / Disabled |
| SATA Mode Selection | Keine |
| SATA Test Mode | Disabled / Enabled |
| ▶Software Feature Mask Configuration | Untermenü siehe: Software Feature Mask Configuration [▶ 98] |
| Aggressive LPM Support | Enabled / Disabled |
| | |
| Serial ATA Port 1 | Keine |
| Software Preserve | Keine |
| Port 1 | Enabled / Disabled |
| Hot Plug | Disabled / Enabled |
| Configured As eSATA | Keine |
| External | Disabled / Enabled |
| Spin Up Device | Disabled / Enabled |
| SATA Device Type | Hard Disk Drive / Solid State Drive |
| Topology | Unknown / ISATA / Direct Connect / Flex / M2 |
| SATA Port 1 DevSlp | Enabled / Disabled |
| DITO Configuration | Disabled / Enabled |
| DITO Value | Keine |
| DM Value | Keine |
| Serial ATA Port 3 | Keine |
| Software Preserve | Keine |
| Port 3 | Enabled / Disabled |
| Hot Plug | Disabled / Enabled |
| Configured As eSATA | Keine |
| External | Disabled / Enabled |
| Spin Up Device | Disabled / Enabled |
| SATA Device Type | Hard Disk Drive / Solid State Drive |
| Topology | Unknown / ISATA / Direct Connect / Flex / M2 |
| SATA Port 3 DevSlp | Enabled / Disabled |
| DITO Configuration | Disabled / Enabled |
| DITO Value | Keine |
| DM Value | Keine |
| Serial ATA Port 4 | Keine |
| Software Preserve | Keine |
| Port 4 | Enabled / Disabled |
| Hot Plug | Disabled / Enabled |
| Configured As eSATA | Keine |
| External | Disabled / Enabled |
| Spin Up Device | Disabled / Enabled |
| SATA Device Type | Hard Disk Drive / Solid State Drive |
| Topology | Unknown / ISATA / Direct Connect / Flex / M2 |
| SATA Port 4 DevSlp | Enabled / Disabled |
| DITO Configuration | Disabled / Enabled |
| DITO Value | Keine |
| DM Value | Keine |

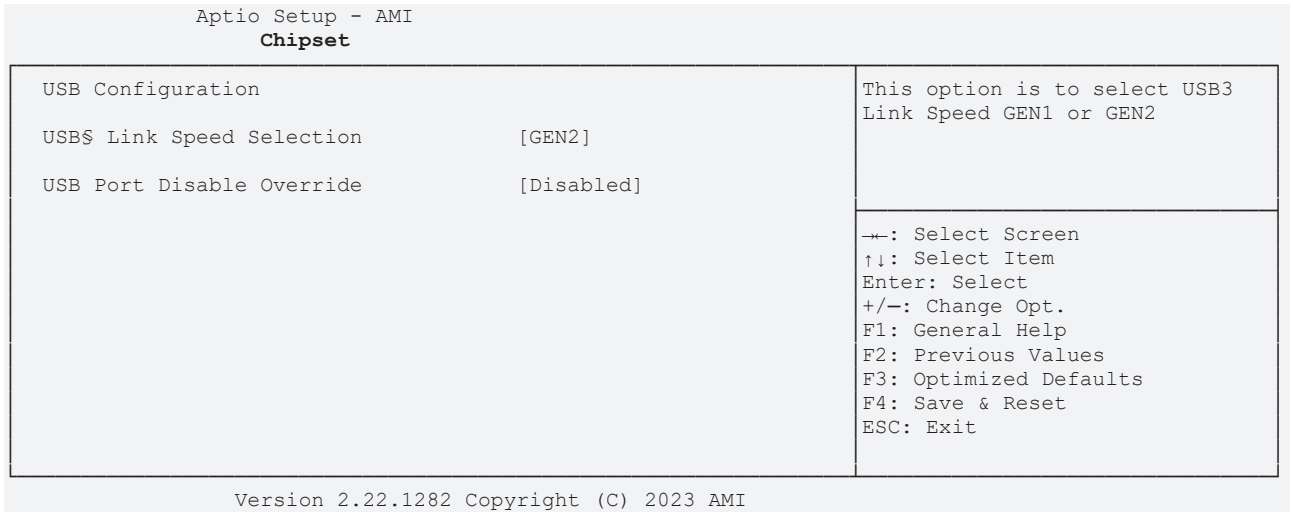
| BIOS-Eintrag | Optionen |
|---|---|
| Serial ATA Port 5 | Keine |
| Software Preserve | Keine |
| Port 5 | Enabled / Disabled |
| Hot Plug | Disabled / Enabled |
| Configured As eSATA | Keine |
| External | Disabled / Enabled |
| Spin Up Device | Disabled / Enabled |
| SATA Device Type | Hard Disk Drive / Solid State Drive |
| Topology | Unknown / ISATA / Direct Connect / Flex / M2 |
| SATA Port 5 DevSlp | Enabled / Disabled |
| DITO Configuration | Disabled / Enabled |
| DITO Value | Keine |
| DM Value | Keine |
| Serial ATA Port 6 | Keine |
| Software Preserve | Keine |
| Port 6 | Enabled / Disabled |
| Hot Plug | Disabled / Enabled |
| Configured As eSATA | Keine |
| External | Disabled / Enabled |
| Spin Up Device | Disabled / Enabled |
| SATA Device Type | Hard Disk Drive / Solid State Drive |
| Topology | Unknown / ISATA / Direct Connect / Flex / M2 |
| SATA Port 6 DevSlp | Enabled / Disabled |
| DITO Configuration | Disabled / Enabled |
| DITO Value | Keine |
| DM Value | Keine |
| Serial ATA Port 7 | Keine |
| Software Preserve | Keine |
| Port 7 | Enabled / Disabled |
| Hot Plug | Disabled / Enabled |
| Configured As eSATA | Keine |
| External | Disabled / Enabled |
| Spin Up Device | Disabled / Enabled |
| SATA Device Type | Hard Disk Drive / Solid State Drive |
| Topology | Unknown / ISATA / Direct Connect / Flex / M2 |
| SATA Port 7 DevSlp | Enabled / Disabled |
| DITO Configuration | Disabled / Enabled |
| DITO Value | Keine |
| DM Value | Keine |

### 10.4.2.2.1 Software Feature Mask Configuration



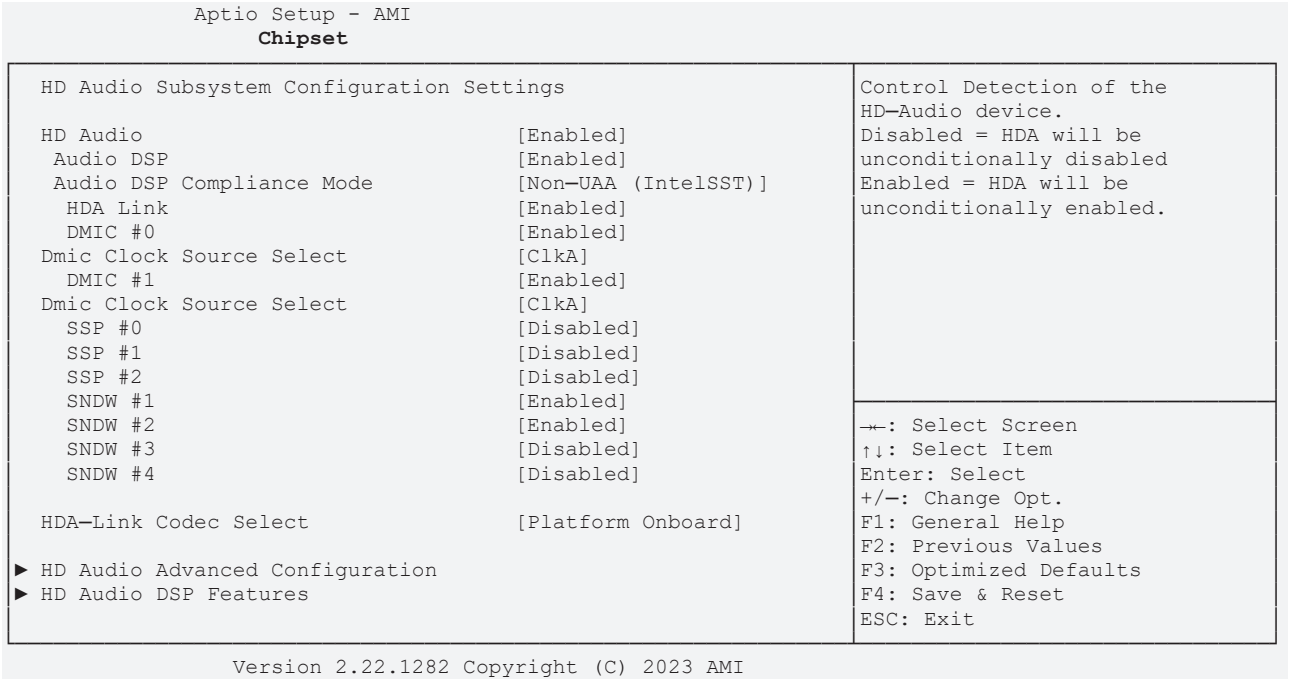

| BIOS-Eintrag | Optionen |
|---|---|
| Software Feature Mask Configuration | |
| | |
| HDD Unlock | Enabled / Disabled |
| LED Locate | Enabled / Disabled |

### 10.4.2.3 USB Configuration



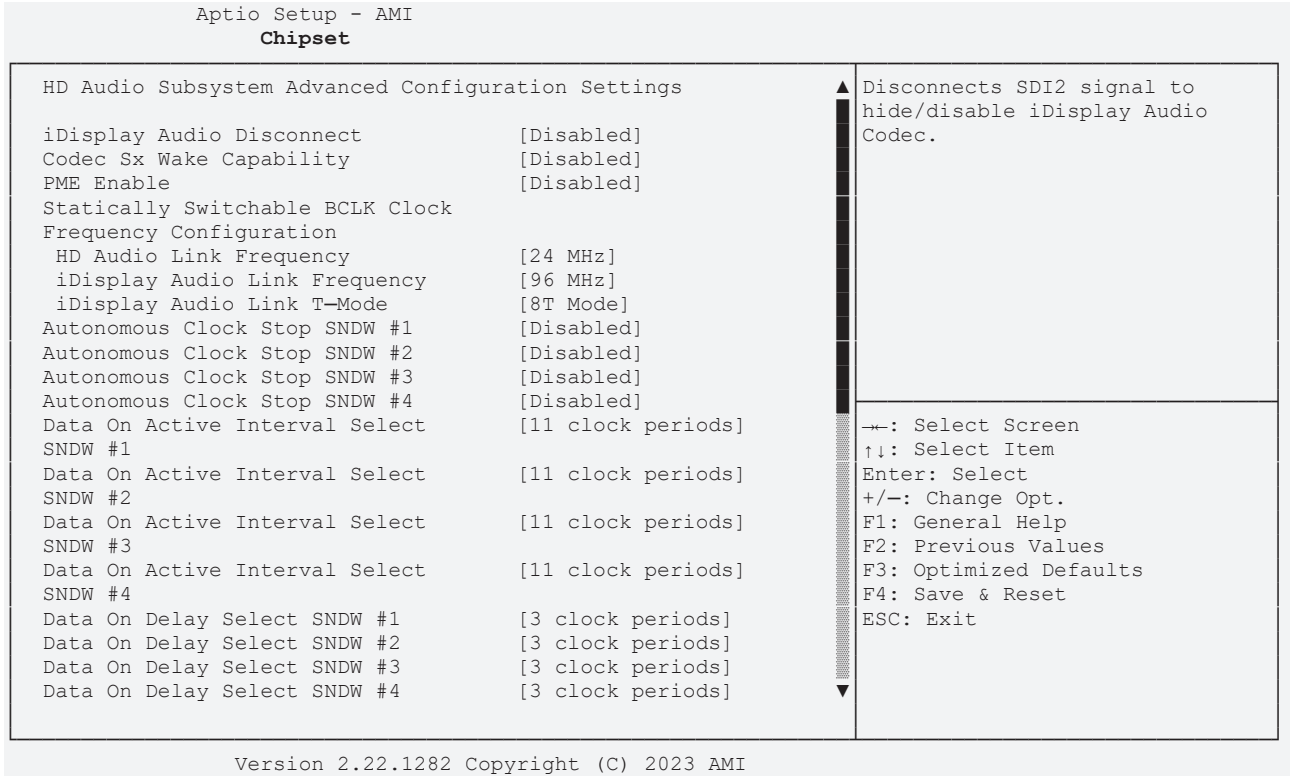

| BIOS-Eintrag | Optionen |
|---|---|
| USB Configuration | |
| | |
| USB3 Link Speed Selection | Gen2 / Gen1 |
| | |
| USB Port Disable Override | Disabled / Select Per-Pin |

### 10.4.2.4 HD Audio Configuration



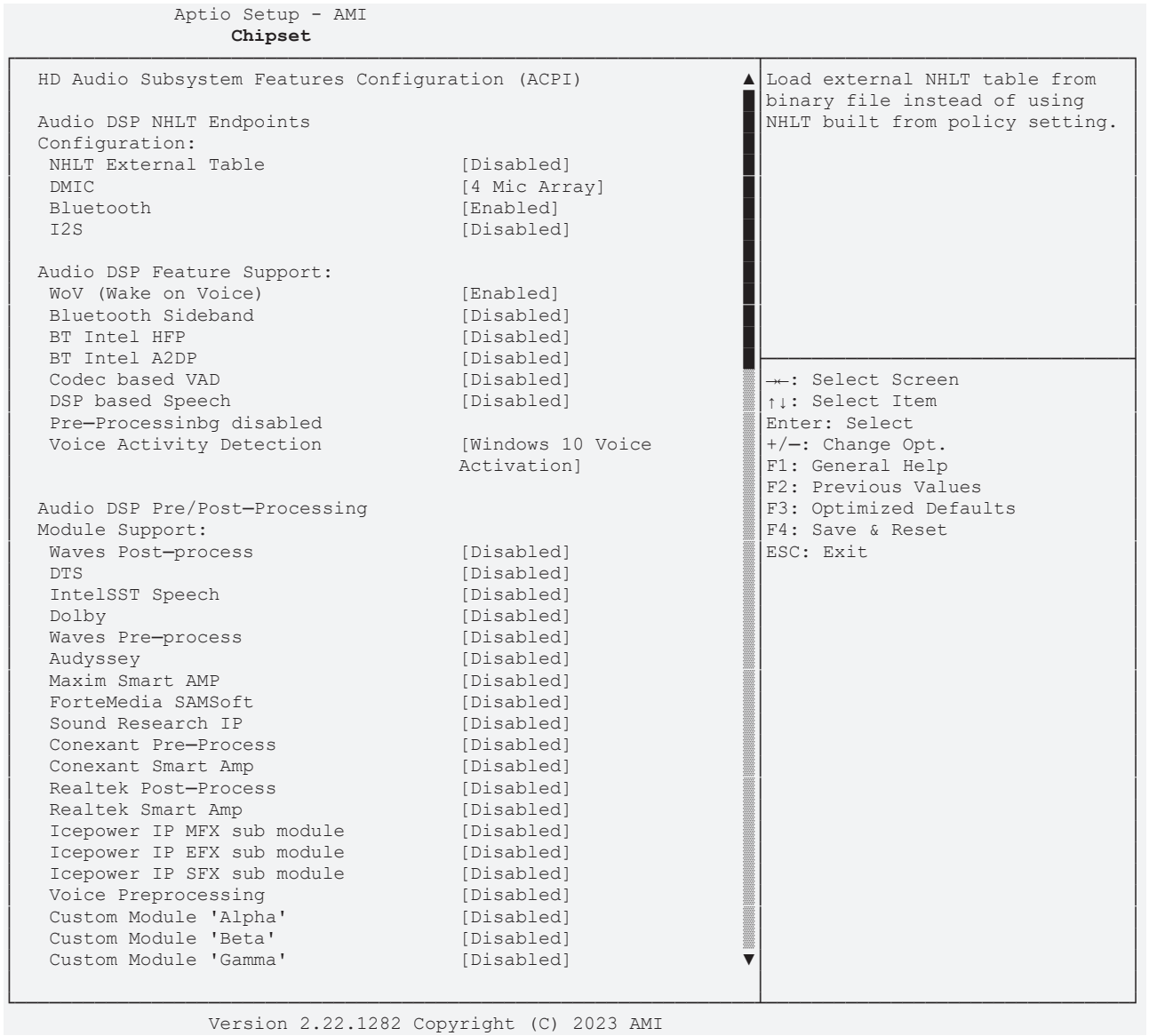

| BIOS-Eintrag | Optionen |
|---|---|
| HD Audio Subsystem Configuration Settings | |
| | |
| HD Audio | Enabled / Disabled |
| Audio DSP | Enabled / Disabled |
| Audio DSP Compliance Mode | Non-UAA (IntelSST) / UAA (HDA Inbox/IntelSST) |
| HDA Link | Enabled / Disabled |
| DMIC #0 | Enabled / Disabled |
| Dmic Clock Source Select | Keine |
| DMIC #1 | Enabled / Disabled |
| Dmic Clock Source Select | Keine |
| SSP #0 | Disabled / Enabled |
| SSP #1 | Disabled / Enabled |
| SSP #2 | Disabled / Enabled |
| SNDW #1 | Enabled / Disabled |
| SNDW #2 | Enabled / Disabled |
| SNDW #3 | Disabled / Enabled |
| SNDW #4 | Disabled / Enabled |
| | |
| HDA-Link Codec Select | Platform Onboard / External Kit |
| ►HD Audio Advanced Configuration | Untermenü siehe: HD Audio Advanced Configuration [▶ 101] |
| ►HD Audio DSP Features Configuration | Untermenü siehe: HD Audio DSP Features Configuration [▶ 102] |

### 10.4.2.4.1 HD Audio Advanced Configuration



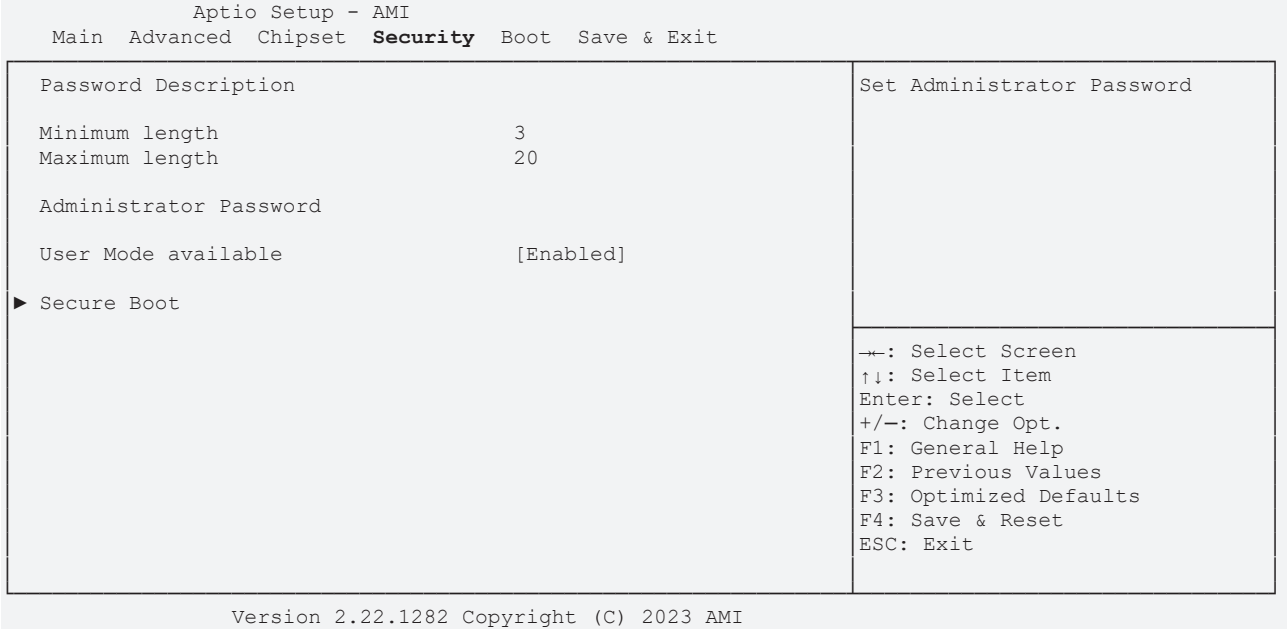

| BIOS-Eintrag | Optionen |
|---|---|
| HD Audio Subsystem Advanced Configuration Settings | |
| | |
| iDisplay Audio Disconnect | Disabled / Enabled |
| Codec Sx Wake Capability | Disabled / Enabled |
| PME Enable | Disabled / Enabled |
| Statically Switchable BCLK Clock DPC Frequency Configuration: | |
| HD Audio Link Frequency | 6 MHz / 12 MHz / 24 MHz |
| iDisplay Audio Link Frequency | 48 MHz / 96 MHz |
| iDisplay Audio Link T–Mode FER | 2T Mode / 4T Mode / 8T Mode / 16T Mode |
| Autonomous Clock Stop SNDW #1 | Disabled / Enabled |
| Autonomous Clock Stop SNDW #2 | Disabled / Enabled |
| Autonomous Clock Stop SNDW #3 | Disabled / Enabled |
| Autonomous Clock Stop SNDW #4 | Disabled / Enabled |
| Data On Active Interval Select SNDW #1 | 6 / 7 / 8 / 11 clock periods |
| Data On Active Interval Select SNDW #2 | 6 / 7 / 8 / 11 clock periods |
| Data On Active Interval Select SNDW #3 | 6 / 7 / 8 / 11 clock periods |
| Data On Active Interval Select SNDW #4 | 6 / 7 / 8 / 11 clock periods |
| Data On Delay Select SNDW #1 | 2 / 3 clock periods |
| Data On Delay Select SNDW #2 | 2 / 3 clock periods |
| Data On Delay Select SNDW #3 | 2 / 3 clock periods |
| Data On Delay Select SNDW #4 | 2 / 3 clock periods |

### 10.4.2.4.2 HD Audio DSP Features Configuration



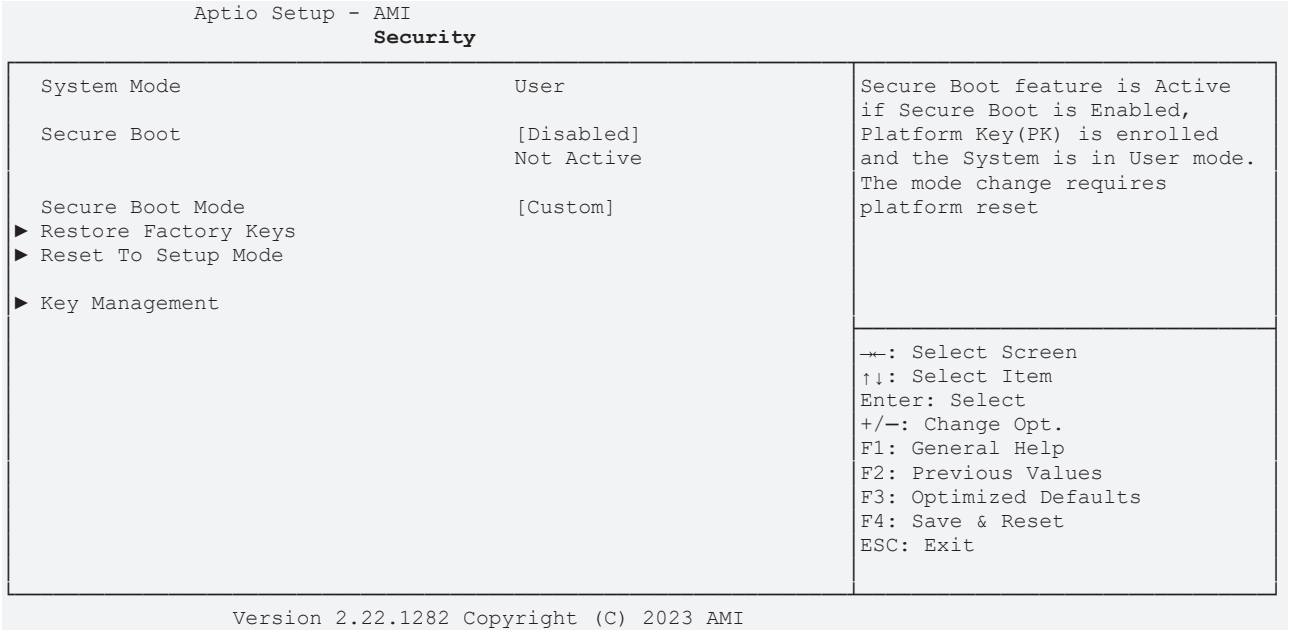
| BIOS-Eintrag | Optionen |
|---|---|
| HD Audio Subsystem Features Configuration (ACPI) | |
| | |
| Audio DSP NHLT Endpoints Configuration: | |
| NHLT External Table | Disabled / Enabled |
| DMIC | Disabled / 1 / 2 / 4 Mic Array |
| Bluetooth | Keine |
| I2S | Keine |
| | |
| Audio DSP Feature Support: | |
| WoV (Wake on Voice) | Disabled / Enabled |
| Bluetooth Sideband | Disabled / Enabled |
| BT Intel HFP | Keine |
| BT Intel A2DP | Keine |
| Codec based VAD | Disabled / Enabled |
| DSP based Speech | Keine |
| Pre-Processinbg disabled | |
| Voice Activity Detection | Intel Wake on Voice / Windows 10 Voice Activation |
| | |
| Audio DSP Pre/Post-Processing Module Support: | |
| Waves Post-process | Disabled / Enabled |
| DTS | Disabled / Enabled |
| IntelSST Speech | Disabled / Enabled |
| Dolby | Disabled / Enabled |
| Waves Pre-process | Disabled / Enabled |
| Audyssey | Disabled / Enabled |
| Maxim Smart AMP | Disabled / Enabled |
| ForteMedia SAMSoft | Disabled / Enabled |
| Sound Research IP | Disabled / Enabled |
| Conexant Pre-Process | Disabled / Enabled |
| Conexant Smart Amp | Disabled / Enabled |
| Realtek Post-Process | Disabled / Enabled |
| Realtek Smart Amp | Disabled / Enabled |
| Icepower IP MFX sub module | Disabled / Enabled |
| Icepower IP EFX sub module | Disabled / Enabled |
| Icepower IP SFX sub module | Disabled / Enabled |
| Voice Preprocessing | Disabled / Enabled |
| Custom Module 'Alpha' | Disabled / Enabled |
| Custom Module 'Beta' | Disabled / Enabled |
| Custom Module 'Gamma' | Disabled / Enabled |

# 10.5 Security CB6472



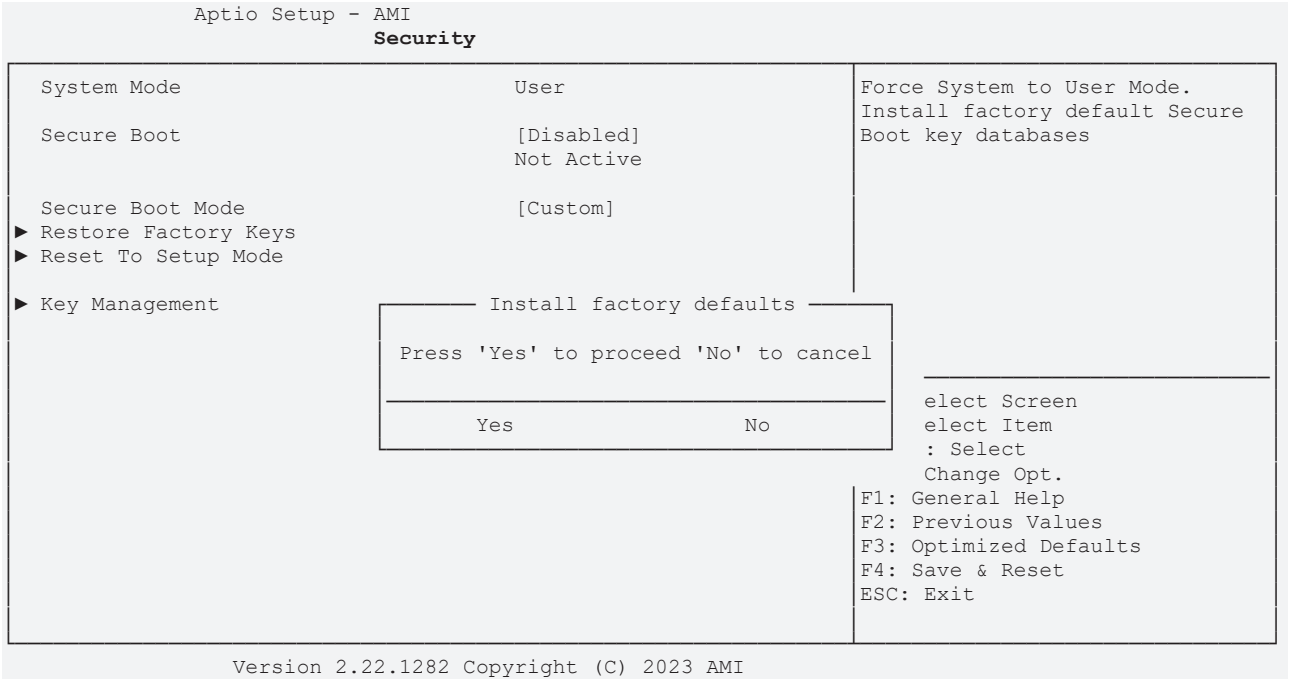

| BIOS-Eintrag | Optionen |
|---|---|
| Password Description | |
| Minimum length | Keine |
| Maximum length | Keine |
| Administrator Password | Hier kann ein Administrator-Passwort gesetzt werden. |
| User Mode available | Enabled / Disabled |
| ▶Secure Boot | Untermenü siehe: Secure Boot [▶ 105] |

## 10.5.1 Secure Boot



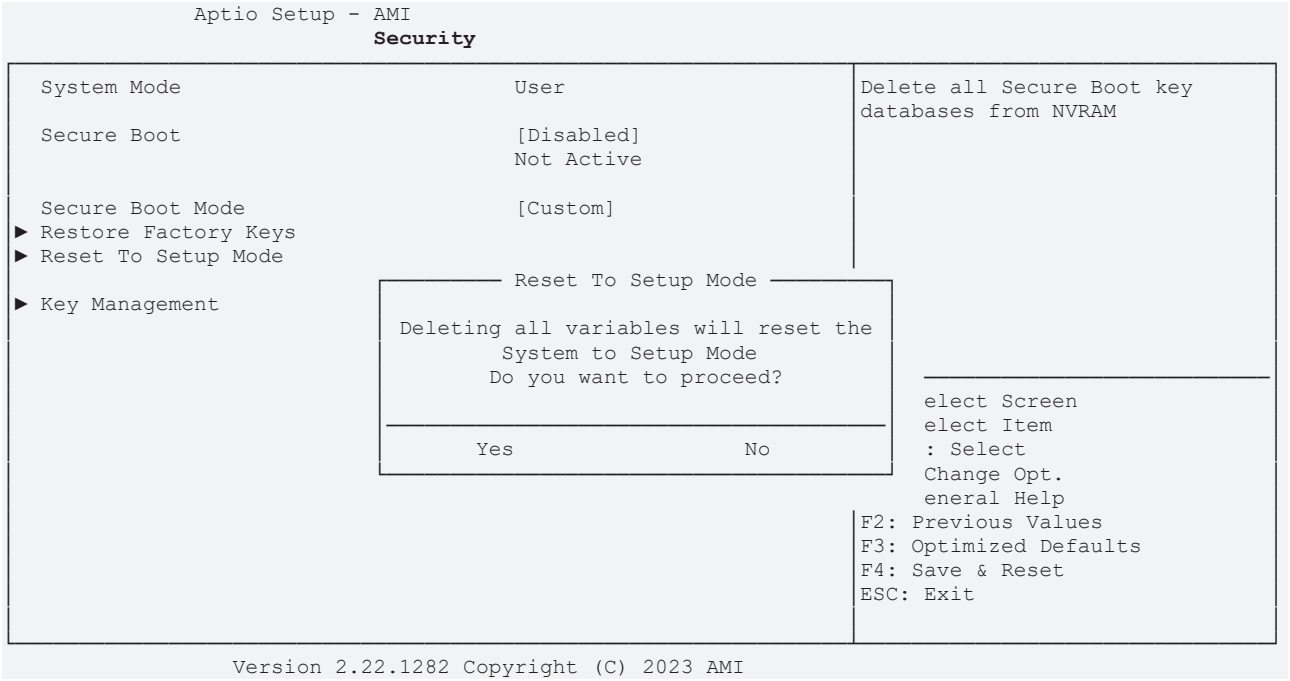

| BIOS-Eintrag | Optionen |
|---|---|
| System Mode | Keine |
| Secure Boot | Disabled / Enabled<br>Not Active |
| | |
| Secure Boot Mode | Custom / Standard |
| ►Restore Factory Keys | Untermenü siehe: Restore Factory Keys [▶ 106] |
| ►Reset To Setup Mode | Untermenü siehe: Reset To Setup Mode [▶ 107] |
| ►Key Management | Untermenü siehe: Key Management [▶ 108] |

### 10.5.1.1 Restore Factory Keys



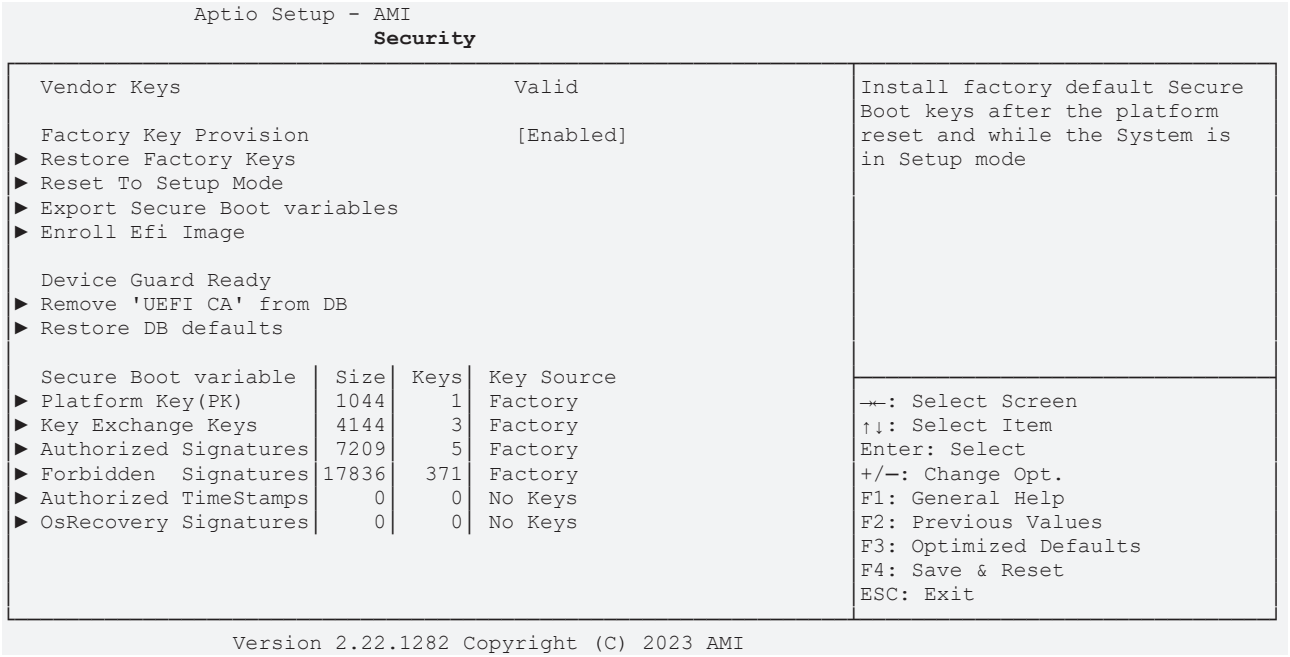

| BIOS-Eintrag | Optionen |
|---|---|
| System Mode | Keine |
| Secure Boot | Disabled / Enabled |
| | |
| Secure Boot Mode | Custom / Standard |
| Restore Factory Keys | Install factory defaults, siehe Kasten |

### 10.5.1.2 Reset To Setup Mode



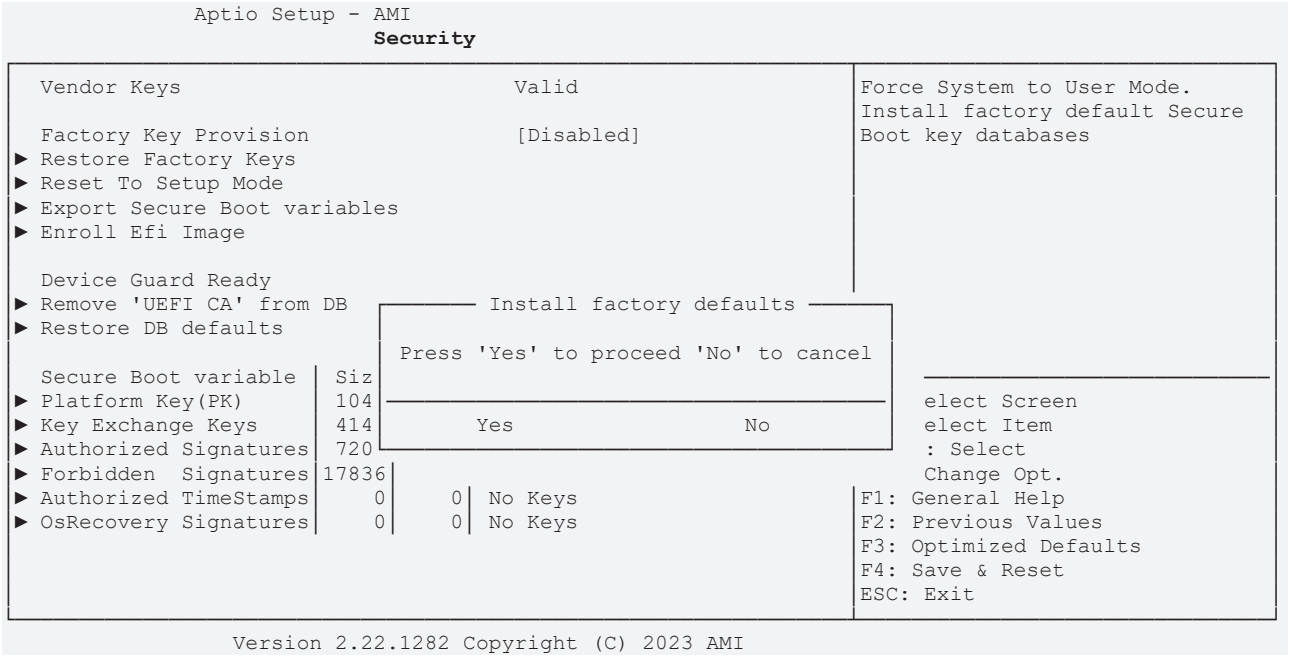

| BIOS-Eintrag | Optionen |
|---|---|
| System Mode | Keine |
| Secure Boot | Disabled / Enabled<br>Not Active |
| | |
| Secure Boot Mode | Custom / Standard |
| Reset To Setup Mode | Reset To Setup Mode (siehe Kasten) |

### 10.5.1.3 Key Management



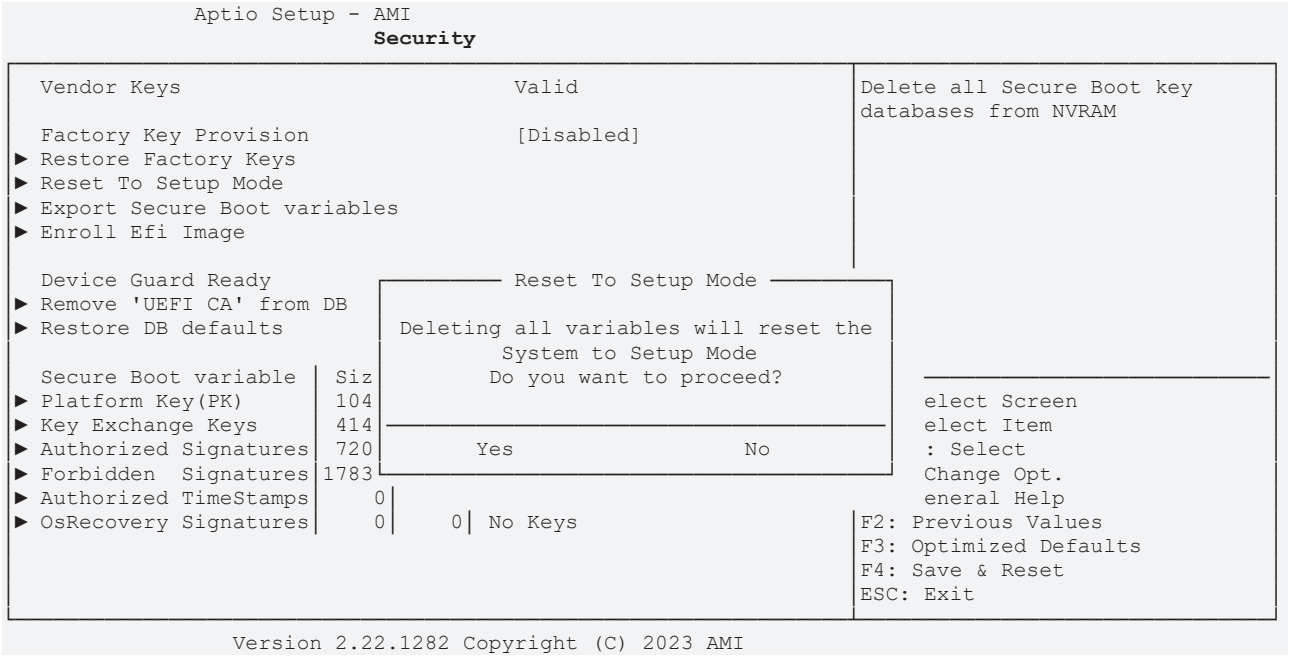

| BIOS-Eintrag | Optionen |
|---|---|
| Vendor Keys | Keine |
| | |
| Factory Key Provision | Disabled / Enabled |
| Restore Factory Keys | Untermenü siehe: Restore Factory Keys [▶ 109] |
| Reset To Setup Mode | Untermenü siehe: Reset To Setup Mode [▶ 110] |
| Export Secure Boot variables | Untermenü siehe: Export Secure Boot variables [▶ 111] |
| Enroll Efi Image | Untermenü siehe: Enroll Efi Image [▶ 111] |
| | |
| Device Guard Ready | |
| Remove 'UEFI CA' from DB | Untermenü siehe: Remove 'UEFI CA' from DB [▶ 112] |
| Restore DB defaults | Untermenü siehe: Restore DB defaults [▶ 113] |
| | |
| Secure Boot variables | |
| PlatformKey(PK) | Eingabetaste drücken |
| Key Exchange Keys | Eingabetaste drücken |
| Authorized Signatures | Eingabetaste drücken |
| Forbidden Signatures | Eingabetaste drücken |
| Authorized TimeStamps | Eingabetaste drücken |
| OsRecovery Signatures | Eingabetaste drücken |

### 10.5.1.3.1 Restore Factory Keys



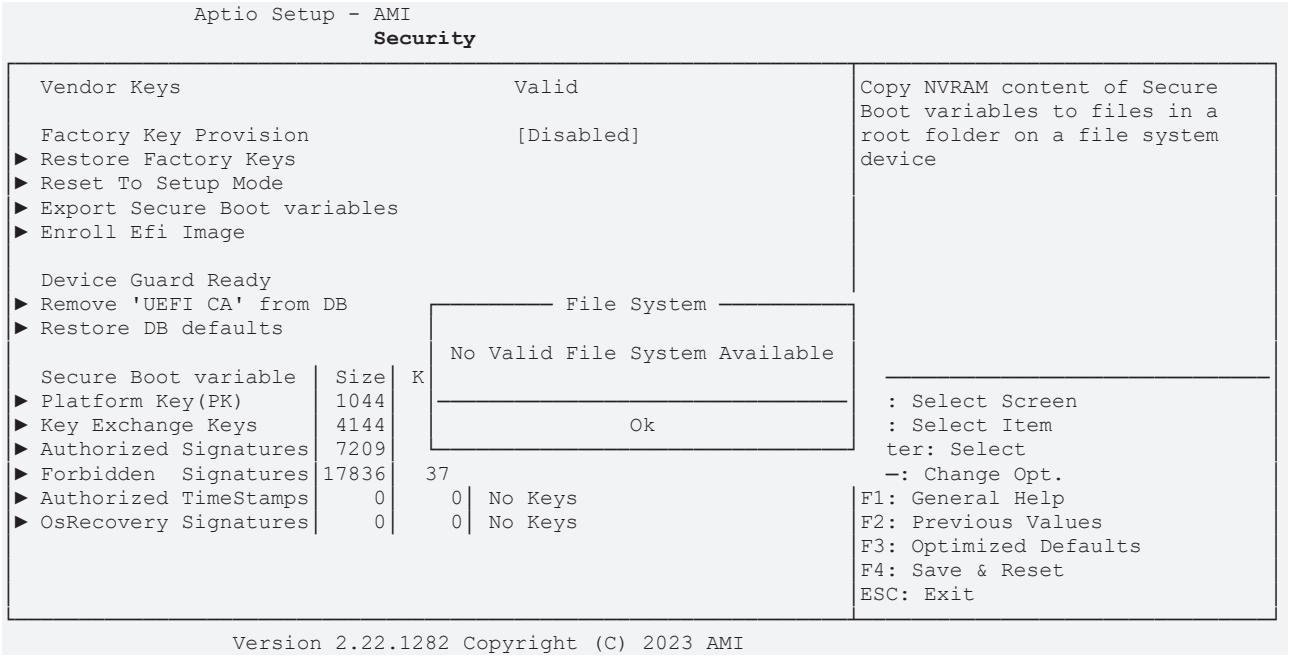

| BIOS-Eintrag | Optionen |
|---|---|
| Vendor Keys | Keine |
| | |
| Restore Factory Keys | Siehe Kasten |

### 10.5.1.3.2 Reset To Setup Mode



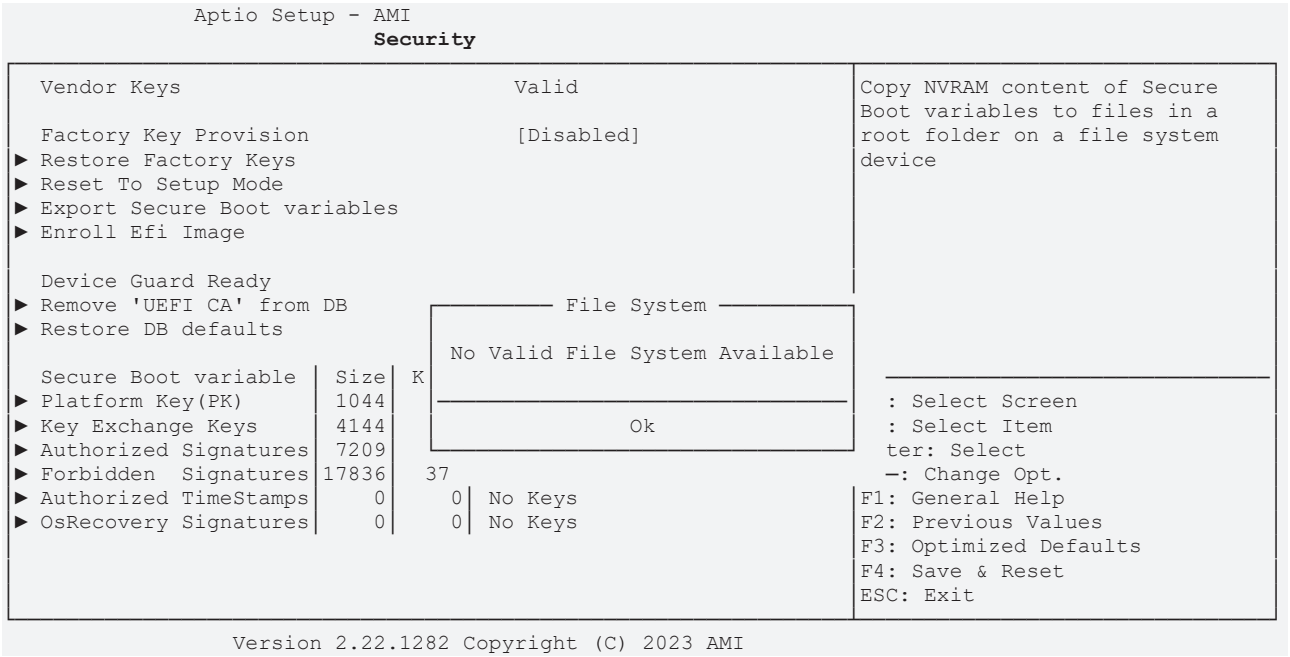

| BIOS-Eintrag | Optionen |
|---|---|
| Vendor Keys | Keine |
| | |
| Reset To Setup Mode | Siehe Kasten |

### 10.5.1.3.3 Export Secure Boot variables



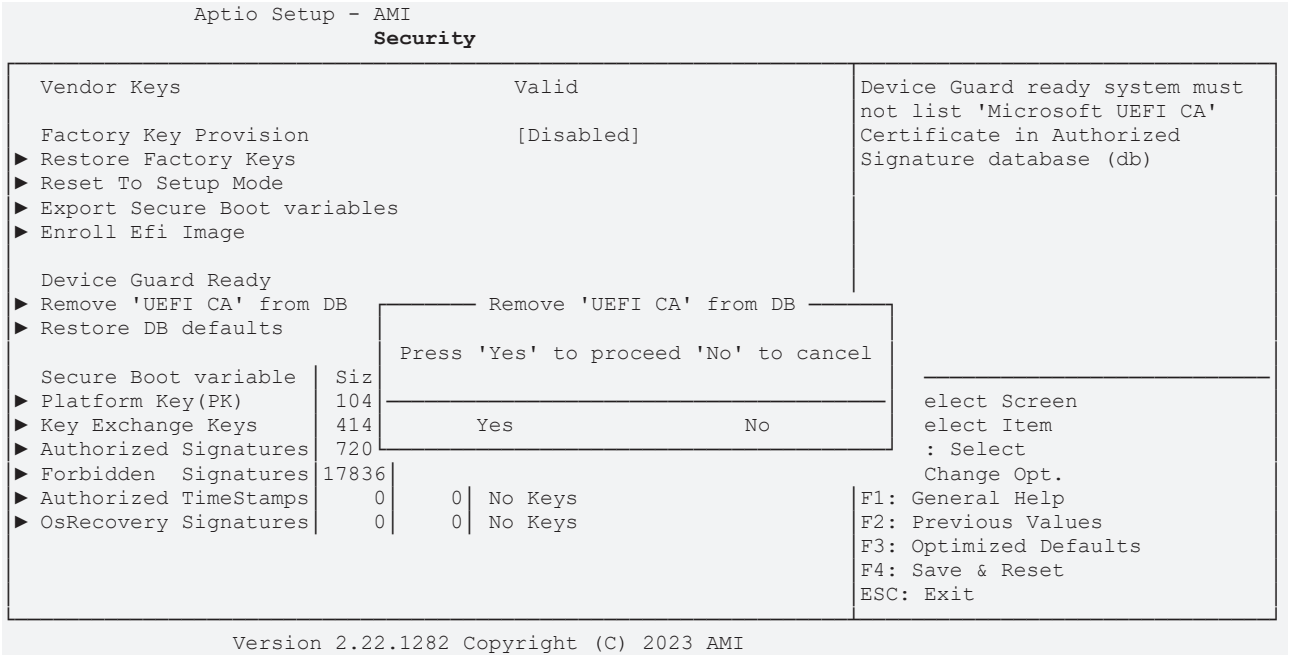

| BIOS-Eintrag | Optionen |
|---|---|
| Vendor Keys | Keine |
| | |
| Export Secure Boot variables | Siehe Kasten |

### 10.5.1.3.4 Enroll Efi Image



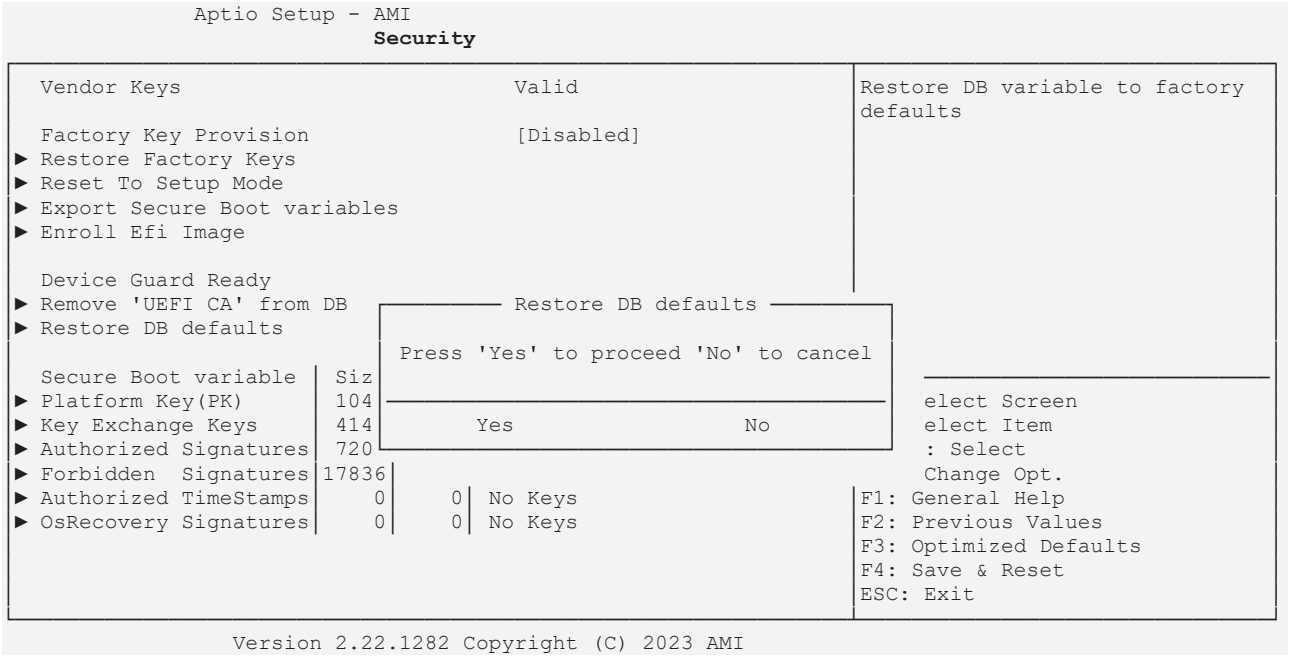

| BIOS-Eintrag | Optionen |
|---|---|
| Vendor Keys | Keine |
| | |
| Enroll Efi Image | Siehe Kasten |

### 10.5.1.3.5 Remove UEFI CA from DB



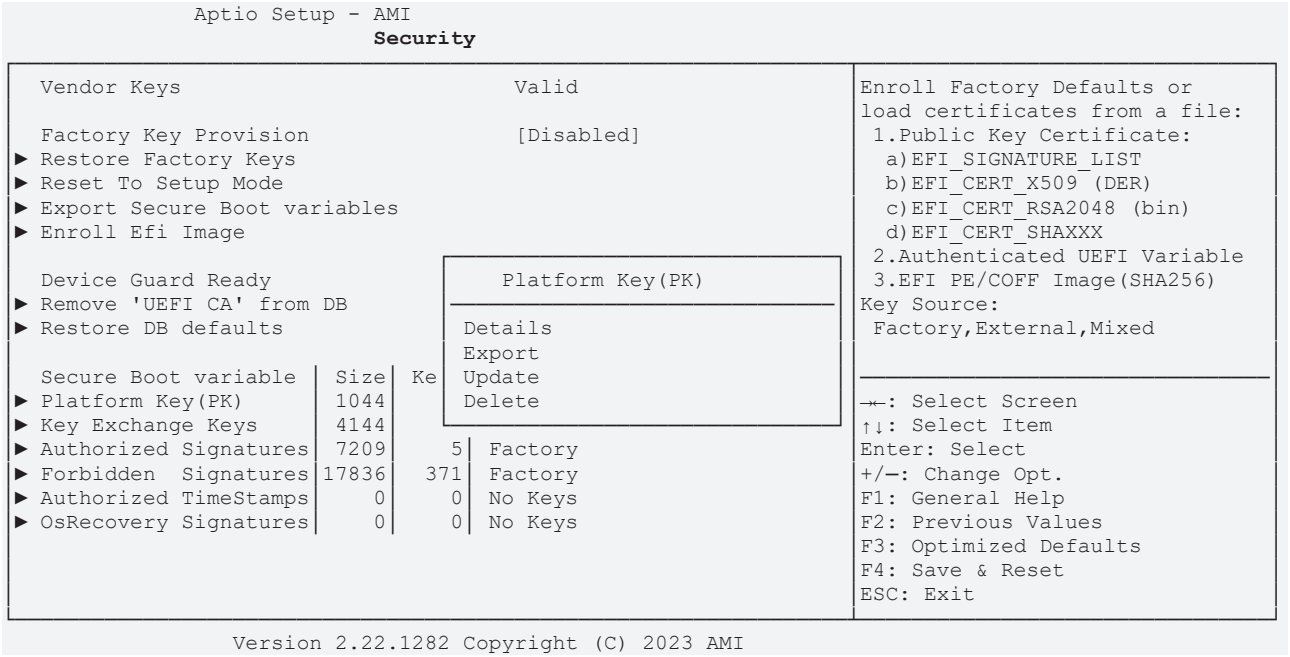

| BIOS-Eintrag | Optionen |
|---|---|
| Vendor Keys | Keine |
| | |
| Remove ‘UEFI CA‘ from DB | Siehe Kasten |

### 10.5.1.3.6 Restore DB defaults



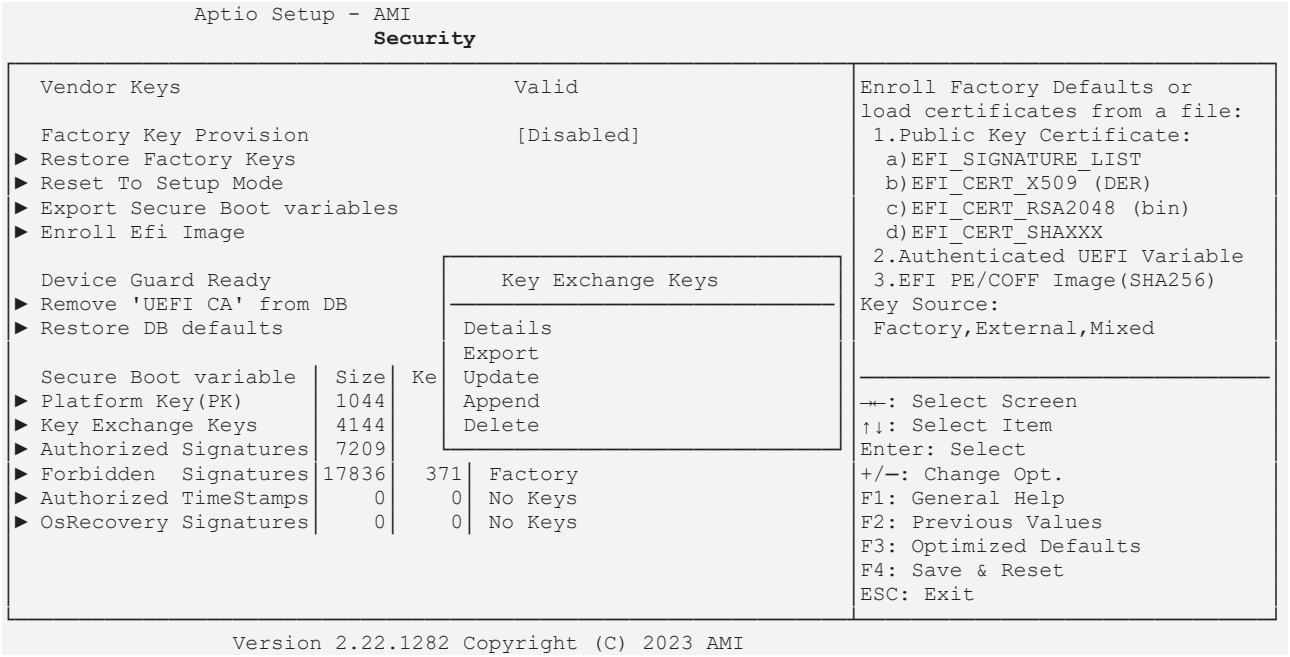

| BIOS-Eintrag | Optionen |
|---|---|
| Vendor Keys | Keine |
| | |
| Restore DB Faults | Siehe Kasten |

### 10.5.1.3.7 Platform Key (PK)



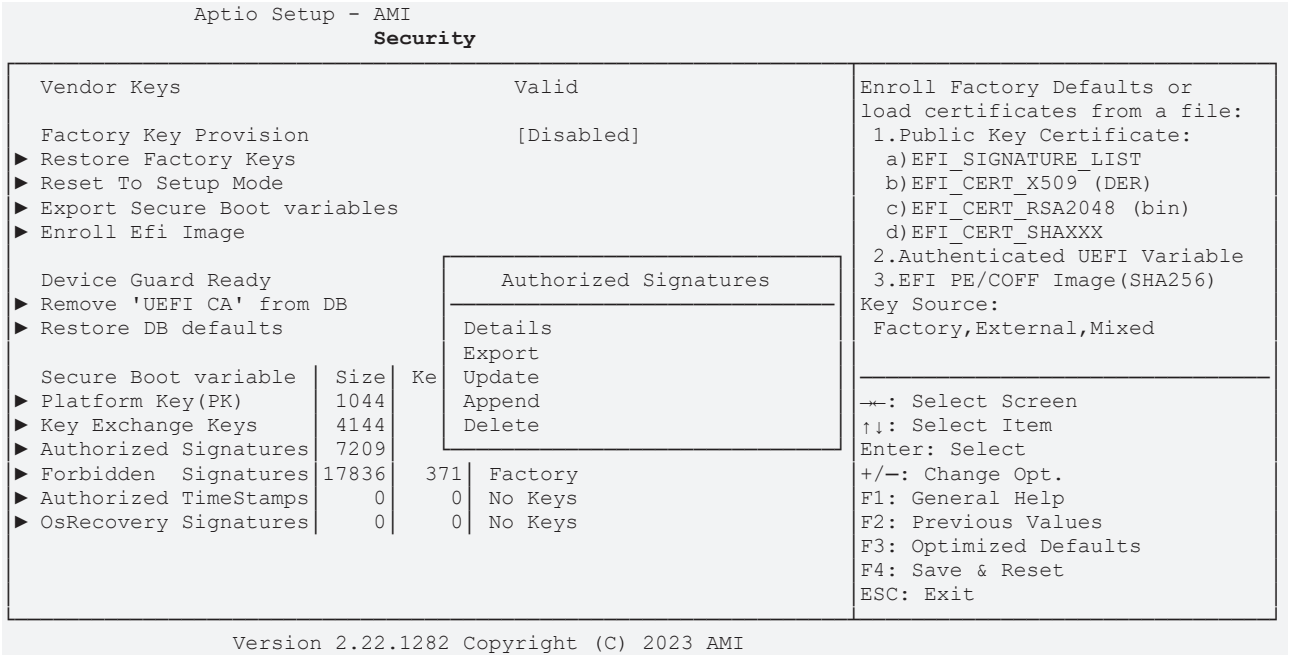

| BIOS-Eintrag | Optionen |
|---|---|
| Vendor Keys | Keine |
| | |
| Platform Key (PK) | Siehe Kasten |

### 10.5.1.3.8 Key Exchange Keys



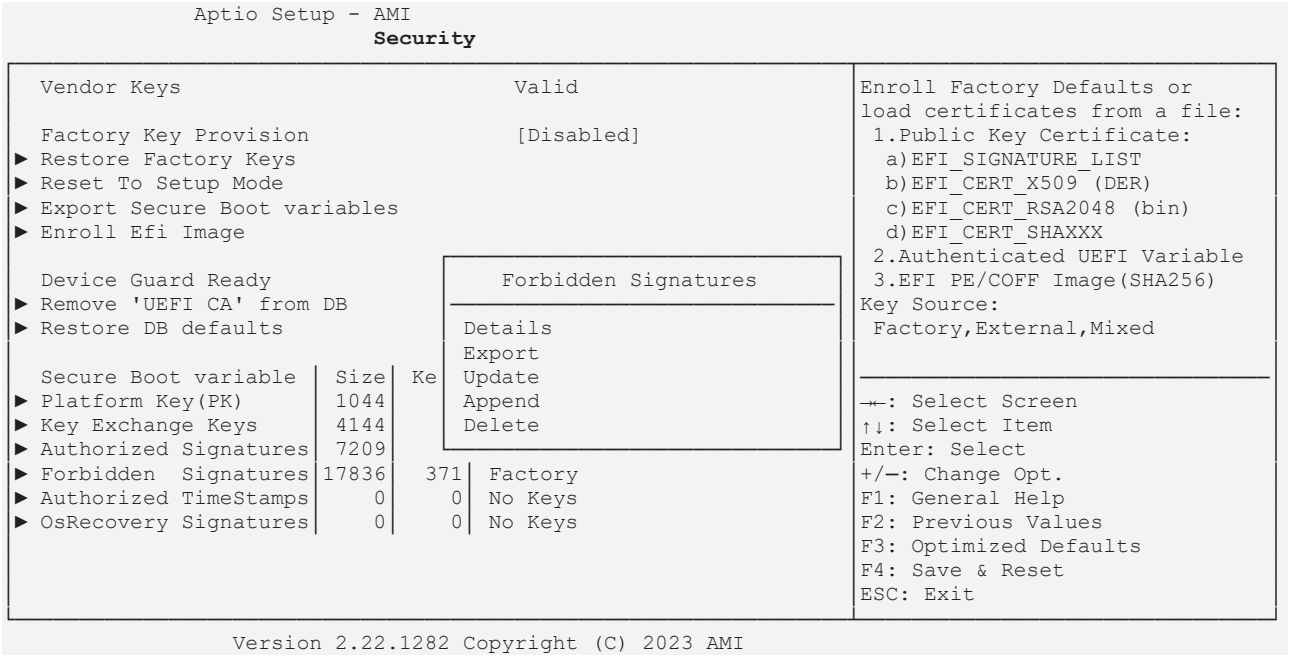

| BIOS-Eintrag | Optionen |
|---|---|
| Vendor Keys | Keine |
| | |
| Key Exchange Keys | Siehe Kasten |

## 10.5.1.3.9 Authorized Signatures



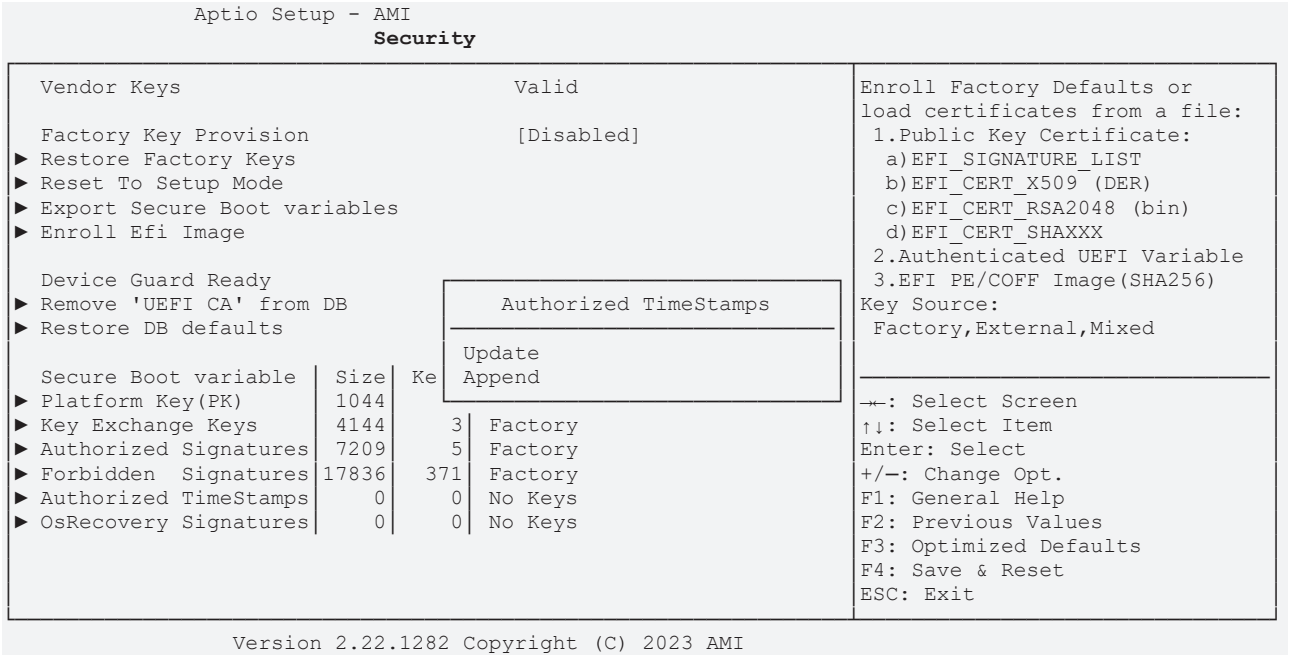

| BIOS-Eintrag | Optionen |
|---|---|
| Vendor Keys | Keine |
| | |
| Authorized Signatures | Siehe Kasten |

### 10.5.1.3.10 Forbidden Signatures



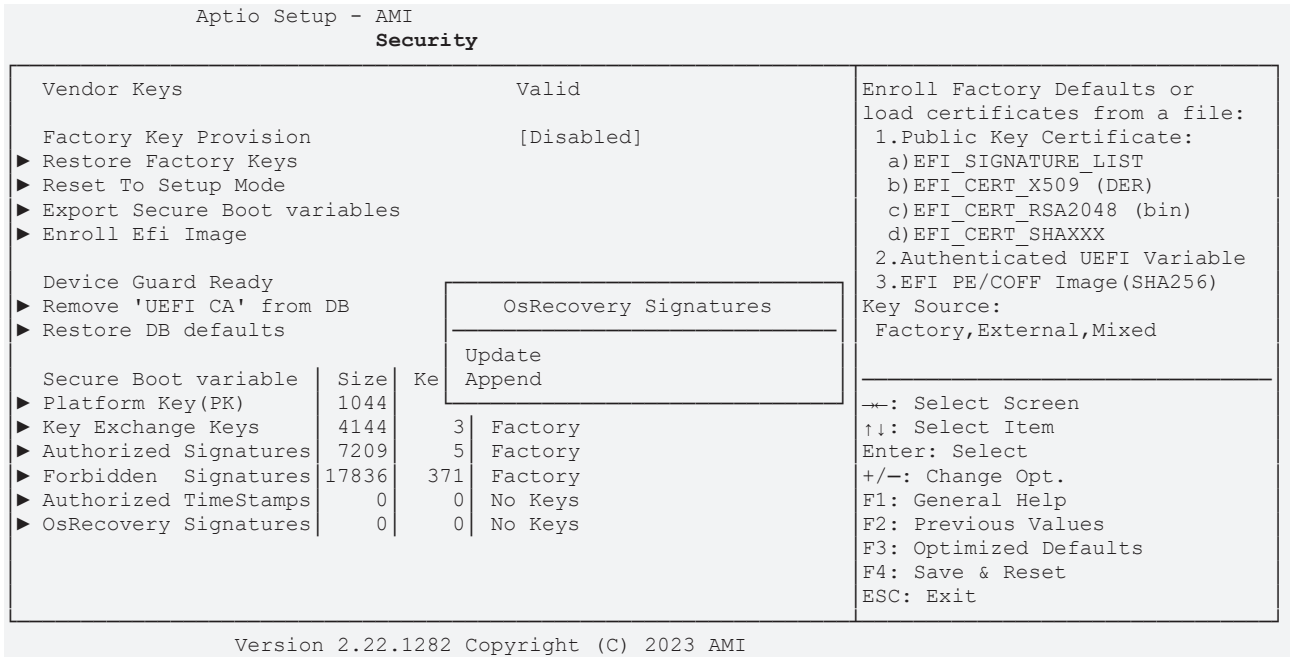

| BIOS-Eintrag | Optionen |
|---|---|
| Vendor Keys | Keine |
| | |
| Forbidden Signatures | Siehe Kasten |

### 10.5.1.3.11 Authorized TimeStamps



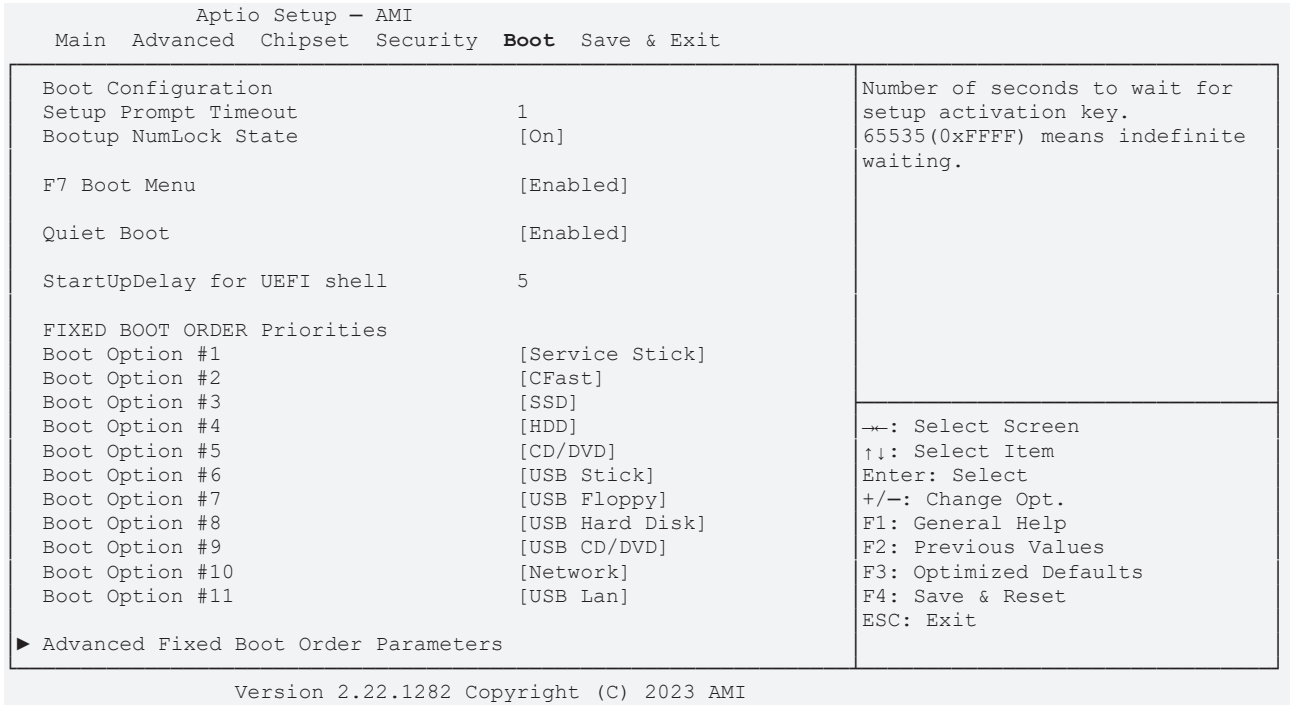

| BIOS-Eintrag | Optionen |
|---|---|
| Vendor Keys | Keine |
| | |
| Authorized TimeStamps | Siehe Kasten |

### 10.5.1.3.12 OsRecovery Signatures



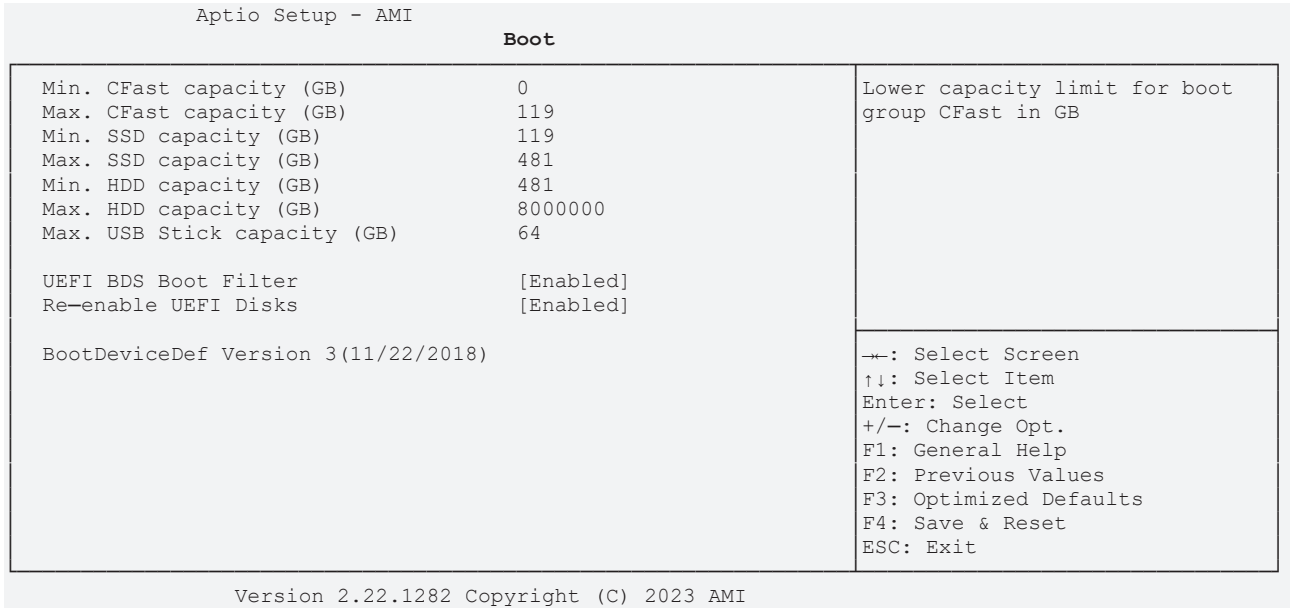

| BIOS-Eintrag | Optionen |
|---|---|
| Vendor Keys | Keine |
| | |
| OsRecovery Signatures | Siehe Kasten |

# 10.6 Boot CB6472



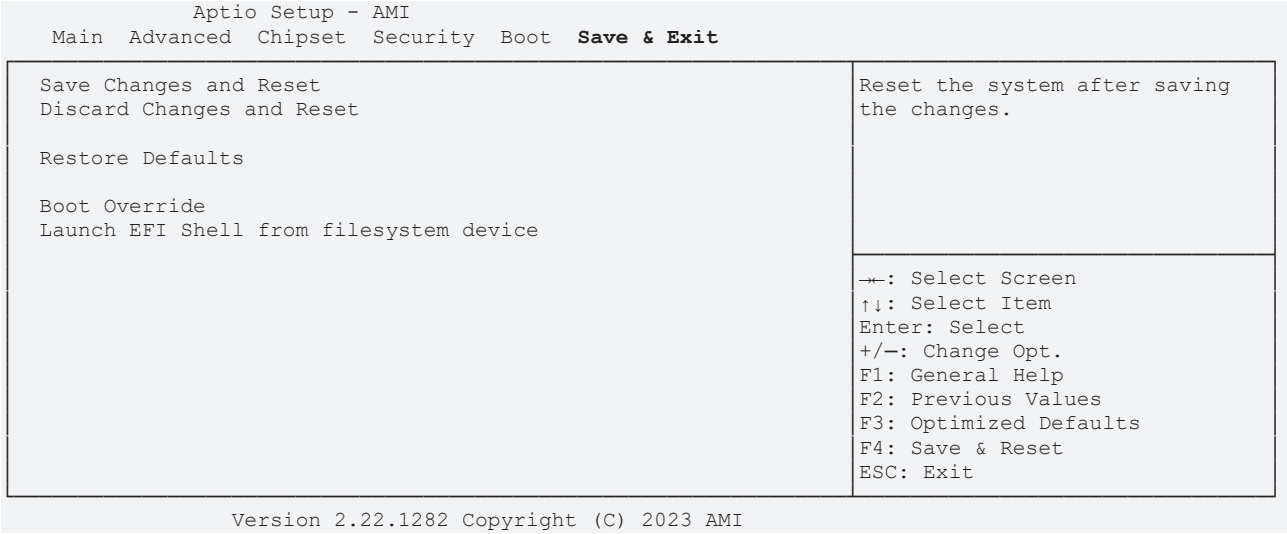

| BIOS-Eintrag | Optionen |
|---|---|
| Boot Configuration | |
| Setup Prompt Timeout | Keine |
| Bootup NumLok State | On / Off |
| | |
| F7 Boot Menu | Enabled / Disabled |
| | |
| Quiet Boot | Enabled / Disabled |
| | |
| StartUpDelay for UEFI shell | Keine |
| | |
| Fixed Boot Order Priorities | |
| Boot Option #1 - 11 | Hier können Sie die Reihenfolge der zu verwendenden Bootmedien setzen. |
| ▶Advanced Fixed Boot Order Parameters | Untermenü siehe: Advanced Fixed Boot Order Parameters [▶ 121] |

## 10.6.1 Advanced Fixed Boot Order Parameters




| BIOS-Eintrag | Optionen |
|---|---|
| Min. CFast capacity (GB) | Keine |
| Max. CFast capacity (GB) | Keine |
| Min. SSD capacity (GB) | Keine |
| Max. SSD capacity (GB) | Keine |
| Min. HDD capacity (GB) | Keine |
| Max. HDD capacity (GB) | Keine |
| Max. USB Stick capacity (GB) | Keine |
| | |
| UEFI BDS Boot Filter | Enabled / Disabled |
| Re-enable UEFI Disks | Enabled / Disabled |

# 10.7 Save & Exit CB6472




| BIOS-Eintrag | Optionen |
|---|---|
| Save Changes and Reset | |
| Discard Changes and Reset | Eingabetaste drücken |
| | |
| Restore Optimized Defaults | Eingabetaste drücken |
| | |
| Boot Override | |
| Launch EFI Shell from filesystem device | Eingabetaste drücken |

## 10.8 BIOS-Update

Wenn ein Update des BIOS vorgenommen werden soll, dann wird hierzu das Programm „DecdFlsh“ sowie ein bootfähiges Medium mit der aktuellsten BIOS-Version benutzt. Dabei ist es wichtig, dass das Programm aus einer DOS-Umgebung ohne einen virtuellen Speichermanager wie zum Beispiel „EMM386.EXE“ gestartet wird. Sollte ein solcher Speichermanager geladen sein, wird das Programm mit einer Fehlermeldung abbrechen oder einen Absturz verursachen.

DecdFlsh ist ein Programm zum automatischen Update des BIOS auf allen Boards mit AMI-BIOS. Alle Dateien aus dem zip-Verzeichnis müssen in ein Verzeichnis entpackt werden. Von dort wird

```
DecdFlsh Bios-Dateiname
```

aufgerufen. Der Name der BIOS-Datei und deren Länge werden überprüft. Das BIOS wird nun programmiert.

Während des Flash-Vorgangs darf das System auf keinen Fall unterbrochen werden, da sonst das Update abbricht und anschließend das BIOS auf dem Board zerstört ist. Der Flash-Vorgang dauert etwa 75 Sekunden. Das erforderliche Firmware-Update erfolgt automatisch.

**HINWEIS**

**Beschädigungsgefahr durch falsche Update-Durchführung!**

Wenn das BIOS-Update fehlerhaft durchgeführt wird, kann das Board dadurch unbenutzbar werden. Deshalb sollte ein Bios-Update nur gemacht werden, wenn die Korrekturen/Ergänzungen, die die neue BIOS-Version mitbringt auch wirklich benötigt werden.

Vor einem geplanten BIOS-Update muss unbedingt sichergestellt werden, dass die BIOS-Datei, die neu eingepsielt werden soll, wirklich für genau dieses Board und für genau diese Boardversion herausgegeben worden ist. Wenn eine ungeeignete Datei verwendet wird, dann führt dies unweigerlich dazu, dass das Board anschließend nicht mehr startet.

# 11 Mechanische Zeichnungen

**Maßangaben**

Alle Maßangaben sind in sind in mm.

## 11.1 Leiterplatte: Abmessungen

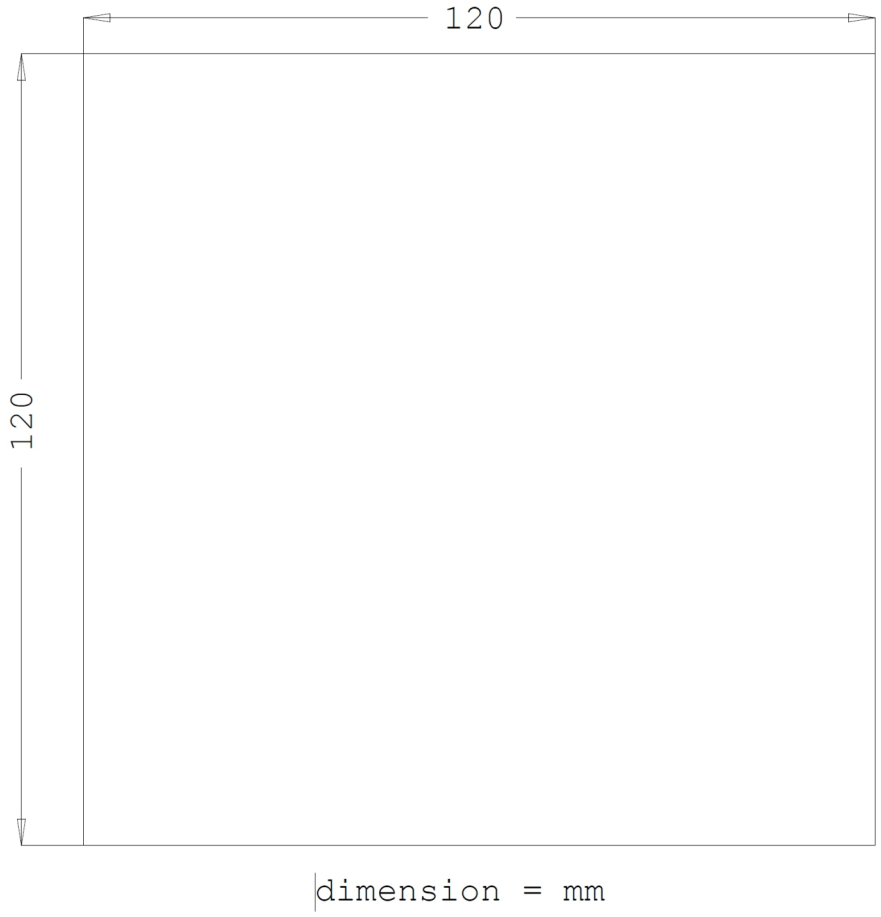



Abb. 12: CB6472-MZ

## 11.2 Leiterplatte: Bohrungen

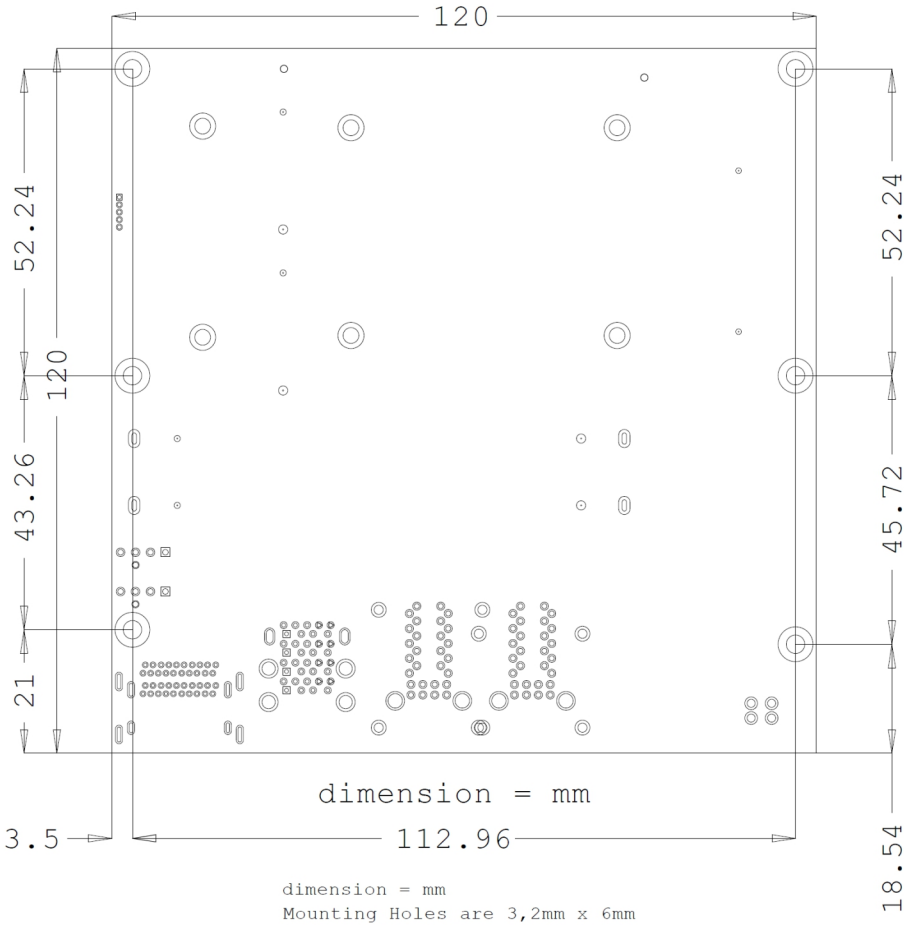



Abb. 13: CB6472-MZ MH

# 12 Technische Daten

## 12.1 Elektrische Daten

| Spannungsversorgung | |
|---|---|
| Board | 24 VDC Netzteil (+20 % / - 15 %) |
| RTC | ≥3 A |
| Leistung | |
| Trafo | 95 W Dauerlast<br>150 W Peaklast |
| Stromverbrauch | |
| RTC | ≤ 10 µm |

## 12.2 Umgebungsbedingungen

| Temperaturbereich | |
|---|---|
| Operating | 0°C bis +60°C (erweiterter Temperaturbereich auf Anfrage) |
| Lagerung | -25 °C bis +85 °C |
| Versand | -25 °C bis +85 °C, für verpackte Boards |
| Temperaturänderungen | |
| Operating | 0,5 °C pro Minute, 7,5 °C in 30 Minuten |
| Lagerung | 1,0 °C pro Minute |
| Versand | 1,0 °C pro Minute, für verpackte Boards |
| Relative Luftfeuchte | |
| Operating | 5 % bis 85 % (nicht kondensierend) |
| Lagerung | 5 % bis 95 % (nicht kondensierend) |
| Versand | 5 % bis 100 % (nicht kondensierend), für verpackte Boards |
| Stoß | |
| Operating | 150 m/s², 6 ms |
| Lagerung | 400 m/s², 6 ms |
| Versand | 400 m/s², 6 ms, für verpackte Boards |
| Vibration | |
| Operating | 10 bis 58 Hz, 0,075 mm Amplitude |
| Lagerung | 5 bis 9 Hz, 3,5 mm Amplitude<br>9 bis 500 Hz, 10 m/s² |
| Versand | 5 bis 9 Hz, 3,5 mm Amplitude<br>9 bis 500 Hz, 10 m/s², für verpackte Boards |

**Hinweis zu Stoß- und Vibrationsfestigkeit**

Die Angaben zu Stoß- und Vibrationsfestigkeit beziehen sich auf das reine Motherboard ohne Kühlkörper, Speicherriegel, Verkabelungen usw.

## 12.3 Thermische Spezifikationen

Das Board ist spezifiziert für einen Umgebungstemperaturbereich von 0 °C bis +60 °C (erweiterter Temperaturbereich auf Anfrage). Zusätzlich muss darauf geachtet werden, dass die Temperatur des Prozessor-Dies 100 °C nicht überschreitet. Hierfür muss ein geeignetes Kühlkonzept realisiert werden, das sich an der maximalen Leistungsaufnahme des Prozessors/Chipsatzes orientiert. Zu beachten ist dabei auch, dass eventuell vorhandene Kontroller im Kühlkonzept Berücksichtigung finden. Die Leistungsaufnahme dieser Bausteine liegt unter Umständen in der gleichen Größenordnung wie die Leistungsaufnahme des Prozessors. Das Board ist durch geeignete Bohrungen für den Einsatz moderner Kühl-Lösungen vorbereitet. Wir haben eine Reihe von kompatiblen Kühl-Komponenten im Programm. Ihr Distributor berät Sie gerne bei der Auswahl geeigneter Lösungen.

***HINWEIS***

**Überschreiten der maximalen Die-Temperatur verhindern!**

Es liegt im Verantwortungsbereich des Endkunden, dass die Die-Temperatur des Prozessors 100 °C nicht überschreitet! Eine dauerhafte Überhitzung kann das Board zerstören!

Für den Fall, dass die Temperatur 100 °C überschreitet, muss die Umgebungstemperatur reduziert werden. Unter Umständen muss für eine ausreichende Luftzirkulation Sorge getragen werden.

# 13 Support und Service

Beckhoff und seine weltweiten Partnerfirmen bieten einen umfassenden Support und Service, der eine schnelle und kompetente Unterstützung bei allen Fragen zu Beckhoff Produkten und Systemlösungen zur Verfügung stellt.

### Beckhoff Niederlassungen und Vertretungen

Wenden Sie sich bitte an Ihre Beckhoff Niederlassung oder Ihre Vertretung für den lokalen Support und Service zu Beckhoff Produkten!

Die Adressen der weltweiten Beckhoff Niederlassungen und Vertretungen entnehmen Sie bitte unserer Internetseite: www.beckhoff.com

Dort finden Sie auch weitere Dokumentationen zu Beckhoff Komponenten.

### Beckhoff Support

Der Support bietet Ihnen einen umfangreichen technischen Support, der Sie nicht nur bei dem Einsatz einzelner Beckhoff Produkte, sondern auch bei weiteren umfassenden Dienstleistungen unterstützt:

- Support
- Planung, Programmierung und Inbetriebnahme komplexer Automatisierungssysteme
- umfangreiches Schulungsprogramm für Beckhoff Systemkomponenten

| | |
|---|---|
| Hotline: | +49 5246 963-157 |
| E-Mail: | support@beckhoff.com |

### Beckhoff Service

Das Beckhoff Service-Center unterstützt Sie rund um den After-Sales-Service:

- Vor-Ort-Service
- Reparaturservice
- Ersatzteilservice
- Hotline-Service

| | |
|---|---|
| Hotline: | +49 5246 963-460 |
| E-Mail: | service@beckhoff.com |

### Beckhoff Firmenzentrale

Beckhoff Automation GmbH & Co. KG

Hülshorstweg 20
33415 Verl
Deutschland

| | |
|---|---|
| Telefon: | +49 5246 963-0 |
| E-Mail: | info@beckhoff.com |
| Internet: | www.beckhoff.com |

# 14 Anhang I: Post-Codes

Während der Bootphase generiert das BIOS eine Reihe von Statusmeldungen (sog. „POST-Codes“), die mit Hilfe eines geeigneten Lesegerätes (POST-Code-Karte) ausgegeben werden können. Die Bedeutung der POST-Codes wird in dem Dokument „Aptio™ 5.x Status Codes“ von American Megatrends® erläutert, das auf der Webseite http://www.ami.com erhältlich ist. Zusätzlich werden die folgenden OEM-POST-Codes ausgegeben:

| Code | Beschreibung |
|---|---|
| 87h | BIOS-API gestartet |
| 88h | PCA9535 gestartet |
| 89h | PWRCTRL-Firmware gestartet |

# 15 Anhang II: Ressourcen

## 15.1 Interrupt CB6472

Das System-BIOS legt die Interrupt-Anfragen (IRQs) für alle Devices fest, die Interrupts anfordern. Im Betriebssystem können Interrupts dynamisch an IRQs weitergeleitet werden und ggf. eine Neuzuordnung von IRQs unterstützen, falls ein Konflikt mit der aktuellen Verwendung des Interrupts vorliegt.

Weiterführende Informationen entnehmen Sie dem Handbuch zum Chipsatz. Spezifikationen und Dokumente

## 15.2 PCI-Devices CB6472

Die hier aufgeführten PCI-Devices sind alle auf dem Board vorhandenen, inklusive der, die durch das BIOS erkannt und konfiguriert werden. Durch Setup-Einstellungen des BIOS kann es vorkommen, dass verschiedene PCI-Devices oder Funktionen von Devices nicht aktiviert sind. Wenn Devices deaktiviert werden, kann sich dadurch bei anderen Devices die Bus-Nummer ändern.

| Bus | Dev. | Fkt. | Controller / Slot |
|---|---|---|---|
| 00 | 00 | 00 | Host Bridge ID 3E35 |
| 00 | 02 | 00 | VGA Controller ID 3EA0 |
| 00 | 04 | 00 | Data Acquisition/Signal Processing Controller ID 1903 |
| 00 | 08 | 00 | System Device ID 1911 |
| 00 | 12 | 00 | Data Acquisition/Signal Processing Controller ID 9DF9 |
| 00 | 14 | 00 | XHCI USB Controller ID 9DED |
| 00 | 14 | 02 | RAM Controller ID 9DEF |
| 00 | 16 | 00 | Communication Device ID 9DE0 |
| 00 | 17 | 00 | RAID Controller ID 282A |
| 00 | 1C | 00 | PCI-to-PCI Bridge (PCIE) ID 9DB8 |
| 00 | 1C | 07 | PCI-to-PCI Bridge (PCIE) ID 9DBF |
| 00 | 1D | 00 | PCI-to-PCI Bridge (PCIE) ID 9DB0 |
| 00 | 1D | 03 | PCI-to-PCI Bridge (PCIE) ID 9DB3 |
| 00 | 1F | 00 | ISA Bridge ID 9D84 |
| 00 | 1F | 03 | HD Audio Device ID 9DC8 |
| 00 | 1F | 04 | SMBus Controller ID 9DA3 |
| 00 | 1F | 05 | Controller ID 9DA4 |
| 00 | 1F | 06 | Ethernet Controller ID 15BD |
| 02 | 00 | 00 | Ethernet Controller (PCIE) ID 1533 |
| 03 | 00 | 00 | Mass Storage Controller (PCIE) ID 5008 |
| 04 | 00 | 00 | Ethernet Controller (PCIE) ID 1533 |

## 15.3 SMB-Devices CB6472

Die folgende Tabelle listet die reservierten SM-Bus-Device-Adressen in 8-Bit-Schreibweise auf.

**HINWEIS**

Diese Adressbereiche dürfen auch dann nicht von externen Geräten benutzt werden, wenn die in der Tabelle zugeordnete Komponente auf dem Motherboard gar nicht vorhanden ist.

| Adresse | Funktion |
|---|---|
| B0, B2, B8, BA | PWCTR3 |
| 70, 72 | PostCode |
| 34 (alt B4) | CA2000-0021/23 (Netzteil) |
| 40 | PCA9535BS (16-bit I2C and SMBus, low power I/O port with interrupt) |
| .. | SUSV |

Beckhoff Automation GmbH & Co. KG
Hülshorstweg 20
33415 Verl
Deutschland
Telefon: +49 5246 9630
info@beckhoff.com
www.beckhoff.com